

新概念模拟电路

New Concept Analog Circuits

负反馈和运算放大器基础

代理权声明

Analog Devices, Inc. (简称“ADI 公司”)为经本书作者授权的在中国(含港、澳、台地区)唯一享有电子版代理权的主体。未经许可,任何第三方公司、团体及个人不可对该书籍电子版在以上地区做营利性使用,也不可对电子版书籍版面设计、公司标识、文字、图表等内容进行删减修改。特此声明。

亚德诺半导体技术(上海)有限公司

Analog Devices, Inc.

2018年6月

作者简介

杨建国，河南长垣人，乌鲁木齐出生，铁路子弟。1986 年西安交通大学信控系生物医学电子工程专业毕业，获工学学士；1991 年西安交通大学电信学院电磁测量专业毕业，师从何金茂教授，获工学硕士。2005 年西安交通大学电气工程专业毕业，师从王兆安教授，获工学博士。1999 年晋升副教授，2007 年晋升教授，2008 年任博士生导师。



主要教学工作：模拟电子技术，电子技术实验。

代表作：科学出版社 2015 年《你好，放大器》。此书理论扎实严谨，内容先进、实用性强，先以网络下载方式传播，广受好评。后由科学出版社出版。

目前研究方向

- 1) 小信号精细检测。以低噪声、低失真度、低功耗为主要研究方向，对生物电信号、地震信号等实施高质量检测。熟悉模拟前端。
- 2) 新型 ADC 研究。持有转置型 ADC 发明专利 2 项。
- 3) 精细信号产生。宽频范围低噪声信号发生，频率和幅度控制。定频率超低失真度波形发生。

自序

这是一套什么样的书呢？我也在问自己。

先说名字。本书称之为《新概念模拟电路》，仅仅是为了起个名字，听起来好听些的名字，就像多年前我们学过的新概念英语一样。谈及本书有多少能拿到桌面上的新概念，确实不多，但读者会有评价，它与传统教材或者专著还是不同的。

再说内容。原本是想写成模电教材的，对每一个主题，写成一个 Section。但写着写着，就变味了，变成了多达 148 个 Section 的，包罗万象的知识汇总。

但，本书绝不会如此不堪：欺世盗名的名字，包罗万象的大杂烩。本书具备的几个特点，让我有足够的信心将其呈现在读者面前。

内容讲究。本书的内容选择完全以模拟电子技术应涵盖的内容为准，且包容了大量最新的知识。不该涵盖的，绝不囊括。比如，模数和数模转换器，虽然其内容更多与模电相关，但历史将其归属到了数电，我就没有在本书中涉及。新的且成熟的，必须纳入。比如全差分运放，信号源中的 DDS，无源椭圆滤波器等，本书就花费大量篇幅介绍。

描写和推导细致。对知识点的来龙去脉、理论基础，甚至细到如何解题，本书不吝篇幅，连推导的过程都不舍弃。如此之细，只为一个目的：读书就要读懂。看这本书，如果看不懂，只有一种可能，就是你没有好好看。要做到这一点，作者得懂，这很难。

类比精妙。类比是双刃剑：一个绝妙的类比，强似万语千言，而一个蹩脚的类比，将毁灭读者的思维。书中极为慎重的，给出了一些精妙的类比，不是抄的，全是我自己想出来的。这源自作者对知识的爱——爱则想，想则豁然开朗。晶体管中的洗澡器，反馈中的发球规则，魔鬼实验，小蚂蚁实现的蓄积翻转方波发生器，水圈子形成的开关电容滤波器等，不知已经让多少读者受益。

有些新颖。反馈中的 MF 法，滤波器中基于特征频率的全套分析方法，中途受限现象，都是作者深思熟虑后提出的。这些观点或者方法，也许在历史文献中可以查到，也许是我独创，我不想深究这个，唯一能够保证的是，它们都是我独立想出来的。

电路实用。书中除功放和 LC 型振荡器外，其余电路均为我仿真或者实物实验过，是可行的电路。说的天花乱坠，一用就漏洞百出，这事我不干。

有了这几条，读者就应该明白，本书是给谁写的了。

第一，以此为业的工程师或者青年教师，请通读此书。一页一页读，一行一行推导，花上三年时间彻读此书，必有大收益。

第二，学习《模拟电路技术》的学生，可以选读书中相关章节。本书可以保证你读懂知识点，会演算习题，也许能够知其然，知其所依然。

第三，参加电子竞赛的学生，可以以第三册运放和负反馈、第六、七册信号处理电路为主阅读。书中大量实用电路，对实施设计是有用的。

此书写到现在，已经近 4 年，我能保证自己是认真的，但无法保证书中没有错误。老杜说，书是改不完的，我听从了，就提交了，且读且改着吧。

读者所有修改建议，可以发信给我的电子邮箱：yjq@xjtu.edu.cn。

声明

书中出现的凌力尔特公司(Linear Technology)于 2017 年被 ADI 公司收购，这是一项战略合并，ADI 公司和凌力尔特公司的合并打造了最具规模的领先模拟技术公司。此书大部分章节写作完成于这项收购发生之前，故书中涉及到的 Linear 产品，仍然沿用原产品名称。特此声明。

杨建国

2018 年 6 月 18 日星期一，于西安

感谢

1000 余页的书稿，共五册，我花费了近 4 年的时间。因为急着给电子竞技的学生用，才匆忙交付印刷，书中难免有遗漏和错误。

本书绝大部分内容都是我亲手实验或者仿真过的，只有功率放大、LC 型正弦波发生器是我较为生疏的，因此也没有给出举例什么像样的实例。有些遗憾，但万事没有十全的。

感谢我的夫人，在此喧嚣社会中，能一如既往支持我。其实她压根就不懂模拟电路，但她清楚什么是正经事，这就够了。对我来讲，人生一世有此知音足矣。感谢我的儿子，年轻人充满正能量，阳光一样的笑容吸引着我，也督促着我。

感谢西安交通大学、西安交通大学电气工程学院，以及电工电子教学实验中心，给了我良好的工作平台，也给了我足够的施展空间。还有很多支持我工作的领导、同事，还有那些可爱的学生。

感谢 ADI 公司(Analog Devices, Inc.)对本书写作的支持。

2017 年 6 月 14 日

致应劫立

应劫立，是我 2015 年秋季教过的医电专业本科生，于 2016 年夏季不幸因病去世。读书的时候，他就喜欢上我的课，也与其父分享了我们师生之间的快乐。我也一样，喜欢他。想起他的笑容，想起他追问我的样子，又欣慰，又惋惜。

中年丧子，实实彻骨心痛。能为学校再做些什么，以告慰逝者，是其父应先生愿望之一。知此书完稿，应先生全额资助印刷，也替应劫立给母校做一些贡献。

此段文字，写于 2017 年 6 月 25 日，纪念应劫立。

关于 ADI

ADI 公司（纳斯达克代码：ADI）又名亚德诺半导体技术（上海）有限公司是高性能模拟、混合信号和数字信号处理(DSP)集成电路(IC)设计、制造和营销方面世界领先的企业，产品涉及几乎所有类型的电子电器设备。自 1965 年成立以来，我们一直专注于积极应对电子设备中信号处理的相关工程挑战。全世界有超过 100,000 家客户在使用我们的信号处理产品，这些产品在转换、调节、处理物理现象时发挥着十分重要的作用，例如将温度、压力、声音、光、速度和运动转换为电信号以用于各种电子设备。我们关注重要的战略市场，在这些市场我们的信号处理技术经常是帮助客户产品实现差异化的关键因素，如工业、汽车、通信和消费电子市场等。

我们生产各种创新产品——包括数据转换器、放大器和线性产品、射频(RF) IC、电源管理产品、基于微机电系统(MEMS)技术的传感器、其他类型传感器以及信号处理产品，包括 DSP 和其他处理器——全部是为满足广大客户的需求而设计。

更多信息请访问：<http://www.analog.com/cn/>，或扫描关注下方二维码。

如需联系 ADI 大学计划，请发邮件至：univ.program.China@analog.com



扫描关注 ADI 官方微信



扫描关注 ADI 校园计划

目录

3.	负反馈和运算放大器基础.....	1
3.1.	理想运算放大器和负反馈电路.....	1
	Section56. 理想运算放大器.....	1
	Section57. 理想运算放大器组成的负反馈放大电路.....	2
3.2.	负反馈理论.....	3
	Section58. 反馈的概念引入.....	3
	Section59. 认识电路中的反馈.....	6
	Section60. 负反馈放大电路的方框图分析法.....	11
	Section61. 利用方框图法求解电路.....	13
	Section62. 负反馈对放大电路性能的影响.....	16
	Section63. 负反馈对失真度的影响.....	25
3.3.	负反馈放大电路的分析方法.....	29
	Section64. 虚短的来源.....	29
	Section65. 负反馈电路分析方法二：虚短虚断法.....	33
	Section66. 负反馈电路分析方法三：大运放法.....	67
	Section67. 负反馈电路分析方法四：环路方程法.....	72
3.4.	实际运算放大器.....	76
	Section68. 用晶体管自制一个运算放大器.....	76
	Section69. 运算放大器的内部构造.....	81
	Section70. 运放的关键参数.....	83
	Section71. 运放的噪声参数.....	106
	Section72. 全差分运算放大器.....	112
	Section73. 运放电路设计实践.....	124

3. 负反馈和运算放大器基础

前述的放大电路有两个特点，第一它们是开环的，即从输入开始，一级一级“由因至果”向后传递，就像多米诺骨牌一样，中间没有任何回馈事件。第二，它们是用若干个晶体管以及电阻电容实现的，这被称为分立电路(discrete circuit)，它是和集成电路(integrated circuit-IC)对应的。

用这种电路实现简单功能，是没有问题的。但是，一旦电路功能复杂，需要大量分立元器件时，体积大、设计复杂、功耗大、成本高的缺点就显现出来。

对于我们来讲，运算放大器和负反馈，会使我们设计一个放大电路变得更加容易，并获得更加出色的放大电路指标。

3.1. 理想运算放大器和负反馈电路

Section56. 理想运算放大器

运算放大器，英文为 Operational Amplifier，简写 OA 或 OPA，中文简称为运放。

理想运算放大器如图 Section56-1 所示，它具有两个差分的输入端 u_+ 和 u_- ，一个单端输出端 u_o ，它们之间具有如下关系：

$$u_o = A_{uo}(u_+ - u_-) \quad (\text{Section56-1})$$

其中， A_{uo} 称为运算放大器的开环电压增益（ A 代表增益， u 代表电压， o 代表 open，区别于后面要使用的负反馈形成的闭环增益 A_{uf} ）。

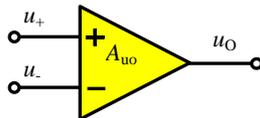


图 Section56-1

理想运算放大器具有如下主要特点：

- 1) A_{uo} 足够大，一般用无穷大 ∞ 表示。它的下限截止频率为 0，上限截止频率为 ∞ 。
- 2) 两个输入端均具有无穷大的输入阻抗，即流进或者流出 u_+ 和 u_- 的电流始终为 0。
- 3) 输出端输出阻抗为 0。
- 4) 始终遵循式 Section56-1。

Section57. 理想运算放大器组成的负反馈放大电路

这样一个理想运算放大器（以下把运算放大器简称为“运放”），看起来似乎没有什么用途——谁也不会使用无穷大的增益。要实现一个输入电阻等于 $10\text{k}\Omega$ ，输出电阻等于 500Ω ，无负载电压增益等于 50 倍的电压放大，怎么办呢？科学家有的是办法。

利用理想运放搭建的图 Section57-1 电路，可以轻松实现上述要求。

据式 Section56-1，有：

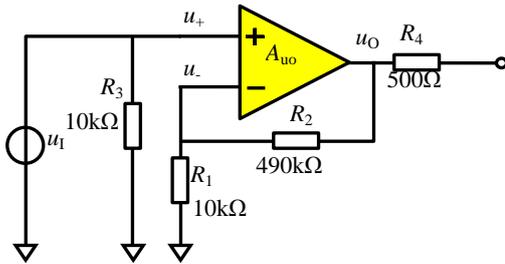


图 Section57-1

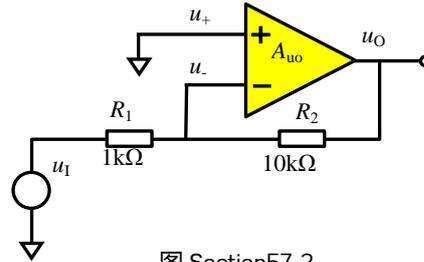


图 Section57-2

$$u_o = A_{uo} \times \left(u_1 - u_o \frac{R_1}{R_1 + R_2} \right)$$

拆开，可解得：

$$u_o = \frac{A_{uo}}{1 + A_{uo} \times \frac{R_1}{R_1 + R_2}} \times u_1 = A_{uf} \times u_1$$

其中 A_{uf} 称为含负反馈的电压增益，当 A_{uo} 趋于无穷大时，有

$$\lim_{A_{uo} \rightarrow \infty} u_o = \left(1 + \frac{R_2}{R_1} \right) u_1$$

代入数值，得 $u_o|_{A_{uo} \rightarrow \infty} = 50u_1$ 。

即整个电路的电压增益 A_{uf} 为 50 倍。看来，奇妙的事情发生了：原本有无穷大增益的理想运放，通过合适的外部电阻连接（其实就是负反馈），居然实现了指定的电压放大倍数。

再看输入电阻和输出电阻：图中 R_3 是多少，电路的输入电阻就是多少，因为理想运放的输入阻抗为无穷大。图中 R_4 是即为电路的输出电阻，因为理想运放的输出阻抗为 0。

再看图 Section57-2 电路。对 u_1 端利用叠加原理，有下式成立：

$$u_o = A_{uo} \times \left(0 - \frac{R_1 u_o + R_2 u_1}{R_1 + R_2} \right)$$

$$u_o = - \frac{A_{uo}}{\frac{R_1 + R_2}{R_2} + A_{uo} \frac{R_1}{R_2}} u_1$$

$$u_o|_{A_{uo} \rightarrow \infty} = - \frac{R_2}{R_1} u_1$$

这个电路实现了任意倍数增益（可以小于 1），且是反相放大。

一旦有了理想运放，想要多大的电压增益，只有选择合适的外部电阻，就可以实现了。这一方面归功于理想运放，更重要的归功于这样的电路结构，即将输出端回送到输入端，形成的负反馈结构。

3.2. 负反馈理论

Section58. 反馈的概念引入

反馈的定义

反馈的英文为 feedback，feed 是喂养、提供的意思，从字面理解，feedback 是将输出倒送到输入的意思。我国台湾地区将 feedback 译为“回授”。

在现实生活中，我们广泛应用到反馈这个词。比如，我们在教学楼里放置了一些雨伞，为学生提供方便（这可以理解为我们给校园生活加载了输入信号。效果怎么样，就属于输出信号）。如果放置了，不做任何效果调查和数量调整，这属于开环系统。如果我们在放置一段时间后，经历了几次下雨，然后听取学生的反馈意见，根据反馈意见，调整雨伞数量，既不浪费，也足够学生使用，就达到了良好的效果。

在电学系统中，将输出信号通过某种方式，回送到输入环节，和原输入信号合并形成净输入信号，或者单独作为输入信号，进而影响输入输出性能的举措，称为反馈。

图 Section58-1 是一个理想运放组成的开环系统，它的输出没有回送到输入环节。图

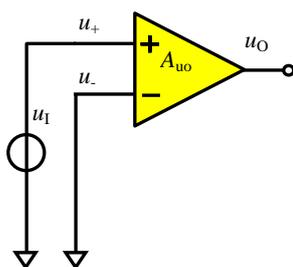


图 Section58-1

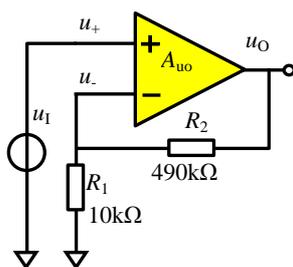


图 Section58-2

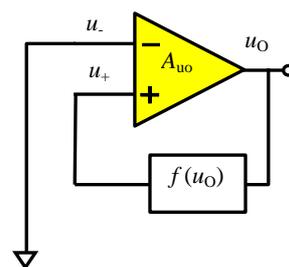


图 Section58-3

Section58-2 是一个典型的负反馈电路，它通过两个电阻分压，将输出信号的一部分(1/50)回送到了输入环节的负输入端，进而达到了整个电路的电压增益为 50 倍的效果。Section58-3 则是一个没有输入信号的反馈系统，输出信号经过一个函数处理——可以是放大、衰减，或者指数运算、对数运算等等——回送到了运放的正输入端，作为单独的输入信号。

正反馈和负反馈

反馈分为正反馈和负反馈两种。

当输出信号发生某个方向的变化，此称为变化根源。变化根源回送到输入端后，会再次引起输出信号变化，此称为二次变化。如果二次变化与变化根源具有相同的方向，则属于正反馈。如果二次变化与变化根源具有相反的方向，则属于负反馈。

正反馈的作用类似于推波助澜，会加剧变化过程。负反馈的作用是稳定。

图 Section58-2 电路中，假设输出的变化为正向（此为变化根源），则分压后在理想运放的 u_- 端，变化也是正向，一个正向变化信号加载到理想运放的 u_- 端，则输出一定会产生负向变化（此为二次变化），即二次变化与变化根源方向相反，它属于负反馈。图

Section58-3 中，反馈环节为一个函数 f ，如果这个函数曲线工作在 1、3 象限且单调，则函数本身的输入和输出是同向的，此电路为正反馈；如果函数曲线工作在 2、4 象限且单调，此电路是负反馈。

生活中的正反馈和负反馈举例

管道内外壁的小球

图 Section58-4 中，蓝色物体是一个水泥管道。红色小球放置在外壁顶端，谨慎放置，可以稳定在那里。绿色小球放置在内壁底部。当有外力稍稍向左边推动红色小球，则小球会立即滚落。当有外力同样施加在绿色小球时，小球会很快重新稳定在内部底部的中间。

小球的位置是输出量，合力是输入量，力会决定小球的运动，小球的运动会导致位置变化，而位置变化又回送到了输入端，产生了合力的变化，这就形成了一个闭环反馈。注意红色小球，在这个反馈回环中，它构成了一个正反馈，位置偏左，合力向左，使其向左运动，导致位置更加偏左。而绿色小球，则构成了一个负反馈。

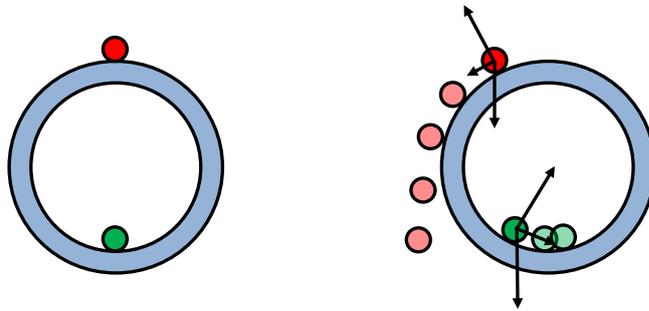


图 Section58-4 管道内外的小球

发球规则

足球、篮球是失球者发球，排球是赢球者发球，而乒乓球、网球都是固定发球。这三种发球方式是怎么确定的，有科学道理吗？

如果发球会影响赢球概率，而谁发球又取决于输赢，那么就形成了反馈。比赛中，我们不愿意看到一边倒的比赛，因此必须制止强烈的正反馈形成。

比如排球，我们能看到的是，发球者输球的概率很高，因为你发球，就会给对方攻击的机会，特别是男排，只要接发球顺利，几乎一攻就会得手。为了避免出现正反馈，排球规定必须是得分者发球。如果是丢球者发球的话，大家想想会出现什么结果：你发球，对方一攻得手，你丢球了，继续发球，对方还是得手，那么很快就会出现先发球者 0 : 10 的尴尬局面，而一旦扭转过来，又会出现 25 : 10，比赛结束了。这种比赛，多没有意思啊。

而篮球恰恰相反，发球者直接组织进攻，得分概率也很高。如果规定赢球者发球的话，结局与排球差不多。这两种规则，虽然完全相反，但都属于负反馈，抑制了得分者继续得分的现象。乒乓球和网球，则在比赛中切断了反馈，以固定次序发球。乒乓球每次发 2 个球，网球则是一人一个发球局。

魔鬼实验

以下实验，仅供想象，读者万万不可效仿。

“手搭脉搏，心跳一下，走一大步，持续”。它是一个典型的反馈系统。

想怎么走，就怎么走，这是一个开环系统。但是，走路会引起心跳加速，将心跳回送到大脑决策环节，跳一下，走一大步，这就形成了反馈。这是一个可怕的实验，称之为魔鬼实验不为过。你的步伐将越来越快，最终跟不上心跳的节奏，累趴下了。

减肥实验

每天晚上，称量自己的体重。如果比昨天重了，第二天少吃点。如果比第二天轻了，第二天就多吃点。这也是一个反馈系统。胡吃海喝，从来不计量自己的体重，或者称了体重，却从不把它回送到大脑，以决定饮食量，这都是开环系统。

Section59. 认识电路中的反馈

反馈环路

认识反馈电路，核心在于发现其中的反馈环路(Loop)。所谓的环路，就是从输出——输入——输出的电路路径，它是封闭的。环路的存在，客观上诠释了反馈的定义：没有环路，就没有反馈，只要有反馈，就一定存在环路。

图 Section59-1 和-2 中，绿色的信号路径是输入信号，而红色的则是反馈环路。你可以这么理解：信号刚加载到放大电路中，第一次走的是信号路径，到达输出后，就开始在红色的反馈环路中兜圈子。

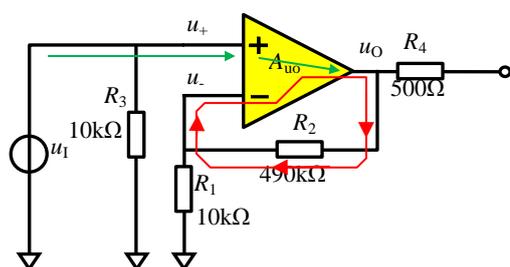


图 Section59-1

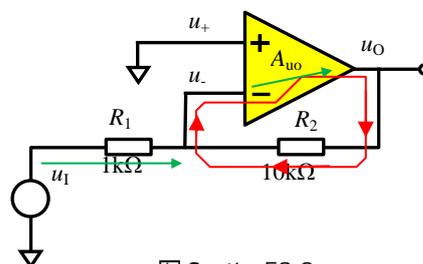


图 Section59-2

找寻反馈环路的方法很简单：先找到输出端，然后向回找，找到回到核心放大器输入端的位置，再由核心放大器找到输出端，就形成了环路。

环路极性法判断正反馈和负反馈

认识反馈电路的第二步，就是准确判断它的反馈极性：它是正反馈还是负反馈。

在一个原本开环的电路中，引入负反馈和引入正反馈，效果截然不同：负反馈能够实现更加稳定的放大，使得放大器具有更加优越的性能，广泛应用于放大器；而正反馈一般用于产生自激振荡，广泛应用于信号发生电路中。

前面我们已经初步得到了一些结论：正反馈的效果是推波助澜，核心词是“越来越”；负反馈的作用和核心词都是“稳定”。但是，这只是比较“感性”的结论，我们需要更理性的方法。在电路中，利用环路极性法，可以准确判断反馈的极性。

环路极性法的步骤为：

- 1) 找到反馈环路。
- 2) 在反馈环路中任意确定一个节点 A。
- 3) 在节点 A 处假设存在一个正的变化量，用 \oplus 表示。
- 4) 沿着反馈环路，让这个变化量依次行进，每过一个关键节点，对变化量方向进行判断并标注，用 \oplus 表示正变化量，用 \ominus 表示负变化量，用 \odot 表示没有变化量。
- 5) 等这个行进过程再次回到 A 点时，如果变化量仍是 \oplus ，则表明反馈的作用是赞成初始的变化，起到了推波助澜的作用，属于正反馈。如果变化量为 \ominus ，则表明反馈的作用是反对初始的变化，起到了唱反调的作用，属于负反馈。如果变化量为 \odot ，则表明反馈环路被打断，不存在反馈。

极性传递的典型情况

图 Section59-3 给出了一些常见的极性传递情况，用于上述第 4 步中变化量行进之中。常见的电阻、电容、二极管等无源元件，一般只能实现同相传递，但在敏感频率处，需要另议。运放和晶体管可以同相传递，也可以反相传递，在晶体管中，牢记：共射极电路的输入是基极，输出是集电极，两者反相，共集电极电路的输入是基极，输出是发射极，两者是同相的，共基极电路的输入是发射极，输出是集电极，两者是同相的。

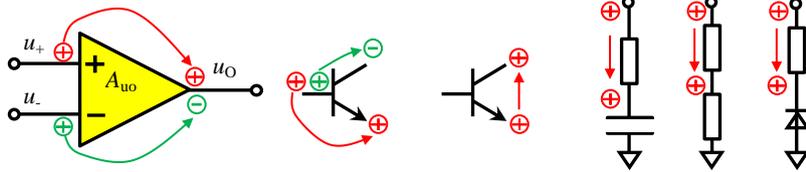


图 Section59-3 一些常见的极性传递情况

以下电路中都包含反馈。我们不要求大家对电路的功能全面了解，只希望能够在复杂电路中找到反馈环路，判断出反馈极性。

举例 1：光电放大器

图 Section59-4 是一个光电感应放大器，图中的二极管是光电二极管，当光线照射强度发生变化时，流过它的电流和它的两端电压降都会发生变化。这就导致场效应管门极电压发生变化（此谓待测信号）。场效应管组成了一个高输入电阻的共漏极放大电路：门极入、源极出，电压增益接近于 1。源极输出电压输入到运放 LT6200 的反相输入端（即 u_- 端），引起运放输出电压变化。这就是无反馈的信号流向图。

图中的 R_F 、 C_F 组成反馈支路，将输出信号回送到了晶体管的门极，然后兜圈子，就形成了如图所示的反馈环路。判断反馈极性方法为：在 LT6200 输出端设定一个变化量 \oplus ，

摘自 Linear Technology LT6200 数据手册
Single Supply, 1.5nV/√Hz, Photodiode Amplifier

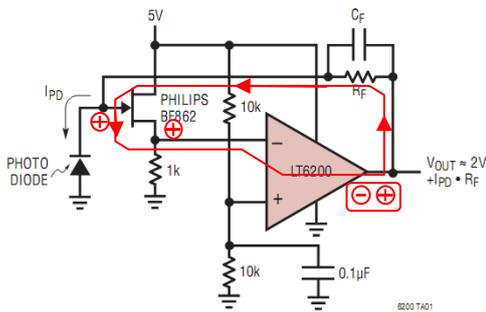


图 Section59-4

摘自 Linear Technology 电路图集 高 DC 准确度的复合放大器

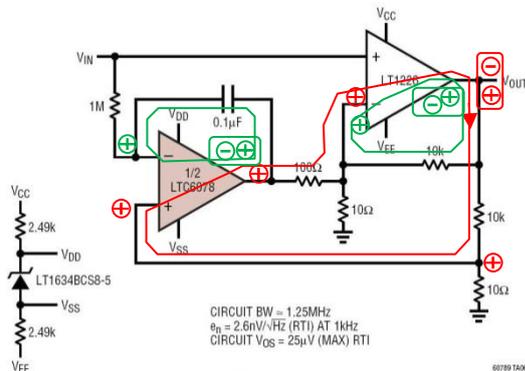


图 Section59-5

信号行进到场效应管门极时，仍为 \oplus （该点电位类似于两个电阻分压，源头增大，则分压点也增大）。由于共漏极放大器是同相放大，因此门极增大，则源极也增大，为 \oplus ，运放负输入端为 \oplus ，输出则为 \ominus 。这样信号又回到了输出端，两个变化方向刚好相反，这属于负反馈。

图中使用一个方框将初始的设定变化方向和兜一圈后的变化方向框在一起，方便最后

的判断。本 Section 内都是如此。

举例 2：并联型复合放大器

图 Section59-5 是一个复合放大器（由多个放大器取长补短实现的放大器），主放大器为 **LT1226**，而 **LTC6078** 为补偿输出失调电压的。整个放大器具有一个输入 V_{IN} ，一个输出 V_{OUT} 。电路中具有三个反馈环路，两个小环路，用绿色环路表示，一个大环路，用红色表示。小环路的分析相对简单，它们都是负反馈，分析过程已经标注在图中。

对于大环路，它的输出即运放 **LT1226** 的输出端，假设为 \oplus ，那么 10Ω 头顶一定也是 \oplus ，它连接到运放 **LTC6078** 的正输入端，导致 **LTC6078** 的输出端为 \oplus ，通过电阻网络，到达运放 **LT1226** 的负输入端为 \ominus ，根据图 Section59-3 列出的传递规则，**LT1226** 的输出端一定为 \ominus 。这样，环路中初始位置定义为 \oplus ，转了一圈后回来，变成了 \ominus ，则属于负反馈。

举例 3：串联型复合放大器

图 Section59-6 也是一个复合放大器(Composite Amplifier)，主放大器为 **AD8603**，它有非常好的输入特性参数，但是它的带宽不够。**AD8451** 是一个高频放大器，它自己组成的小环路属于负反馈，使其实现了 100 倍放大，这对 **AD8603** 的单位增益带宽有了很大的拓展。而 **AD8603** 的反馈环路是一个大环，也是负反馈。

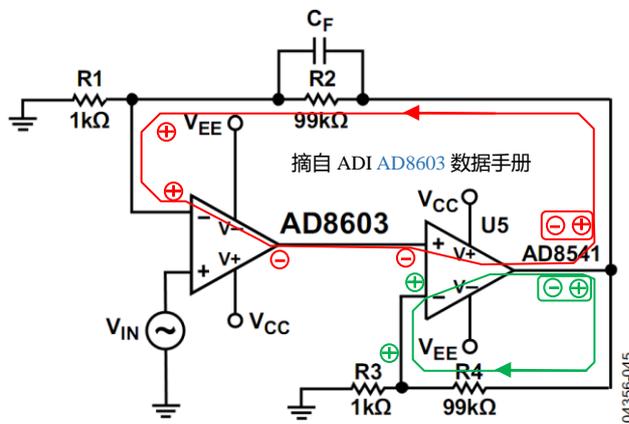


Figure 45. High Gain Composite Amplifier

图 Section59-6

举例 4：压流转换电路——源

图 Section59-7 是一个压流转换电路，输入为电压 V_{IN} ，输出为 I_{OUT} ，为吐出电流（英文标注为 source，其含义是提供给负载的电流方向是从电流输出端向外流）。注意反馈环

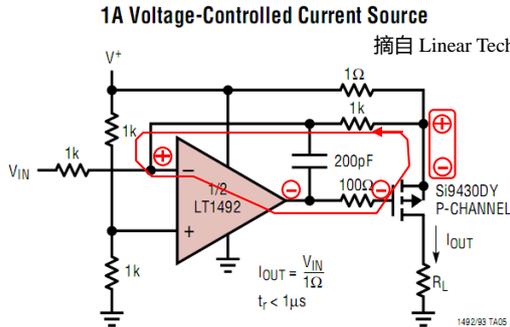


图 Section59-7

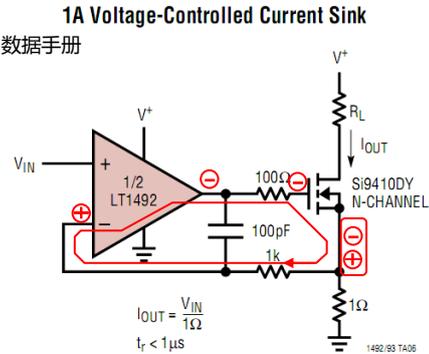


图 Section59-8

路并不包括输出电流，输出端是一个 P 沟道的 MOSFET，漏极为输出电流，与源极电流相等，而源极电流在反馈环内，反馈环控制的是源极电流，进而 1:1 映射到漏极电流。当源极电流变化减小，引起源极电位上升，此点可以设为初始变化量，假设为⊕，通过 1kΩ 电阻回送到 LT1492 的负输入端，为⊖，导致 LT1492 输出电压为⊖，通过 100Ω 电阻到达门极，为⊖，注意此处的 MOSFET 为一个源极跟随器，输入为门极，输出为源极，属于同相放大器，则 MOSFET 的源极为⊖。结果表明，此电路为负反馈。

举例 5：压流转换电路——池

图 Section59-8 也是一个压流转换电路，输入为电压 V_{IN} ，输出为 I_{OUT} ，为吸纳电流(英文为 sink，下水槽的意思，含义是提供给负载的电流方向为从电流输出端向里流)。与前一个电路相似，其输出电流 I_O 也不再反馈环内， I_O 的映射源 I_S 在反馈环内。当 I_S 增大，导致 1Ω 电阻头顶电位（即晶体管源极电位）上升，使得 LT1492 的负输入端电位上升，则 LT1492 输出端电位下降，由于晶体管处于源极跟随器状态，则源极电位也下降，构成负反馈。

举例 6：正弦发生电路

图 Section59-9 是一个正弦波发生电路，用于产生一个 1kHz 的正弦波，图中所说的 Ultrapure（超级纯净）是指输出正弦波的全谐波失真度很小，即输出只包含纯净的 1kHz 正弦波，而不存在或存在很少的其它谐波分量。包含两个反馈环：绿色的反馈环是一个负反馈，实现了一个同相放大功能，其电压放大倍数为 $1+430\Omega/\text{灯丝电阻}$ 。而红色反馈环属于正反馈。

电路中 LAMP 是一个灯丝，具有电阻值，且有正温度系数：温度越高，电阻越大。这个灯丝的作用是稳定输出正弦波幅度：当幅度越大，则灯丝温度越高，其等效电阻越大，导致电压放大倍数减小，输出幅度下降。这个过程也属于负反馈。

此电路中具有关键的正反馈环节，以及必要的选频网络，可以实现自激振荡，进而发出纯净的正弦波。正反馈，多用于电路自激振荡产生正弦波。

摘自 Linear Technology LT1007/1037 数据手册

Ultrapure 1kHz Sine Wave Generator

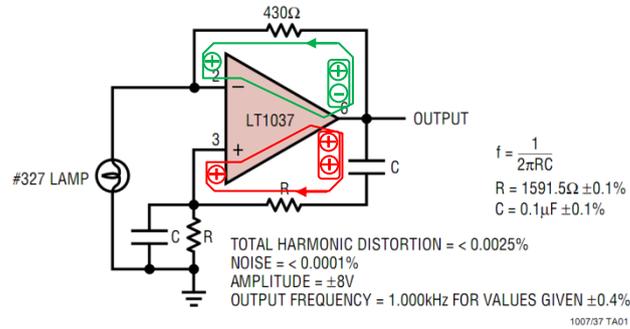


图 Section59-9

Section60. 负反馈放大电路的方框图分析法

负反馈可以帮助我们改善放大电路性能。为清晰表述这种改善，引入方框图分析法。典型的负反馈方框图如图 Section60-1 所示。

方框图分析法

图中， \dot{A}_{uo} 是一个电压输入的放大器，其放大倍数为 \dot{A}_{uo} 倍，也称为开环放大倍数。它是一个矢量表达式，含幅度增益和相移。注意， \dot{A}_{uo} 的输出可以是电压，也可以是电流：

$$\dot{x}_o = \dot{u}_D \times \dot{A}_{uo} \quad \text{[Section60-1]}$$

\dot{F} 为反馈系数，是一个矢量，是指输出信号 \dot{x}_o 的多少倍，回送到了放大器的输入端。所谓的矢量，可以理解为 \dot{F} 表达式中包含频率量，其幅度增益和相移是随频率变化的。多数情况下，反馈系数由纯粹的电阻分压组成，不随频率变化，比如在图 Section58-2 中， \dot{F} 为一个实数，为 1/50。但是在通用式中，我们还是使用 \dot{F} 来表达。

$$\dot{u}_F = \dot{x}_o \times \dot{F} \quad \text{[Section60-2]}$$

\dot{M} 为衰减系数，是一个矢量，是指输入信号的多少倍，进入放大器的输入端。

$$\dot{u}_M = x_I \times \dot{M} \quad \text{[Section60-3]}$$

其中， x_I 不用矢量表达的原因是，所有的相位、幅度增益都以 x 为基准，它是自变量，不随频率变化。

Σ 是一个减法器（是含相反极性的加法器），有：

$$\dot{u}_D = \dot{u}_M - \dot{u}_F \quad \text{[Section60-4]}$$

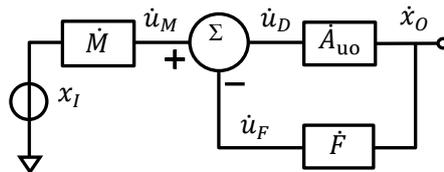


图 Section60-1 方框图

据上述 4 个表达式，可以列出如下方程：

$$(x_I \times \dot{M} - \dot{x}_o \times \dot{F}) \dot{A}_{uo} = \dot{x}_o$$

解方程可得闭环增益（是指由开环放大器组成的负反馈放大电路的增益）为：

$$\dot{A}_{uf} = \frac{\dot{x}_o}{x_I} = \frac{\dot{M} \times \dot{A}_{uo}}{1 + \dot{F} \times \dot{A}_{uo}} \quad \text{[Section60-5]}$$

表达式分母中是实数 1 和复数 $\dot{F} \times \dot{A}_{uo}$ 相加，定义 $\dot{F} \times \dot{A}_{uo}$ 为环路增益，当环路增益的模很大时，加 1 与不加 1 区别很小，因此可以将 1 忽略掉，得到下式：

$$\dot{A}_{uf} = \frac{\dot{x}_o}{x_I} \approx \frac{\dot{M}}{\dot{F}} \quad \text{[Section60-6]}$$

这是一个“划时代”的表达式，它的含义是，当开环放大器的增益和反馈系数的乘积

(即环路增益)足够大(远大于1)时,也称此时为深度负反馈状态,闭环放大电路的放大倍数约为衰减系数和反馈系数的比值,而与开环放大倍数 A_{uo} 无关。

这太妙了,换句话说,你只要有一个开环增益很大的放大器,不管它具体是多大,只要选择合适的外部电路,实现指定的衰减系数、反馈系数,就可以确定闭环放大电路的增益。

这个公式对设计者来说是一个喜讯:他再也不需要计算静态工作点,估算 r_{be} ,测量 β ,以及复杂的计算公式,只要确定外部的几个电阻就可以确定放大倍数,太简单了。

这个公式对运算放大器生产厂家,也是一个大喜讯:他们生产的运放,只要开环增益非常大就可以了,而不需要理睬具体是10万倍,还是15万倍。此时,成品率会大幅度上升。

M和F的求解方法

在方框图法中,存在两个激励:输入激励为信号源,返回激励为电路输出端。

根据 M 的定义,求解电路中 M 的方法为:

将输出激励强制设为0,求解运放正输入端电压,用输入激励表达:

$$\dot{u}_+|_{x_o=0} = \dot{g}_1(x_I)$$

将输出激励强制设为0,求解运放负输入端电压,用输入激励表达:

$$\dot{u}_-|_{x_o=0} = \dot{g}_2(x_I)$$

则有:

$$\dot{M} = \frac{\dot{u}_+|_{x_o=0} - \dot{u}_-|_{x_o=0}}{x_I} = \frac{\dot{g}_1(x_I) - \dot{g}_2(x_I)}{x_I}$$

[Section60-7]

它的含义是,在不考虑输出回送的情况下,单纯的输入信号,有多少加载到了运放的正输入端上——运放的正输入减去负输入。

根据 F 的定义,求解电路中 F 的方法为:

将输入激励设为0,求解运放正输入端电压,用输出激励表达:

$$\dot{u}_+|_{x_I=0} = \dot{g}_3(x_O)$$

将输入激励设为0,求解运放负输入端电压,用输出激励表达:

$$\dot{u}_-|_{x_I=0} = \dot{g}_4(x_O)$$

则有:

$$\dot{F} = \frac{\dot{u}_-|_{x_I=0} - \dot{u}_+|_{x_I=0}}{x_O} = \frac{\dot{g}_4(x_O) - \dot{g}_3(x_O)}{x_O}$$

[Section60-8]

它的含义是,在不考虑输入的情况下,单纯的输出信号,有多少加载到了运放的反相输入上——运放的负输入减去正输入。

对于电压输入, x_I 用 u_I 表示,对于电流输入, x_I 用 i_I 表示。对于电压输出, x_O 用 u_O 表示,对于电流输出, x_O 用 i_O 表示。

Section61. 利用方框图法求解电路

图 Section57-1 电路中，先求解 \dot{M} 和 \dot{F} ：

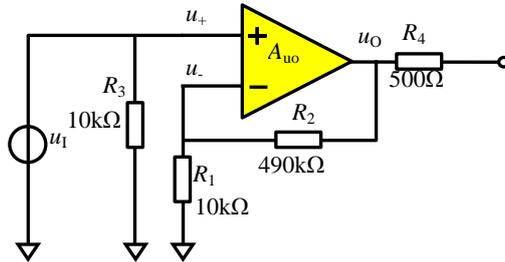


图 Section57-1

将输出视为 0，则有：

$$\begin{aligned}\dot{u}_+|_{u_o=0} &= u_1 \\ \dot{u}_-|_{u_o=0} &= 0 \\ \dot{M} &= \frac{\dot{u}_+|_{u_o=0} - \dot{u}_-|_{u_o=0}}{u_1} = 1\end{aligned}$$

将输入视为 0，则有：

$$\begin{aligned}\dot{u}_+|_{u_1=0} &= 0 \\ \dot{u}_-|_{u_1=0} &= u_o \frac{R_1}{R_1 + R_2} \\ \dot{F} &= \frac{\dot{u}_-|_{u_1=0} - \dot{u}_+|_{u_1=0}}{u_o} = \frac{R_1}{R_1 + R_2} = \frac{1}{50}\end{aligned}$$

代入式(Section60-6)得：

$$\dot{A}_{uf} \approx \frac{\dot{M}}{\dot{F}} = 50$$

图 Section57-2 电路中，将输出视为 0，则有：

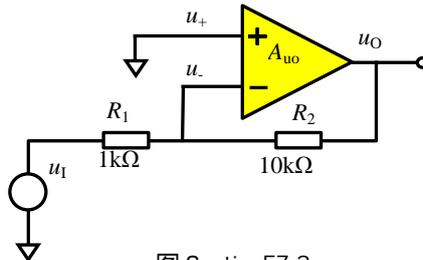


图 Section57-2

$$\begin{aligned}\dot{u}_+|_{u_o=0} &= 0 \\ \dot{u}_-|_{u_o=0} &= u_1 \frac{R_2}{R_1 + R_2} \\ \dot{M} &= \frac{\dot{u}_+|_{u_o=0} - \dot{u}_-|_{u_o=0}}{u_1} = -\frac{R_2}{R_1 + R_2} = -\frac{10}{11}\end{aligned}$$

将输入视为 0，则有：

$$\begin{aligned}\dot{u}_+|_{u_1=0} &= 0 \\ \dot{u}_-|_{u_1=0} &= u_o \frac{R_1}{R_1 + R_2} \\ \dot{F} &= \frac{\dot{u}_-|_{u_1=0} - \dot{u}_+|_{u_1=0}}{u_o} = \frac{R_1}{R_1 + R_2} = \frac{1}{11}\end{aligned}$$

代入式(Section60-6)得：

$$\dot{A}_{uf} \approx \frac{\dot{M}}{\dot{F}} = -\frac{R_2}{R_1} = -10$$

上述均为粗略计算，是在假设 \dot{A}_{uo} 无穷大情况下得到的。利用方框图分析法，也可以进行精细计算，以图 Section57-1 为例：

如果已知理想运放具有确定的开环增益，且不随频率变化，那么其开环增益 \dot{A}_{uo} 越大，实际的 \dot{A}_{uf} 越接近 50。比如， $\dot{A}_{uo} = 10000$ ，则利用式(Section60-5)，得

$$\dot{A}_{uf} = \frac{\dot{M} \times \dot{A}_{uo}}{1 + \dot{F} \times \dot{A}_{uo}} = \frac{1 \times 10000}{1 + \frac{1}{50} \times 10000} = 49.75$$

不同的 A_{uo} ，得到不同的 A_{uf} ，如下表所示。

A_{uo}	100	1000	10000	100000	1000000	10000000
A_{uf}	33.33333333	47.61904762	49.75124378	49.97501249	49.99750012	49.99975

可以看出，随着开环增益的增加，实际闭环增益逐渐逼近 50。

电路中，如果 R_1 开路， R_2 短路，就演变成了一种特殊电路，称为跟随器。其 $M=1$ ， $F=1$ ，闭环电压增益近似为 1。

举例 1：

电路如图 Section61-1 所示，求输入输出关系。

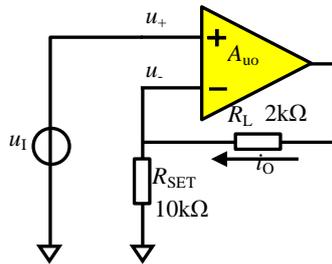


图 Section60-1 举例 1 电路

解：此电路的输入为电压，输出为电流。因此，增益为：

$$\dot{A}_{uif} = \frac{i_O}{u_I}$$

先求解反馈系数 \dot{F} ，将输入视为 0。

$$\begin{aligned} \dot{u}_+ |_{u_I=0} &= 0 \\ \dot{u}_- |_{u_I=0} &= i_O \times R_{SET} \\ \dot{F} &= \frac{\dot{u}_- |_{u_I=0} - \dot{u}_+ |_{u_I=0}}{i_O} = R_{SET} \end{aligned}$$

再求解反馈系数 \dot{M} ，将输出电流视为 0。

$$\begin{aligned} \dot{u}_+ |_{i_O=0} &= u_I \\ \dot{u}_- |_{i_O=0} &= 0 \\ \dot{M} &= \frac{\dot{u}_+ |_{i_O=0} - \dot{u}_- |_{i_O=0}}{u_I} = 1 \end{aligned}$$

据此可得：

$$\dot{A}_{uif} = \frac{i_O}{u_I} \approx \frac{\dot{M}}{\dot{F}} = \frac{1}{R_{SET}}$$

即：

$$i_O = \frac{u_I}{R_{SET}}$$

可知，此电路为压流转换器，用输入电压控制输出电流。

举例 2：

电路如图 Section61-2 所示，求输入输出关系。

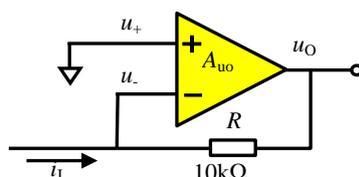


图 Section60-2 举例 2 电路

解：此电路的输入为电流，输出为电压。因此，增益为：

$$A_{uif} = \frac{\dot{u}_O}{\dot{i}_I}$$

先求解反馈系数 \dot{F} ，将输入电流视为 0。

$$\begin{aligned} \dot{u}_+ |_{i_I=0} &= 0 \\ \dot{u}_- |_{i_I=0} &= \dot{u}_O \\ \dot{F} &= \frac{\dot{u}_- |_{i_I=0} - \dot{u}_+ |_{i_I=0}}{\dot{u}_O} = 1 \end{aligned}$$

再求解反馈系数 \dot{M} ，将输出电压视为 0。

$$\begin{aligned} \dot{u}_+ |_{u_O=0} &= 0 \\ \dot{u}_- |_{u_O=0} &= \dot{i}_I \times R \\ \dot{M} &= \frac{\dot{u}_+ |_{u_O=0} - \dot{u}_- |_{u_O=0}}{\dot{i}_I} = -R \end{aligned}$$

据此可得：

$$\dot{A}_{uif} = \frac{\dot{u}_O}{\dot{i}_I} \approx \frac{\dot{M}}{\dot{F}} = -R$$

即：

$$\dot{u}_O = -R \times \dot{i}_I$$

可知，此电路为流压转换器，用输入电流控制输出电压。

Section62. 负反馈对放大电路性能的影响

开环放大器具有极高的开环电压增益，而闭环放大电路的增益会小得多，这是负反馈引入带来的“弊端”，但负反馈的引入，对放大电路的其它性能影响巨大，比如提高了增益稳定性，拓展了放大器带宽，降低了失真度等等。

利用方框图法，可以分析负反馈对放大电路的性能影响。

1) 对增益稳定性的影响

从 Section61 表格中可以看出，当开环放大器的开环增益发生一定数量的改变，比如从 10,000 变到 100,000，含负反馈的闭环放大器之闭环增益只会出现很小的变化，从 49.751 变到了 49.975。这就是负反馈对增益稳定性的影响——负反馈大幅度提高了增益稳定性。

一般用增益变化量除以增益，即增益的相对变化量来表示增益的稳定性。为方便进行数值分析，将式(Section60-5)中的矢量用标量代替：

$$\dot{A}_{uf} = \frac{\dot{u}_o}{u_i} = \frac{\dot{M} \times \dot{A}_{uo}}{1 + \dot{F} \times \dot{A}_{uo}}$$

设 $x = A_{uo}$ 为自变量， $y = A_{uf}$ 为因变量， $M = \dot{M}$ ， $F = \dot{F}$ 均为常数。则有：

$$y = \frac{Mx}{1 + Fx}$$

对两边同时取微分，得

$$dy = \frac{Mdx(1 + Fx) - MxFdx}{(1 + Fx)^2} = \frac{Mdx}{(1 + Fx)^2}$$

两边同时除以 y ，得

$$\frac{dy}{y} = \frac{Mdx}{(1 + Fx)^2} \times \frac{1 + Fx}{Mx} = \frac{1}{1 + Fx} \times \frac{dx}{x}$$

即

$$\frac{dA_{uf}}{A_{uf}} = \frac{1}{1 + FA_{uo}} \times \frac{dA_{uo}}{A_{uo}}$$

(Section62-1)

此式说明，闭环增益的相对变化量，是开环增益相对变化量的 $\frac{1}{1+FA_{uo}}$ 倍。换句话说，开环增益发生了很大变化，闭环增益只发生很小的变化。因此，负反馈提高了增益稳定性。

举例 1：

一个开环增益 A_{uo} 为 100,000 的放大器，组成了 $M=1$ ， $F=0.1$ 的负反馈放大电路，电路结构如图 Section57-1 所示。

1) 求此时的闭环电压增益；

2) 用一个开环电压增益为 90,000 的放大器替换原电路中的放大器，求此时的闭环电压增益，同时验证式(Section62-1)的正确性。

解：

1) 根据式(Section60-5)，得：

$$A_{uf1} = \frac{M \times A_{uo1}}{1 + F \times A_{uo1}} = \frac{100000}{1 + 0.1 \times 100000} = 9.999000$$

2) 根据式(Section60-5), 得:

$$A_{uf2} = \frac{M \times A_{uo2}}{1 + F \times A_{uo2}} = \frac{90000}{1 + 0.1 \times 90000} = 9.998889$$

$$\frac{\Delta A_{uf}}{A_{uf}} = \frac{A_{uf2} - A_{uf1}}{A_{uf1}} = \frac{9.998889 - 9.999000}{9.999000} = -1.11 \times 10^{-5}$$

利用式(Section62-1), 得

$$\frac{1}{1 + FA_{uo1}} = \frac{1}{1 + 0.1 \times 100000} = 9.999000 \times 10^{-5}$$

$$\frac{\Delta A_{uo}}{A_{uo}} = \frac{A_{uo2} - A_{uo1}}{A_{uo1}} = \frac{90000 - 100000}{100000} = -0.1$$

$$\frac{1}{1 + FA_{uo1}} \times \frac{\Delta A_{uo}}{A_{uo}} = -0.9999 \times 10^{-5}$$

两者之所以存在少量差异, 是因为式(Section62-1)仅在 ΔA_{uo} 趋于 0 时才完美成立。

2) 大幅度提高上限截止频率

假设开环放大器具有一阶上限截止频率 f_H , 则参照 Section47 内容, 得开环增益随频率 f 变化的表达式为:

$$\dot{A}_{uo} = A_{uom} \frac{1}{1 + j \frac{f}{f_H}}$$

(Section62-2)

这是标准一阶低通滤波器表达式, 含义是: 当 f 趋于 0 时, 开环增益为 A_{uom} , 称为中频开环增益, 当 $f = f_H$ 时, 开环增益的模, 变为 A_{uom} 的 0.707 倍, 且具有 -45° 的相移。

将式(Section62-2)代入式(Section60-5)中, 得:

$$\dot{A}_{uf} = \frac{\dot{M} \times A_{uom} \frac{1}{1 + j \frac{f}{f_H}}}{1 + \dot{F} \times A_{uom} \frac{1}{1 + j \frac{f}{f_H}}} = \frac{\dot{M} \times A_{uom}}{1 + j \frac{f}{f_H} + \dot{F} \times A_{uom}} = \frac{\dot{M} \times A_{uom}}{1 + \dot{F} \times A_{uom} + j \frac{f}{f_H}}$$

$$= \frac{\dot{M} \times A_{uom}}{1 + \dot{F} \times A_{uom}} \times \frac{1}{1 + j \frac{f}{f_H(1 + \dot{F} \times A_{uom})}} = \dot{A}_{ufm} \times \frac{1}{1 + j \frac{f}{f_{Hf}}}$$

(Section62-3)

式中, \dot{A}_{ufm} 为中频段闭环电压增益(注意此处的中频段, 在低通滤波器中就是频率等于 0), 后一项表达式是一个标准低通表达式, 含义是闭环上限截止频率是开环上限截止频率的 $1 + \dot{F} \times A_{uom}$ 倍。

$$f_{Hf} = f_H(1 + \dot{F} \times A_{uom})$$

(Section62-4)

这说明, 引入负反馈后, 闭环电路的上限截止频率得到了很大的提高。

举例 2 :

某个运算放大器，中频开环增益为 100000，开环上限截止频率为 10Hz，假设其幅频特性曲线满足一阶低通表达式。用此运放组成了 $M=1, F=0.1$ 的闭环放大电路，电路结构如图 Section57-1 所示。

1) 用 Excel 计算并绘制出开环增益的模随频率变化的曲线，计算并绘制出闭环增益的模随频率变化的曲线。

2) 计算 f_{Hf} ，并计算 $f = f_{Hf}$ 时的开环增益的模、闭环增益的模。

解：

1) 因运放幅频特性曲线满足一阶低通表达式，据式(Section62-2)，可写出：

$$|\dot{A}_{uo}| = A_{uom} \frac{1}{\sqrt{1^2 + (\frac{f}{f_H})^2}}$$

其中， $|\dot{A}_{uo}|$ 为开环增益的模随频率变化的值， $A_{uom}=100000$ ， $f_H=10\text{Hz}$ 。

在使用 Excel 时，可设定第一列为频率，第二列为增益的模。在设定频率时，可设定第一行为 1Hz，第二行开始为前一行的 1.2 倍，依次使用公式自动产生频率。

$$|\dot{A}_{uf}| = A_{ufm} \frac{1}{\sqrt{1^2 + (\frac{f}{f_{Hf}})^2}}$$

其中， $|\dot{A}_{uf}|$ 为闭环增益的模随频率变化的值， $A_{ufm} = \frac{M \times A_{uom}}{1 + F \times A_{uom}} = 9.9990$ ， $f_{Hf} = f_H(1 + F A_{uom}) = 100010\text{Hz}$ 。

据此，绘制出两条曲线如图 Section62-1 所示。从图中可清晰看出，开环增益的上限截止频率很小，而闭环增益的上限截止频率得到了极大的拓展。

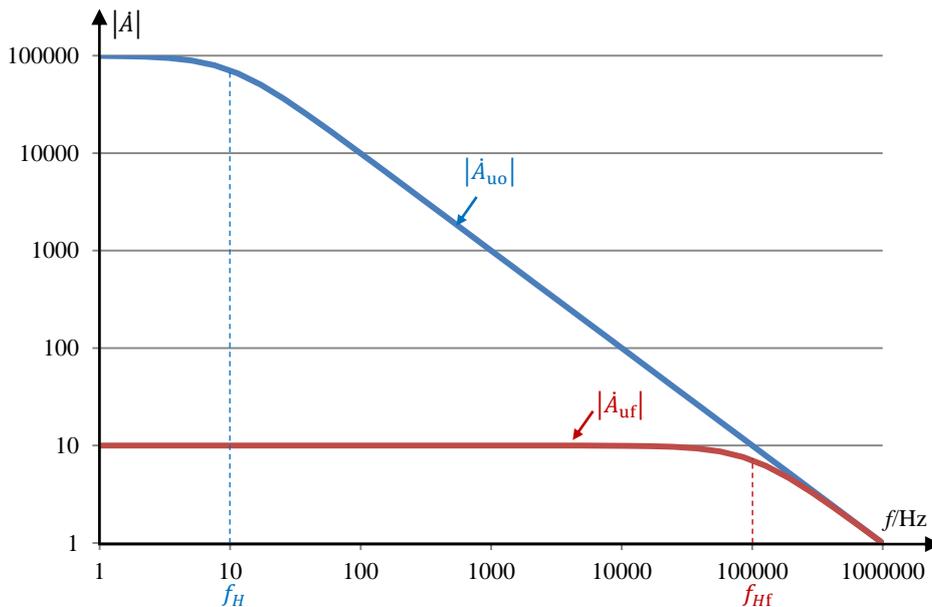


图 Section62-1

3) 大幅度降低下限截止频率

假设开环放大器具有一阶下限截止频率 f_L ，则参照 Section47 内容，得开环增益随频率 f 变化的表达式为：

$$\dot{A}_{uo} = A_{uom} \frac{1}{1 - j \frac{f_L}{f}} \quad (\text{Section62-5})$$

将式(Section62-5)代入式(Section60-5)中，得：

$$\dot{A}_{uf} = \frac{\dot{M} \times A_{uom} \frac{1}{1 - j \frac{f_L}{f}}}{1 + \dot{F} \times A_{uom} \frac{1}{1 - j \frac{f_L}{f}}} = \frac{\dot{M} \times A_{uom}}{1 + \dot{F} \times A_{uom}} \times \frac{1}{1 - j \frac{f_L}{\frac{1 + \dot{F} \times A_{uom}}{f}}} = \dot{A}_{ufm} \times \frac{1}{1 - j \frac{f_{Lf}}{f}} \quad (\text{Section62-6})$$

式中， \dot{A}_{ufm} 为中频段闭环电压增益（注意此处的中频段，在高通滤波器中就是频率等于 ∞ ），后一项表达式是一个标准高通表达式，含义是闭环下限截止频率是开环下限截止频率的 $\frac{1}{1 + \dot{F} \times A_{uom}}$ 倍。

$$f_{Lf} = \frac{f_L}{1 + \dot{F} \times A_{uom}} \quad (\text{Section62-7})$$

这说明，引入负反馈后，闭环电路的下限截止频率变得更低，得到了很大的拓展。

举例 3：

用 Matlab 编写一段程序，绘制一个开环放大器的幅频特性。该开环放大器的中频增益为 500,000，上限截止频率 f_H 为 10kHz，下限截止频率 f_L 为 10Hz，均为一阶系统。

将这个开环放大器应用在图 Section57-2 电路中，绘制闭环增益的幅频特性曲线。

解：编写程序如下：

```
clear all;
n=1000000;%设置分析样点数量
A_uo=zeros(1,n);
A_uf=zeros(1,n);
am_A_uo=zeros(1,n);%开环增益幅度
ag_A_uo=zeros(1,n);%开环增益相移
am_A_uf=zeros(1,n);%闭环增益幅度
ag_A_uf=zeros(1,n);%闭环增益相移

f_star=10^[-5];%定义分析的起始频率
f_end=10^10;%定义分析的终止频率
fre=zeros(1,n);%频率变量

%此段完成 n 个样点在起始频率和终止频率之间的乘法等步长设置，
%以决定 n 个样点频率。结果是每个频率点都是前一个频率点的 k 倍。
m2=f_end/f_star;
m1=log10(m2)/(n-1);
k=10^(m1);%此为频率步长系数，大于 1
```

f=f_star/k;%此为潜伏第 0 点频率，是为第一点做准备的，不会出现在循环计算中。

```

%此段完成开环放大器设置
f_l=10;%开环下限截止频率
f_h=10000;%开环上限截止频率
A_uom=500000;%开环中频增益
%此段完成闭环方框图关键参数设置
M=-10/11;%衰减系数设置
F=1/11;%反馈系数设置
key=1+F*A_uom%关键系数
A_ufk=0.5*sqrt(2)*abs(M*A_uom/(1+F*A_uom))%衡量闭环增益带宽的-3dB 点
f_lf_ideal=f_l/key%理论计算的闭环下限截止频率
f_hf_ideal=f_h*key%理论计算的闭环上限截止频率

early=0;%上一个频点的闭环增益的模

for i=1:n
    fre(i)=f*k;%利用潜伏第 0 点，在循环圈中实现第 1 点频率
    f=fre(i);%为书写方便，用 f 表示当前频率值

    A_uo(i)=A_uom/((1+j*f/f_h)*(1-j*f_l/f));%开环增益核心传函
    am_A_uo(i)=abs(A_uo(i));%开环增益幅度，即模
    ag_A_uo(i)=angle(A_uo(i));%开环增益相移

    A_uf(i)=M*A_uo(i)/(1+F*A_uo(i));%利用方框图公式得出闭环增益
    am_A_uf(i)=abs(A_uf(i));%闭环增益幅度，即模
    now=am_A_uf(i);%当前闭环增益的模，为方便书写
    if (early<=A_ufk)&(now>=A_ufk)%找出跨越-3dB 的闭环增益下限截止频率点
        f_lf=f
    end
    if (early>=A_ufk)&(now<=A_ufk)%找出跨越-3dB 的闭环增益上限截止频率点
        f_hf=f
    end

    ag_A_uf(i)=angle(A_uf(i));%闭环增益相移

    early=am_A_uf(i);%被重新赋值，这种方法主要解决 matlab 无法实现 i=0 的情况
end
loglog(fre,am_A_uo,fre,am_A_uf)%用全对数方式绘制开环增益的模、闭环增益的模
    
```

上述程序运行结果如图 Section62-2 所示。图中蓝色线为开环增益的模随频率变化曲线，可以看出其下限截止频率为 10Hz，上限截止频率为 10kHz；绿色线为闭环增益的模随频率变化曲线，可以看出，下限截止频率很低，而上限截止频率变得很高。这就是负反馈带来的好处。在上述程序中，还可以自动发现闭环增益的上下限截止频率，结果是：

$$1 + F \times A_{uom} = 45456.4545$$

理论计算闭环上限截止频率为 10kHz 的 45456.4545 倍，即为 454.564545MHz。程序实测出的闭环上限截止频率为 454.56MHz，是吻合的。

理论计算闭环下限截止频率为 10Hz 的 1/45456.4545 倍，即为 219.9995μHz。程序实测出的闭环下限截止频率为 220μHz，也是吻合的。

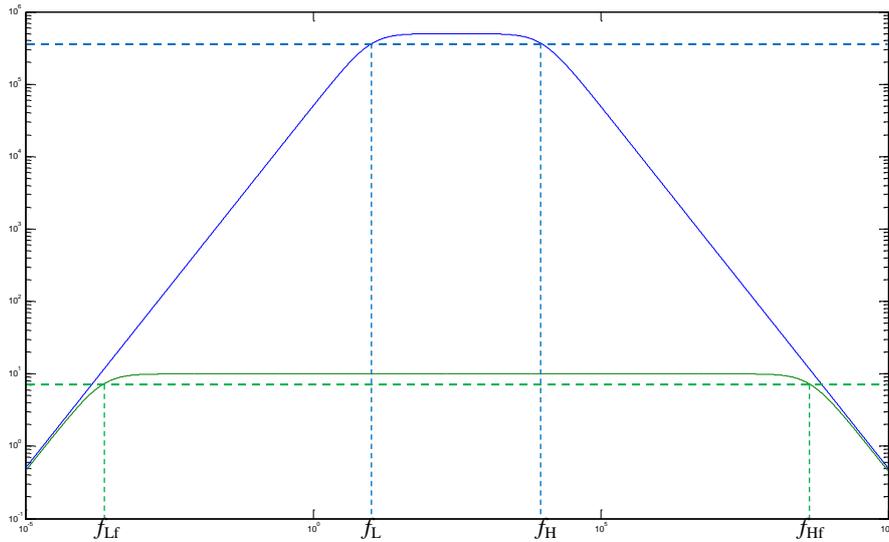


图 Section62-2

4) 对输入电阻的影响

串联负反馈和并联负反馈

如果核心放大器有两个输入端和一个输出端，且输入信号为单端输入。那么，对负反馈电路来说，当输入信号和反馈信号加载到相同的一个输入端，则称这种反馈为并联负反馈。当输入信号和反馈信号分别加载到两个不同的输入端，则称这种反馈为串联负反馈。

由于全差分运放的存在，输入有可能是差分信号，输出也可能是两个输出端，此时上述定义就失去了意义。因此本书不重点强调这种分类，而仅在本小节使用。同样的，在传统教科书中，还存在电压反馈和电流反馈的概念，因其使用局限性很大，本书也不强调。

串联负反馈能大幅度提高输入电阻

图 Section62-3 属于串联反馈，图中 R_o 为运放输出电阻，一般为几十 Ω 甚至更小，绝大多数情况下，它远小于与它形成串联关系的 R_2 ，在分析输入电阻时，可将其视为 0。

运放的开环输入电阻为 R_{id} ，对理想运放它是无穷大，对实际运放可能是 $M\Omega$ 以上，理论上测量开环输入电阻如图 Section62-4 所示，开环输入电阻等于加载电压除以实测输入端电流。连接成串联负反馈后，电路的输入电阻 $R_{if}=u_i/i_i$ 会较之 R_{id} 成倍增长，或者说，在相同的输入电压情况下，图 Section62-3 中 i_{if} 要远小于图 Section62-4 中的 i_{i0} 。求解图 Section62-3 输入电阻过程如下：

$$(u_i - u_f)A_{uo} = u_f \frac{1}{F}, \text{ 解得 } u_f = \frac{A_{uo}F}{1 + A_{uo}F} u_i$$

$$i_{if} = \frac{u_i - u_f}{R_{id}} = \frac{1}{(1 + A_{uo}F)R_{id}} u_i$$

$$R_{if} = \frac{u_i}{i_{if}} = (1 + A_{uo}F)R_{id}$$

即串联负反馈大幅度提高了输入电阻。

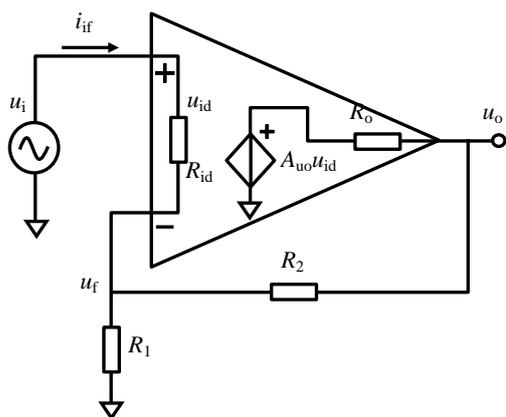


图 Section62-3

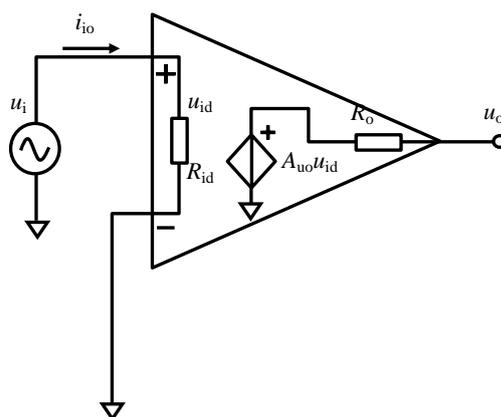


图 Section62-4

并联负反馈对输入电阻的改变

并联负反馈不能提高输入电阻，一般来说，反而会使输入电阻下降。

图 Section62-5 为一个并联负反馈电路。如果不求精确，利用粗略的解法可以得到输入电阻：因 u_x 点近似为 0V（虚短），则：

$$R_{if} = \frac{u_i}{i_{if}} \approx \frac{u_i}{\frac{u_i - 0V}{R_1}} = R_1$$

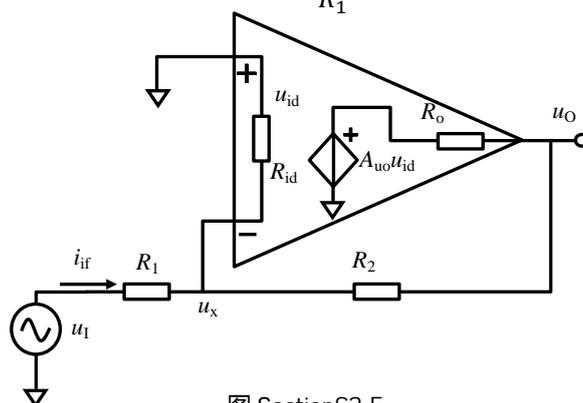


图 Section62-5

多数情况下， R_1 远小于 R_{id} ，造成输入电阻不增反降。

如果要精确求解此电路的输入电阻，请参照图 Section62-3 的求解方法。

5) 负反馈电路中输出电阻的计算

到目前为止，我们所学过的放大器，包括运算放大器，都是电压放大器，也称电压放大器，即输入为电压信号，输出也是电压信号。理论上说，还存在如下几种放大器：

压流放大器：输入为电压，输出为电流，也称为跨导放大器，增益单位是西门子 S。

流压放大器：输入为电流，输出为电压，也称为跨阻放大器，增益单位是欧姆 Ω 。

流流放大器：输入为电流，输出为电流，也称电流放大器，无增益单位。

传统教科书在讲授反馈时，多采用上述几种放大器共存的形式。但是，遗憾的是，实际生产出的放大器，绝大多数为电压放大器。特别在以标准运放为核心放大器的电路中，多种概念的并存，很容易让学生产生困惑，难以将理论和实践紧密联系。

为此，本书不再强调多种放大器共存的分析方法，也不强调传统教科书中的经典概念：电流负反馈和电压负反馈的分类，而是就事论事，用此前学过的分析方法，求解负反馈电路中的输出电阻。

据此前学过知识，求解放大电路输出电阻的步骤如下：

1) 首先去掉负载电阻 R_L ，牢记：输出电阻与负载电阻无关。

2) 设输入激励源为 0。如果输入为单端电压信号，则将输入端短接到地。如果为差分电压信号，仅短接。如果为电流信号，则开路。

3) 在输出端人为加入一个电压激励 u ，计算流进放大器输出端的电流 i ，则

$$R_{of} = \frac{u}{i}$$

[Section62-8]

举例 4：

求图 Section62-5 电路的输出电阻。

解：求解输出电阻的等效电路如图 Section62-6 所示。

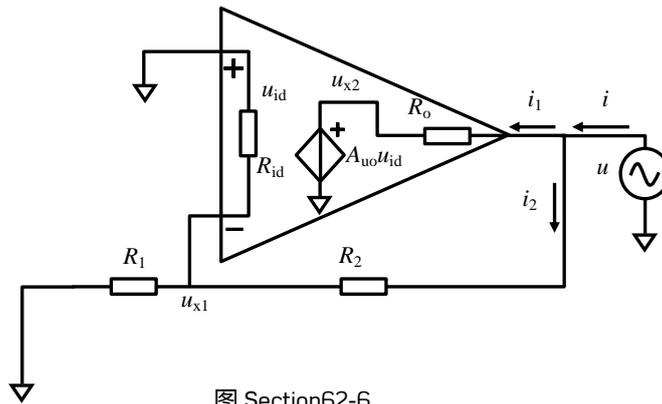


图 Section62-6

$$u_{id} = -u_{x1} = -u \times \frac{R_1'}{R_2 + R_1'} \approx -u \times \frac{R_1}{R_2 + R_1}$$

其中， $R_1' = R_1 // R_{id} \approx R_1$ 。

$$u_{x2} = A_{uo} u_{id} \approx -A_{uo} \times u \times \frac{R_1}{R_2 + R_1}$$

$$i_1 = \frac{u - u_{x2}}{R_o} \approx u \frac{(1 + A_{uo} \frac{R_1}{R_2 + R_1})}{R_o}$$

$$i_2 = \frac{u}{R_2 + R_1'} \approx \frac{u}{R_2 + R_1}$$

利用式(Section62-8)，得：

$$R_{of} = \frac{u}{i} = \frac{u}{i_1 + i_2} = \frac{1}{\frac{(1 + A_{uo} \frac{R_1}{R_2 + R_1})}{R_o} + \frac{1}{R_2 + R_1}} = \frac{R_o}{1 + A_{uo} \frac{R_1}{R_2 + R_1}} // (R_2 + R_1)$$

可见，含有负反馈后，输出电阻下降为原开环输出电阻的 $\frac{1}{1 + A_{uo} \frac{R_1}{R_2 + R_1}} = \frac{1}{1 + A_{uo} F}$ 倍。

举例 5 :

求图 Section62-7 电路的输出电阻。

解：该电路是一个压流转换电路，输入为电压 u_i ，输出为负载上的电流 i_o ，理论上说这是一个能够稳定输出电流的电路，应具有较大的输出电阻。

按照前述求解输出电阻的方法，电路如图 Section62-8 所示。列出方程如下：

$$u = u_+ - u_- = i(R_1 // R_{id}) - (A_{uo}(-i(R_1 // R_{id})) - iR_o) = i(R_1 // R_{id})(1 + A_{uo}) + iR_o$$

$$R_{of} = \frac{u}{i} = (R_1 // R_{id})(1 + A_{uo}) + R_o$$

可知，输出电阻变得很大。这印证了该电路的特性，输出为电流源，具有很大的输出电阻。

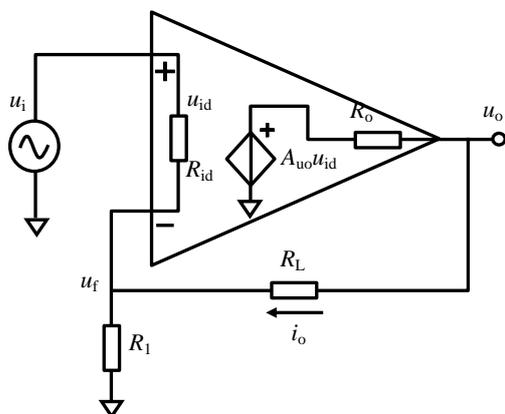


图 Section62-7

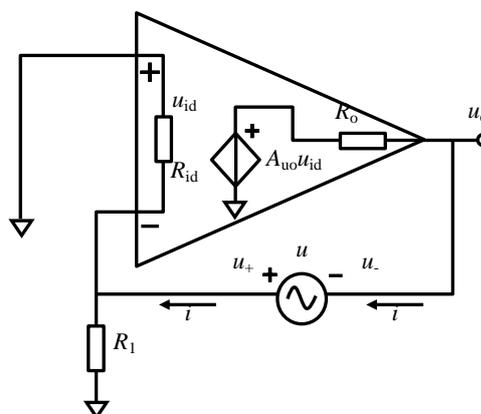


图 Section62-8

Section63. 负反馈对失真的影响

失真度本身是一个极为复杂的概念。本书仅笼统介绍，仍占篇幅过大，因此独立成节。

失真度的定义

信号失真度的时域定义

电学中，一个时域信号 $y(t)$ 与另一个时域信号 $x(t)$ 不相似的程度，称为失真度，用 D 表示(distortion)。失真度有多种衡量方法。

如果我们有两张大小不一样的透明照片，怎么衡量它们之间是否存在失真呢？我们可以先把其中一张缩放成和另一张一样大，然后左右上下移动，让两张照片对齐，再透光看哪里有差异。类似于这个思路，通常采用如下方法实施两个信号失真度的时域衡量。

- 1) 对 $y(t)$ 实施纵向的平移、伸缩，以及横向的平移，得到一个新信号 $yy(t)$ 。
- 2) 定义一个残差函数，并求解基准信号和残差有效值：

$$x_{\text{rms}} = \sqrt{\frac{1}{T} \int_0^T x^2(t) dt}$$

$$\delta(t) = yy(t) - x(t)$$

$$\delta_{\text{rms}} = \sqrt{\frac{1}{T} \int_0^T \delta^2(t) dt}$$

- 3) 以遍历的方式，重复第一步和第二步，直到残差有效值最小，得到 $\delta_{\text{rms_min}}$ 。
- 4) 失真度为：

$$D = \frac{\delta_{\text{rms_min}}}{x_{\text{rms}}} \times 100\%$$

正弦信号失真度的时域定义

前述定义中，基准信号 $x(t)$ 为正弦信号，则称为正弦信号失真度。此定义虽为前述普适定义的一个特例，却在实践中应用广泛。它描述一个信号与标准正弦波差异程度。

正弦信号失真度的频域定义：全谐波失真度

理论上，前述定义已经完整。但在实际操作中，实施难度很大。首先，对模拟信号实施任何处理，包括幅度伸缩（放大或者缩小）、纵向平移（加法）等，都有可能引入新的失真度；其次，模拟信号实施时间轴的平移，具有很大的难度。第三，其中的遍历环节，其实就是进行大量的重复劳动，把所有可能性都试一遍。这，说起来容易，做起来难。

因此，科学家从频域定义了一种描述正弦信号失真度的参数，称为全谐波失真度(Total Harmonic Distortion-THD)。方法如下：

- 1) 对 $y(t)$ 实施傅里叶变换，得到基波大小，用 U_1 表示其有效值；得到各次谐波大小，用 U_2 表示二次谐波有效值， U_3 表示三次谐波有效值，…… U_n 表示 n 次谐波有效值，用 U_H 表示所有谐波的有效值。
- 2) 定义

$$\text{THD} = \frac{U_H}{U_1} \times 100\% = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2}}{U_1} \times 100\%$$

(Section63-1)

失真度一般用%表示，比如一个信号源可以发出高质量的正弦波，可以在产品说明书中指出 THD=0.01%。失真度也可用 dB 表示：

$$\text{THD}=20\log(\text{THD}) \text{ (dB)}$$

比如，具有 THD=0.01%的正弦波，其失真度为-80dB。

仪器失真度定义

理论上，当一个仪器的输入信号为 $x(t)$ ，而输出信号为 $y(t)$ ，那么 $y(t)$ 与 $x(t)$ 之间的失真度即为仪器失真度。实践中，常用 $x(t)$ 为一个标准正弦波，来实施对仪器失真度的衡量。

一个放大器，标称失真度为 0.01%，是指当输入一个标准的，无谐波的正弦波信号时，输出信号不仅包含这个正弦信号，还将包含引起波形失真的谐波分量，谐波有效值是基波有效值的 0.01%。因此，仪器失真度，最终还是落实到正弦信号失真度上。

失真度的测量

标准正弦波的产生

为衡量一个仪器的失真度，我们必须有一个标准的正弦波，它只包含基波，没有谐波分量。但这是不可能的，就像用任何圆规都画不出一个标准圆一样。

实践中，我们可以采用高等级信号源，去衡量低等级仪器的失真度。目前，产生一个失真度等于-110dB 的正弦波，是有难度但可以实现的。因此，失真度大于-100dB 的仪器，是可以被测量的。

正弦信号失真度的模拟仪表测量

失真度仪，是常见的测量正弦信号失真度的仪表。任何一个被测信号，输入到失真度仪中，失真度仪将显示出该信号与标准正弦信号的不相似程度。但是，它的测量也是有范围的，失真度太小的信号，它是无法测量的。

正弦信号失真度的数字测量

采用高品质的放大器、AD 转换器，可以将待测信号转换成离散的数字量样点，对其进行傅里叶变换，求解 THD，即可得到正弦信号全谐波失真度。由于全部环节都是设计者可以控制的，其测量失真度的下限一般优于模拟的失真度仪。

运算放大器的非线性

理想运算放大器在开环工作时，其输入和输出之间一定满足如下关系：

$$u_o = A_{uo}(u_+ - u_-) = A_{uo}u_{id}$$

[Section63-2]

即输入输出之间满足线性关系——绘制的输入输出关系曲线，是一条直线。当输入一个正弦波时，输出也一定是正弦波，不存在失真。

实际运算放大器内部由多级晶体管放大电路组成，而每一级晶体管放大电路，其输入输出特性都不是线性的——双极型晶体管输入伏安特性曲线是指数型的，FET 的转移特性曲线是平方关系的——这势必造成整个运放的输入输出特性曲线是非线性的。在开环工作时，其输入和输出之间一定可以表达为多项式之和：

$$u_o = A_{uo}(u_{id} + k_2u_{id}^2 + k_3u_{id}^3 \dots \dots + k_nu_{id}^n)$$

[Section63-3]

其中只有 $A_{u0}u_{id}$ 贡献了线性，而后几项都是非线性贡献， k 越大，说明非线性越严重。假设这个运放能够开环工作的话（其实，是极不稳定的），当输入一个很小的正弦波时，输出将不再是正弦波。利用三角函数公式，可以看出，当输入 u_{id} 为 $\sin\omega t$ 时，平方项会在输出中产生 $\sin 2\omega t$ ，即二次谐波，立方项会产生 $\sin 3\omega t$ ，即三次谐波.....。

图 Section63-1 是含有失真的放大器开环特性曲线，放大器是人为制作的，为了更清楚表现非线性，我们加大了 k 值，均为 1。表达式为：

$$u_o = 10000(u_{id} + u_{id}^2 + u_{id}^3)$$

可以看出，随着输入信号的增加，蓝色的开环输出线以一个弧形而不是直线在上升，这就是非线性。图中红色线是当前的输出和当前输入的比值，即 A_{u0} ，可以看出， A_{u0} 不是恒定的 10000，而是越来越大。

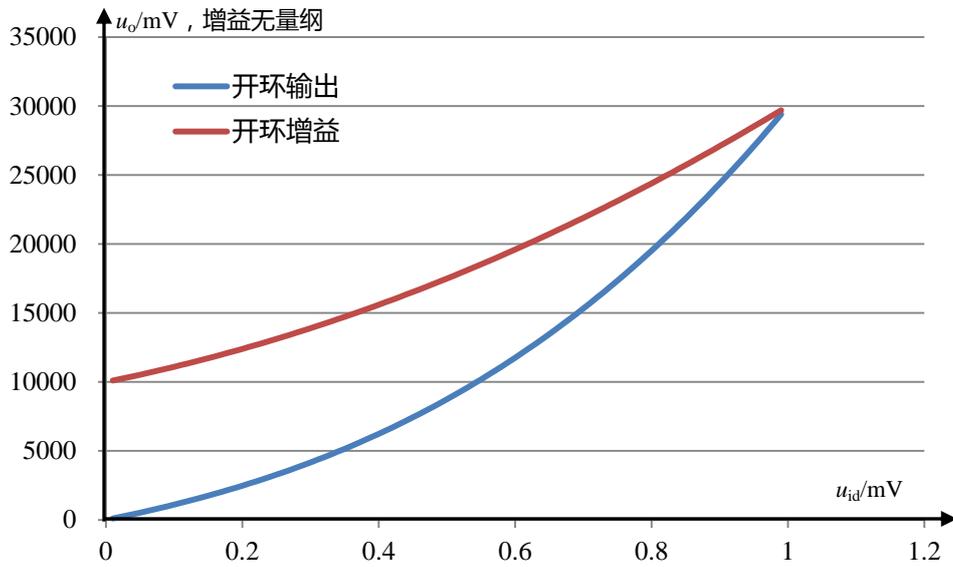


图 Section63-1 含失真的运放开环输入输出特性

当给这个非线性放大器加入一个标准正弦波时（幅度为 1mV），其输出波形变得很难看，一点都不像正弦波了。这就是未引入负反馈时，开环放大器时域内的失真表现。

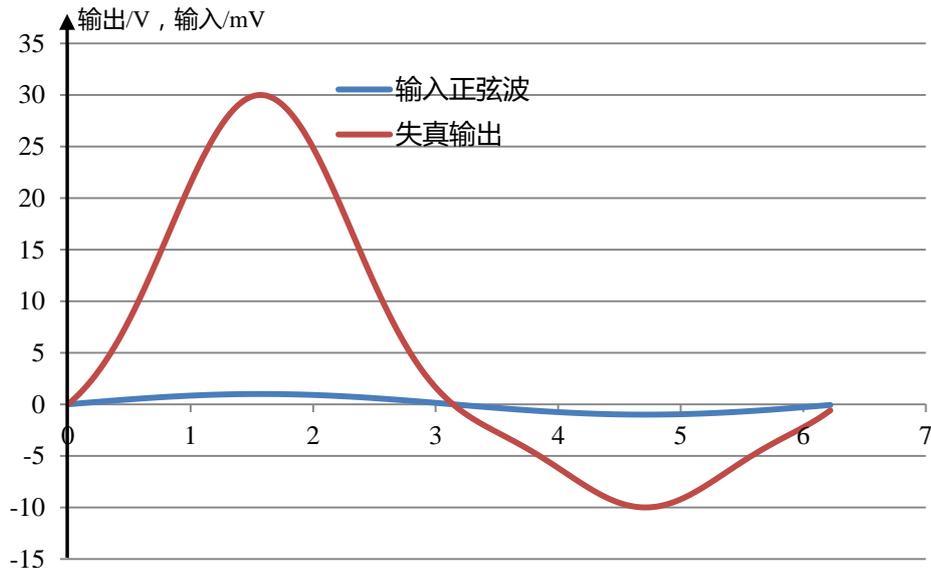


图 Section63-2 含失真的运放输入正弦波时的输出失真

负反馈可以有效降低放大电路的失真度

面对这样一个含有严重非线性的运算放大器，直接使用显然不行。但是，给它引入负反馈后，则其失真度会急剧下降。

严格的数学推导也是可以证明的。但我们不希望如此复杂。

我们发现，在运放开环使用时，造成失真度很大的根本原因是：在不同的输入电压下，开环放大器的增益 A_{uo} 是不一样的，图 Section63-1 中，增益最小值为 10000，最大值为 30000，这使得输出波形变形很严重。

但是，含有负反馈的闭环放大器，却不害怕开环增益的变化，只要它足够大即可。

以一个 $M=1, F=1$ 的电压跟随器（见 Section61）为例，放大器的闭环增益为：

$$A_{uf} = \frac{u_o}{u_i} = \frac{M \times A_{uo}}{1 + F \times A_{uo}} = \frac{A_{uo}}{1 + A_{uo}}$$

将 $A_{uo_min} = 10000, A_{uo_max} = 30000$ 代入，得

$$A_{uf_min} = 0.999900, A_{uf_max} = 0.999967$$

可知在全部变化范围内，闭环增益几乎完全相同，输入是正弦波，则输出也是正弦波。图 Section63-3 显示出该闭环放大电路的输入输出关系曲线，为一条很直的斜线，而增益曲线是一根等于 1 的平直线。

可见，深度负反馈引入后，大幅度降低了失真度。

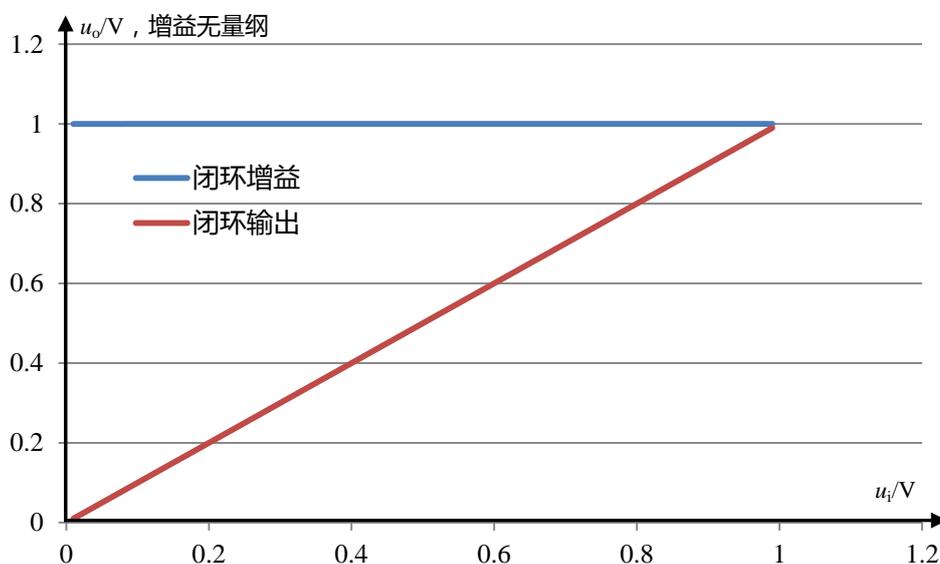


图 Section63-3 含失真的运放组成负反馈跟随器后的输入输出特性

3.3. 负反馈放大电路的分析方法

为保证放大电路性能，绝大多数放大电路都采用了负反馈结构。学会负反馈放大电路的分析方法，极为重要。

对负反馈放大电路的分析，常见的方法有：方框图法、虚短虚断法、大运放法，以及环路方程法。其中，方框图法已在前述内容中介绍，本节介绍后三种方法。

熟练掌握这些方法，对学好、用好模拟电子技术，相当重要。

Section64. 虚短的来源

一个运放在深度负反馈，且输出没有饱和的情况下，其两个输入端是虚短的：即两个输入端之间存在的电位差非常小，接近于 0V。为什么会出现这种现象呢？本节从微观变化过程，解释虚短的来源。

我们必须明确，运放是一个很简单的“动物”，它并不知道虚短、虚断为何物。它只是遵循如下行为规则：

1) 当输入端发生变化后，运放需要等待一定时间才能对输出实施改变，即其输出动作会滞后于输入一定的时间，此被称为延迟时间，本节中以 $1\mu\text{s}$ 为例。对高速运放，此值可以小至 ns 数量级。

2) 它将两个输入端电位实施减法，得到 $u_{id}=u_+-u_-$ ，在内部实施乘法运算，得到期望输出值 $u_{id}A_{uo}$ 。

3) 只要当前输出值不是 $u_{id}A_{uo}$ ，运放的输出端就会以压摆率向着目标 $u_{id}A_{uo}$ 前进。所谓的压摆率，是指某个运放的输出端所能够达到的最大变化速率，用 SR 表示，以 $\text{V}/\mu\text{s}$ 为单位。普通运放 SR 约为 $0.1\text{V}/\mu\text{s}$ ~几十 $\text{V}/\mu\text{s}$ ，高速运放可达 $10000\text{V}/\mu\text{s}$ 。本节以 $10\text{V}/\mu\text{s}$ 为例。

4) 如果运放的输出端电压已经达到其最大输出电压（一般为电源电压，或者比电源电压低一些），且期望输出值仍在前方，运放就会以“倾我所能，达不到不怪我”的状态，停留在最大输出电压处。

5) 直到当前输出值是 $u_{id}A_{uo}$ ，运放的输出端就稳定不变了。

在熟悉了运放的上述秉性后，我们看图 Section64-1 电路是如何实现虚短的。

图 Section64-1 电路是一个 2 倍同相比例器，当输入为一个 2V 阶跃信号时，理论上，按照虚短虚断规则，它的输出应为 4V。它是如何工作的，能保证输出是 4V 呢？

假设运放的开环电压增益 A_{uo} 为 100000，延迟时间为 $1\mu\text{s}$ ，压摆率 $\text{SR}=1\text{V}/\mu\text{s}$ ，运放供电电压为 $\pm 5\text{V}$ ，其最大输出电压为 $\pm 4.5\text{V}$ 。

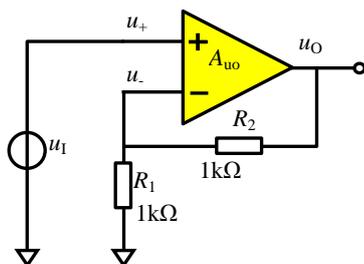


图 Section64-1

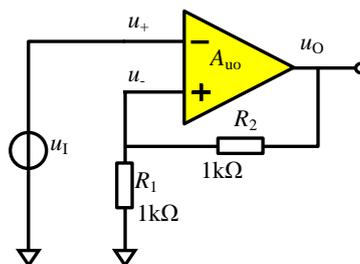


图 Section64-2

图 Section64-3 给出了电路中各关键信号的微观变化过程。图中，输入信号从 $1\mu\text{s}$ 处，由 0V 变为 2V ，形成阶跃输入 u_i ，以绿色线表示。在 $1\mu\text{s}\sim 2\mu\text{s}$ 之间，运放的输出端电压 u_o （用红色线表示）没有任何变化，这源自运放的 $1\mu\text{s}$ 延迟时间。

在 $2\mu\text{s}$ 处，运放开始工作，它检测到 u_+ 为 2V ， u_- 为 0V ，形成 $u_{id}=u_+-u_-=2\text{V}$ ，用深蓝色线表示，内部实施乘法运算后，期望输出为 200000V ，此时输出为 0V ，因此，输出端将以压摆率向着 200000V 进发。

在 $2\mu\text{s}$ 后，红色线 u_o 在线性爬升，这导致 u_- 以 0.5 倍比例也在爬升（ $u_-=0.5u_o$ ，用浅蓝色线表示），也就导致深蓝色线 u_{id} 在下降，运放的期望输出也在下降。但是在一个漫长的阶段（ $2\mu\text{s}\sim 5.9\mu\text{s}$ ），运放的期望输出（图中用黑色线表示）一直很大，远远大于 5V ，而运放的输出电压还未达到 4V ，因此，运放的输出 u_o 将仍旧爬升。

此时我们发现，运放的 u_+ 始终为 2V ，而 u_- 正在悄悄地靠近 2V ， u_{id} 在悄悄接近于 0 ，且始终大于 0 ，期望输出也在悄悄靠近 4V ，但是仍大于 4V 。或者说，运放的输出在向上走，运放的期望输出在向下走，两者越来越靠近，运放的任务眼瞅着就要完成了。

在非常接近于 $6\mu\text{s}$ 的时刻，一个关键事件发生了，此时，运放的输出刚好等于运放的期望输出，有：

$$(u_+ - u_-) \times A_{uo} = u_o$$

即：

$$(2\text{V} - 0.5u_o) \times 100000 = u_o$$

也即 $u_o = \frac{200000}{50001} = 3.9999200016\text{V}$ 处，有：

$$u_- = 0.5u_o = 1.9999600008\text{V}$$

$$u_{id} = u_+ - u_- = 3.9999200016 \times 10^{-5}$$

$$u_o = u_{id} \times A_{uo} = 3.9999200016 \times 10^{-5} \times 100000 = 3.9999200016\text{V}$$

此时，运放发现自己的输出刚好达到了期望输出，它就不再运动了，稳在那里。看看这时候，虚短就成立了：正输入端为 2V ，而负输入端为 1.9999600008V ，两者之间仅相差接近 $40\mu\text{V}$ 。

这就是图 Section64-1 电路虚短的来源。

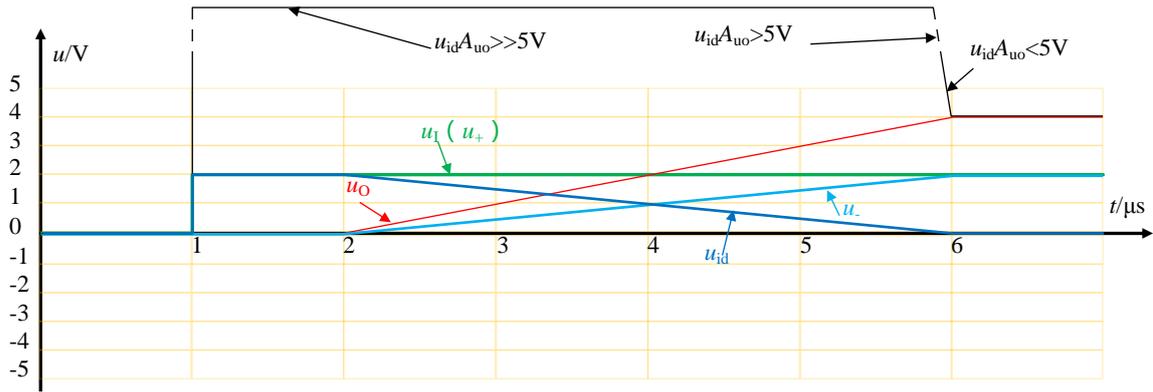


图 Section64-3 “2 倍同相比例器” 面对 1V 阶跃输入后各关键信号的变化过程

下面看看不能实现虚短的例子：

将 2 倍同相比例器电路中的运放输入端颠倒，得到了如图 Section64-2 电路。显然，这不是一个负反馈电路，而是一个正反馈电路，因此就不可能出现虚短现象。图 Section64-4 给出了这个电路各关键信号的微观变化过程，演示出它无法实现虚短的结果。

在 $2\mu\text{s}$ 处，运放探测到其负输入端为 2V ，正输入端为 0V ，则 u_{id} 为 -2V ，期望输出应为 -200000V ，运放输出端就开始线性下降，越来越负。此时，运放的负输入端不变，而正输入端将以 u_o 的 0.5 倍速率，也是越来越负。这导致期望输出从 -200000V 变得更负， -300000V ， -400000V 一直持续。

直到运放输出到达其能够输出的最负电压， -4.5V ，此时运放不再动作，想再负，也不行了。此时，运放正输入端为 -2.25V ，负输入端为 2V ，两者之间差压 u_{id} 为 -4.25V ，期望输出为 -425000V ，运放的输出就放弃追赶，永远停留在 -4.5V 上了。

显然，此时运放两个输入端之间是 -4.25V ，不虚短。

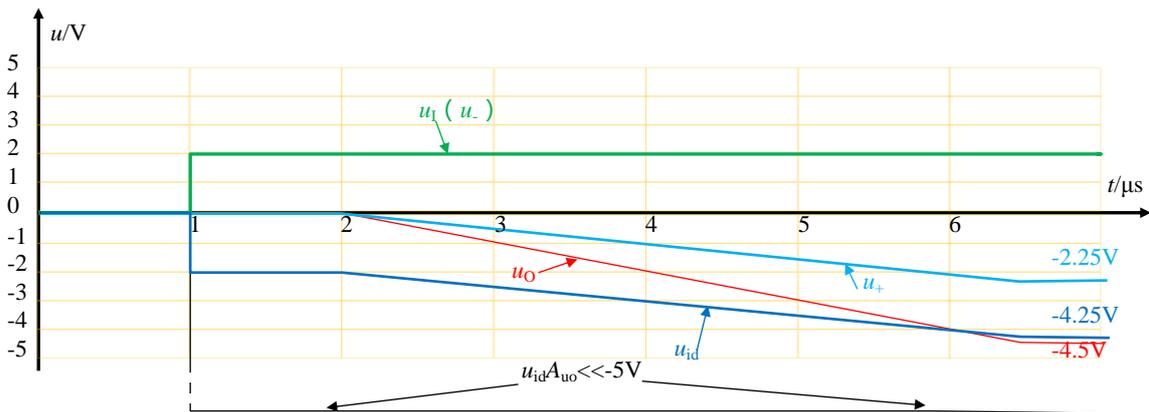


图 Section64-4 “图 Section64-2” 电路面对 1V 阶跃输入后各关键信号的变化过程

同样的分析方法，请读者自行分析，当图 Section64-1 电路中，输入电压变为 3V 阶跃，该电路也不能实现虚短。这源自于运放的输出能力最大是 4.5V ，而要调节到虚短，需要运放能够输出 6V 电压，在 $\pm 5\text{V}$ 供电情况下，这显然是不可能的。

至此，我们应该认识到，所谓的虚短，并不是运放天生的特性，也不是只要有负反馈

就能够实现的。它需要两个条件：第一，必须是负反馈。只有是负反馈，才有可能实现“期望电压在下降，实际输出电压在上升”，或者反过来，两者才有可能碰头；第二，运放应有足够的输出能力，在它输出能力所及的范围内，能够实现“期望输出电压正好等于当前输出电压”。

而虚断，来自于运放输入端天生具有的高阻特性，在多数情况下，它是成立的。只有外部电阻接近于运放输入电阻时，或者运放输入管脚外部流过的电流，接近或者超过运放输入端微小电流时，虚断才失效。

Section65. 负反馈电路分析方法二：虚短虚断法

所谓的虚短虚断法，是在确保电路处于深度负反馈的基础上，利用运放两个输入端存在虚短、虚断特点，快速分析负反馈放大电路的方法。它的优点是分析简单，缺点是没有考虑核心运放的非理想特性。特别是当频率上升到运放开环增益下降严重的时候，这种方法就失效了。但是，对一般电路常见特性，它还是最为常见的分析方法。

除前述已经见过的同相比例器（图 Section59-1）、反相比例器（图 Section59-2）外，本节以举例的方式，给出大量常用电路，均可用虚短虚断法求解。

举例 1：T 型反馈比例器

图 Section65-1 是一个 T 型反馈比例器，求解方法如下：

$$i_1 = \frac{u_I - u_-}{R_1} = \frac{u_I}{R_1} \quad (\text{利用虚短, } u_- = 0V)$$

$$u_A = u_- - i_1 R_2 = -\frac{u_I}{R_1} R_2$$

$$i_2 = \frac{0 - u_A}{R_{SET}} = \frac{u_I R_2}{R_1 R_{SET}}$$

$$i_3 = i_1 + i_2 = \frac{u_I}{R_1} \left(1 + \frac{R_2}{R_{SET}}\right)$$

$$u_O = u_A - i_3 R_3 = -\frac{u_I}{R_1} R_2 - \frac{u_I}{R_1} \left(1 + \frac{R_2}{R_{SET}}\right) R_3 = -\frac{u_I}{R_1} \left(R_2 + R_3 + \frac{R_2 R_3}{R_{SET}}\right)$$

假设 $R_1 = R_2 = R_3 = 100k\Omega$ ， $R_{SET} = 1k\Omega$ ，则 $u_O = -102u_I$ 。

该电路可以实现反相放大下的高增益和高输入电阻的兼顾。如果使用普通的反相比例器，要实现相同的功能，反馈电阻需要有 $10M\Omega$ 。这样的大电阻出现在电路中，会带来很多后续问题，比如噪声大、受偏置电流影响大等。

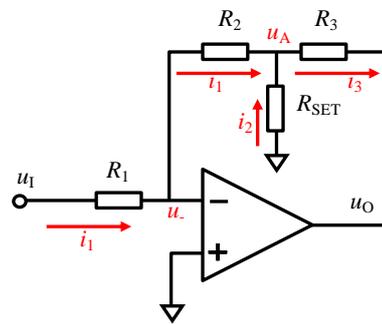


图 Section65-1：T 型反馈反相比例器

也可以按照方框图法，求解此电路：

$$\dot{M} = \frac{0 - u_I \times \frac{R_2 + \frac{R_{SET} \times R_3}{R_{SET} + R_3}}{R_1 + R_2 + \frac{R_{SET} \times R_3}{R_{SET} + R_3}}}{u_I} = -\frac{R_{SET} R_2 + R_3 R_2 + R_{SET} R_3}{R_{SET} R_1 + R_{SET} R_2 + R_{SET} R_3 + R_3 R_2 + R_3 R_1}$$

$$\begin{aligned} \dot{F} &= \frac{u_O \times \frac{\frac{R_{SET} \times (R_2 + R_1)}{R_{SET} + (R_2 + R_1)}}{R_3 + \frac{R_{SET} \times (R_2 + R_1)}{R_{SET} + (R_2 + R_1)}} \times \frac{R_1}{R_2 + R_1}}{u_O} = \frac{\frac{R_{SET} \times R_1}{R_{SET} + R_2 + R_1}}{R_3 + \frac{R_{SET} \times (R_2 + R_1)}{R_{SET} + R_2 + R_1}} \\ &= \frac{R_{SET} \times R_1}{R_{SET} \times R_1 + R_{SET} \times R_2 + R_{SET} \times R_3 + R_3 R_2 + R_3 R_1} \end{aligned}$$

根据式(Section60-6)得：

$$A_{uf} \approx \frac{\dot{M}}{\dot{F}} = -\frac{R_{SET} R_2 + R_3 R_2 + R_{SET} R_3}{R_{SET} \times R_1} = -\left(\frac{R_2}{R_1} + \frac{R_3}{R_1} + \frac{R_2 R_3}{R_1 R_{SET}}\right) = -\frac{1}{R_1} \left(R_2 + R_3 + \frac{R_2 R_3}{R_{SET}}\right)$$

此结果与前述方法求得的结果完全一致。但是，这个推导过程有点庞大。到底用哪种方法，完全取决于个人喜好。

举例 2：加法器

图 Section65-2 是同相加法器。其输入输出表达式为：

$$u_o = \left(1 + \frac{R_F}{R_G}\right) \times \frac{R_2 R_3 u_{I1} + R_1 R_3 u_{I2} + R_1 R_2 u_{I3}}{R_1 R_2 + R_1 R_3 + R_2 R_3}$$

这是一个加权加法器，对应输入电阻越大，该路的权重越小。当三个输入电阻相等，且 $R_F = 2R_G$ 时，为等权重加法器，结果为：

$$u_o = u_{I1} + u_{I2} + u_{I3}$$

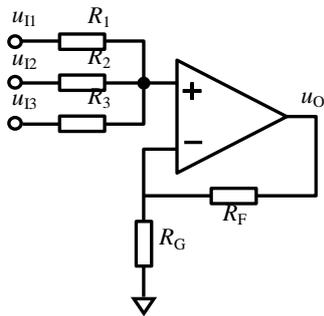


图 Section65-2：同相加法器

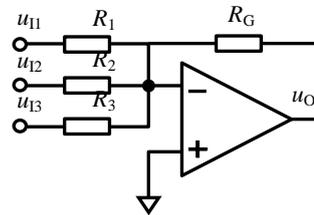


图 Section65-3：反相加法器

图 Section65-3 为反相加法器。其输入输出表达式为：

$$u_o = -\left(\frac{R_G}{R_1} u_{I1} + \frac{R_G}{R_2} u_{I2} + \frac{R_G}{R_3} u_{I3}\right)$$

举例 3：减法器 and 集成差动放大器

图 Section65-4 是减法器。其输入输出表达式为：

$$u_o = \frac{R_B}{R_A} (u_2 - u_1)$$

推导过程为：

$$u_+ = \frac{R_B}{R_A + R_B} u_2 = u_-$$

$$i_{R_A} = \frac{u_1 - u_-}{R_A} = \frac{u_1 - \frac{R_B}{R_A + R_B} u_2}{R_A} = i_{R_B}$$

$$u_o = u_- - i_{R_B} R_B = \frac{R_B}{R_A + R_B} u_2 - \frac{u_1 - \frac{R_B}{R_A + R_B} u_2}{R_A} R_B = \frac{R_B}{R_A} (u_2 - u_1)$$

该电路可以实现两个信号的相减，但在应用中存在以下问题：

- 1) 输入电阻较小。
- 2) 增益调节需要两个电阻同时变化，难度很大。
- 3) 对电阻的一致性要求很高。在实际应用中，要保证上面的 R_B/R_A 等于下面的 R_B/R_A ，需要缜密挑选电阻，难度也很大。

鉴于此，器件生产厂家用集成电路工艺给用户提供了多种集成差动放大器，解决了第

3 个问题。它内部一般包含一个运算放大器和 4 个或者更多个一致性很好的电阻。比如 ADI 公司生产的 AD8276，如图 Section65-5，它内部的 4 个 40kΩ 电阻虽然并不是准确的 40kΩ，但是两者之间的比值介于 0.99998~1.00002 之间。这样的一致性，让手工挑选者望洋兴叹。

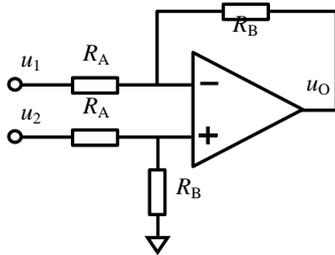


图 Section65-4：减法器

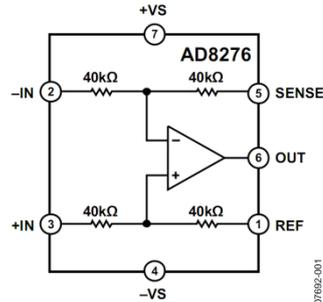


图 Section65-5：集成差动放大器 AD8276

利用集成差动放大器，可以实现很多功能：精密增益电路、电平移位电路、电流检测和压流转换等。图 Section65-6 是一个电平移位电路，用于 ADC 的前级驱动，它将一个变化范围为 -10V~+10V 的输入信号，线性变换成 0.048V~4.048V 的信号，以满足 ADC 的输入范围要求：0V~5V。AD8275 内部的 5 个匹配电阻，在这里发挥了重要作用。

图中，VREF 是一个电压基准源，它能产生非常稳定、准确的 4.096V 电压。它向左给 ADC 提供模数转换用的电压基准，向右给电平移位电路提供准确的直流电压输入。利用叠加原理，可以写出内部运放正输入端电位为：

$$u_+ = 2.048V \times \frac{50k\Omega}{10k\Omega + 50k\Omega} + V_{IN} \times \frac{10k\Omega}{10k\Omega + 50k\Omega} = \frac{10.24V}{6} + \frac{1}{6} V_{IN}$$

运放组成的是一个增益为 6/5 的同相输入比例器，则 OUT 脚的输出为：

$$u_o = u_+ \times \frac{6}{5} = 2.048V + \frac{1}{5} V_{IN}$$

当 $V_{IN}=0V$ 时， $u_o = 2.048V$ ， $V_{IN}=10V$ 时， $u_o = 4.048V$ ， $V_{IN}=-10V$ 时， $u_o = 0.048V$ 。

输出端的 33Ω 电阻和 2.7nF 电容，组成了一阶低通滤波器，起到 ADC 入端抗混叠滤波器的作用（关于抗混叠滤波器，后续课程会介绍），其上限截止频率为：

$$f_H = \frac{1}{2\pi \times 33 \times 2.7 \times 10^{-9}} = 1.787MHz$$

图中两个 0.1μF 电容，为降低电源纹波对电路稳定性而配置的，被称为旁路电容。它们可以有效降低电源端本已存在的噪声。10μF 电容，主要作用是提供一个大的储能库，当 ADC 在转换过程中，瞬间需要较大的充电电流时，主要电流由电容提供电荷形成，而不需要基准源提供大的输出电流，以保证基准源的稳定性。这个电容，也被称为去耦电容。旁路电容，是指别人不稳定，通过该电容使得我稳定，比如日常生活中的耳机。去耦电容，是指我不稳定，通过该电容，不要影响别人，比如歌厅里面的隔音设备。有时，它们很好区分，有时也不好区分。一般来讲，较大的电容易被视为去耦电容，而较小的电容被视为旁路电容。

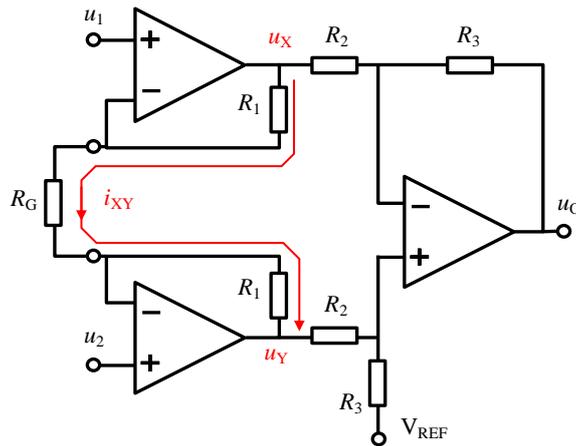


图 Section65-7：三运放仪表放大器

由一个外部电阻 R_G ，即可控制电路增益。注意， R_G 可以悬空，但不能短路。

V_{REF} 管脚，用于控制输出电压的中心位置。双电源供电时，它一般接地。单电源供电时，它一般接 1/2 电源电压。

举例 5：仪表放大器：双运放组成的仪表放大器

图 Section65-8 是双运放组成的仪表放大器，从外部特性看，它与三运放仪表放大器没有区别。图中的小圆圈代表实际仪表放大器的输入输出管脚。

对于运放组成的放大电路，因其属于线性电路，使用叠加原理会带来方便。

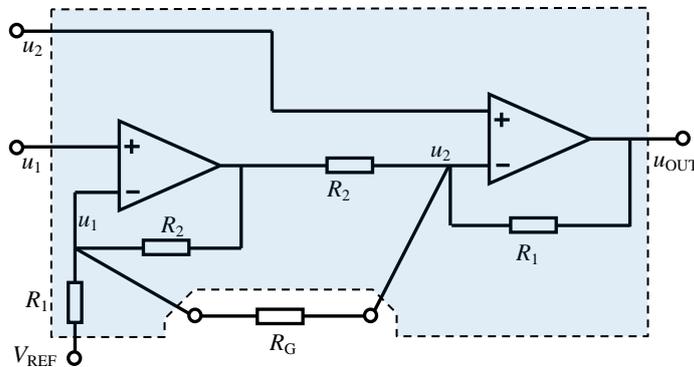


图 Section65-8：双运放仪表放大器

当 u_1 单独作用时，如图 Section65-8a：

$$u_{OUT1} = -\left(\frac{R_1}{R_G} u_1 + \frac{R_1}{R_2} \left(1 + \frac{R_2(R_1 + R_G)}{R_1 R_G}\right) u_1\right) = -u_1 \frac{R_1 R_G + R_2 R_G + 2R_1 R_2}{R_2 R_G}$$

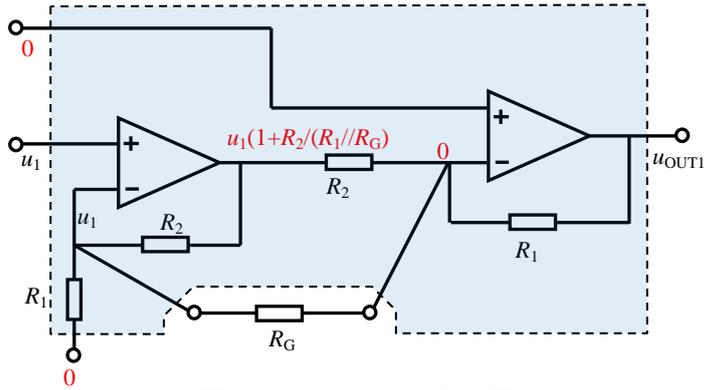


图 Section65-8a : u_1 单独作用

当 u_2 单独作用时，如图 Section65-8b：

$$i_1 = \frac{u_2}{R_G} ; i_2 = \frac{u_2 - (-u_2 \frac{R_2}{R_G})}{R_2} = u_2 \frac{R_2 + R_G}{R_2 R_G} ; i_1 + i_2 = u_2 \frac{2R_2 + R_G}{R_2 R_G}$$

$$u_{OUT2} = u_2 + (i_1 + i_2)R_1 = u_2 \frac{R_1 R_G + R_2 R_G + 2R_2 R_1}{R_2 R_G}$$

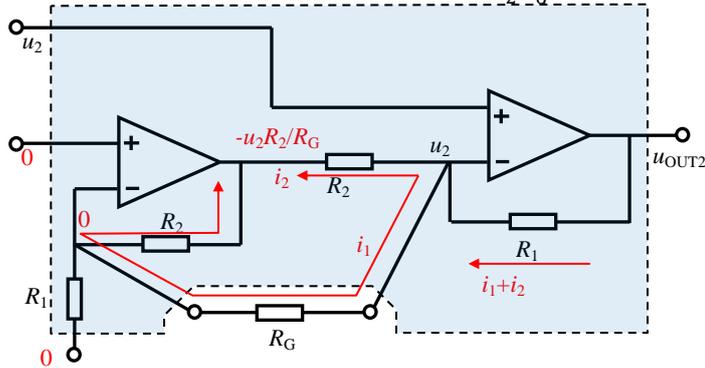


图 Section65-8b : u_2 单独作用

当 V_{REF} 单独作用时，如图 Section65-8c：

$$u_{OUTREF} = V_{REF}$$

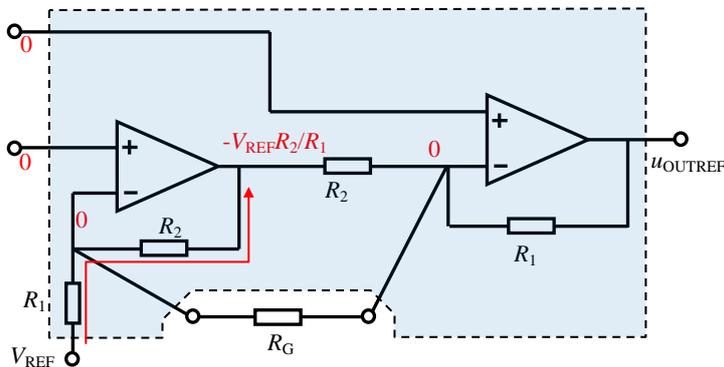


图 Section65-8c : V_{REF} 单独作用

因此，总输出为：

$$u_{OUT} = V_{REF} + (u_2 - u_1) \left(1 + \frac{R_1}{R_2} + 2 \frac{R_1}{R_G} \right)$$

举例 6：压流变换器

输入为电压信号，输出为电流信号，称为压流变换器。一般来讲，将电压信号转变成电流信号，有利于在长线传输中抵抗外部的电压干扰。在外部电磁环境较为复杂的工业环境中，这类电路较为常用。

压流变换电路种类繁多。图 Section65-9 为一种负载不接地的压流变换器。

$$i_{SET} = \frac{u_I}{R_{SET}}$$

$$i_{OUT} = i_{SET} \frac{\beta}{1 + \beta} = \frac{\beta}{1 + \beta} \times \frac{u_I}{R_{SET}} \approx \frac{u_I}{R_{SET}}$$

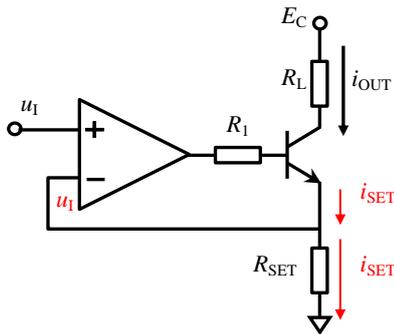


图 Section65-9

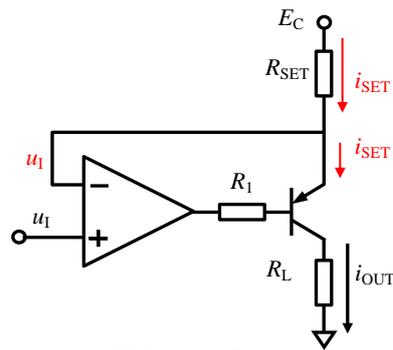


图 Section65-10

图 Section65-10 为一种负载可以接地的压流变换器。

$$i_{SET} = \frac{E_C - u_I}{R_{SET}}$$

$$i_{OUT} = i_{SET} \frac{\beta}{1 + \beta} = \frac{\beta}{1 + \beta} \times \frac{E_C - u_I}{R_{SET}} \approx \frac{E_C - u_I}{R_{SET}}$$

选择合适的 R_{SET} ，可以设定输入电压和输出电流之间的传递比例。

在压流转换电路中，我们一般更习惯于接受负载可以接地的结构。虽然图 Section65-10 电路可以实现，但它的输入电压和输出电流在增量上是相反的，且输出电流会受到电源电压上的纹波影响。能否有一种压流转换电路，它的负载是可以接地的，且输入电压和输出电流成直接的比例关系呢？

Howland 电流源可以实现。

举例 7：Howland 压流变换器

这是一个经典电路。奇妙在于，它既有负反馈，也有正反馈。该怎么分析呢？

请注意，如果不接入负载电阻，可以看出该电路的负反馈系数，与正反馈系数完全相同，都是：

$$F_+ = F_- = \frac{R_1}{R_1 + R_2}$$

此时，电路不属于负反馈。

但是，当负载电阻接入后，负反馈系数没有改变，而正反馈系数会变小，为：

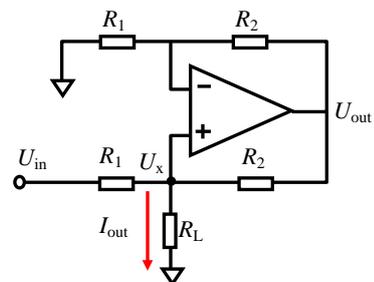


图 Section65-11 Howland 电流源

$$F_+ = \frac{R_1 // R_L}{R_1 // R_L + R_2}$$

此时，显然负反馈系数大于正反馈系数，最终电路工作于负反馈状态。既然工作于负反馈状态，则虚短虚断可用。有：

$$U_{OUT} = \frac{R_1 + R_2}{R_1} U_X$$

$$\frac{U_{IN} - U_X}{R_1} = \frac{U_X}{R_L} + \frac{U_X - \frac{R_1 + R_2}{R_1} U_X}{R_2}, \text{ 得:}$$

$$U_X = U_{IN} \frac{R_L}{R_1}$$

$$I_{OUT} = \frac{U_X}{R_L} = \frac{U_{IN}}{R_1}$$

举例 8：利用集成差动放大器实现的压流变换器

Howland 电流源存在一些缺点：对电阻匹配性要求高，输出电流难以做大，效率不高。利用集成差动放大器内部的匹配电阻，可以克服其第一个缺点。由集成差动放大器组成的压流变换器如图 Section65-12 所示。

$$I_1 = \frac{U_{IN1} - U_X - (U_{IN2} - U_X) \frac{R + R_1}{R}}{R_1}$$

$$I_2 = \frac{U_{IN1} - U_X}{R}$$

$$I_{out} = I_1 + I_2 = \frac{U_{IN1} - U_{IN2}}{R // R_1}$$

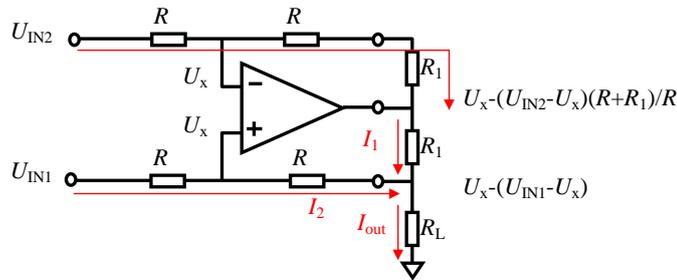


图 Section65-12 基于差动放大器的压流转换器(电流源)

此电路还是需要在电路中选择两个一致的电阻 R_1 ，这不好。对其进行改进形成如图 Section65-13 所示。图中利用一个运算放大器，解决了需要两个匹配电阻的问题。

根据图中标注，可以得到：

$$I_{out} = \frac{U_{IN1} - U_{IN2}}{R_1}$$

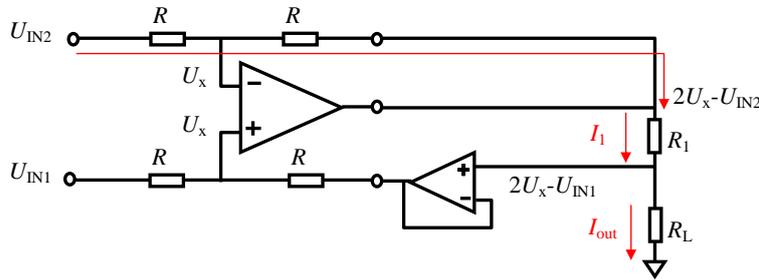


图 Section65-13 基于差动放大器的压流转换器——改进

此电路包括前述压流转换器，其输出电流只能来源于信号源和运放的输出管脚，因此指望这些电路提供大电流输出，是不靠谱的。一般来说，让信号源提供输出电流，有点像让科学家焊接电路板，这显得不伦不类。而运放的输出管脚，一般也不能提供大电流输出，多数运放的输出脚提供 10mA 左右的电流就已经显得吃力了。

要想给负载提供大电流输出，常用的方法是晶体管扩流。常见的扩流方法有单管扩流，用于电流为单一方向时，互补推挽双向扩流，用于电流为双向时。

图 Section65-14 是在图 Section65-13 基础上，增加两个晶体管实现的互补推挽双管扩流。当负载需要大电流时，主要电流通过两个晶体管从电源提供：需要流出电流时，+12V 通过 NPN 管吐出，需要流进电流时，-12V 通过 PNP 管吸纳。晶体管的加入，对前述的分析方法和结论，没有任何影响。图 Section65-15 是一个恒流源，仅需单管扩流。

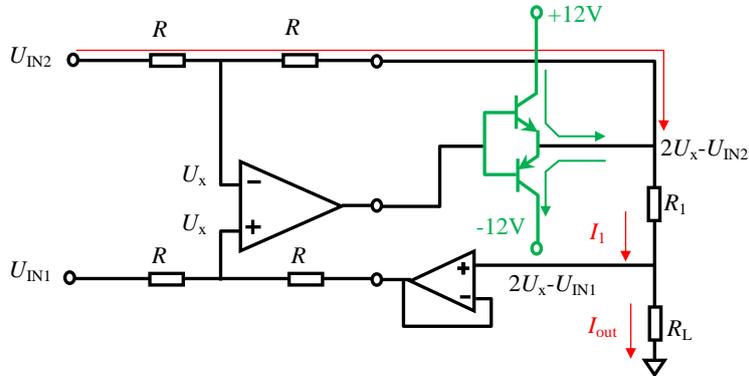


图 Section65-14 基于差动放大器的压流转换器——双向扩流

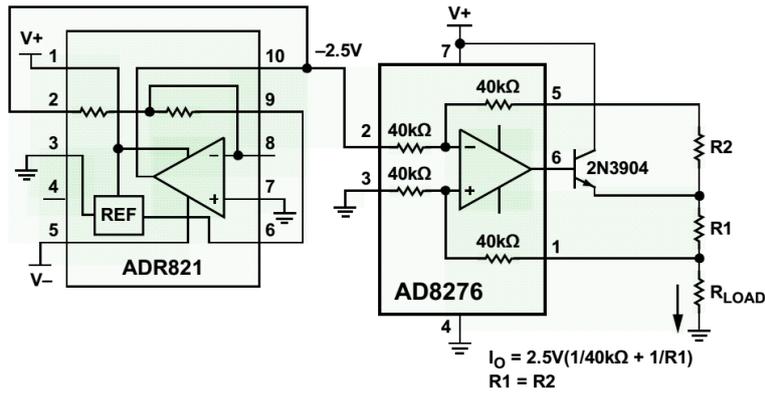


Figure 49. Constant Current Source

图 Section65-15 基于差动放大器的压流转换器——单管扩流

举例 9：利用集成仪表放大器实现的压流转换器

前述电路，利用集成差动放大器实现了电压电流转换，这种电路的输入电阻较小。当需要输入电阻很大时，可以考虑采用集成仪表放大器实现压流转换。

AD620 是一款被广泛使用的仪表放大器。图 Section65-16 电路，是利用 AD620 和一个精密运放 AD705（已经停产，可用 OP97 替代）实现的精密压流转换器。

此电路中，AD620 仪表放大器的标准输出表达式为

$$G = \frac{49.4k\Omega}{R_G} + 1$$

$$V_6 = V_5 + G(V_{IN+} - V_{IN-})$$

其中， V_6 代表 AD620 第 6 脚输出电压， V_5 代表 AD620 第 5 脚输入电压。

利用 AD705 两个输入管脚虚短，得输出电流为：

$$I_L = \frac{V_6 - V_5}{R_1} = \frac{G(V_{IN+} - V_{IN-})}{R_1}$$

注意，此电路不能利用前述的扩流思想实现大电流输出，因此一般用于微小电流输出。

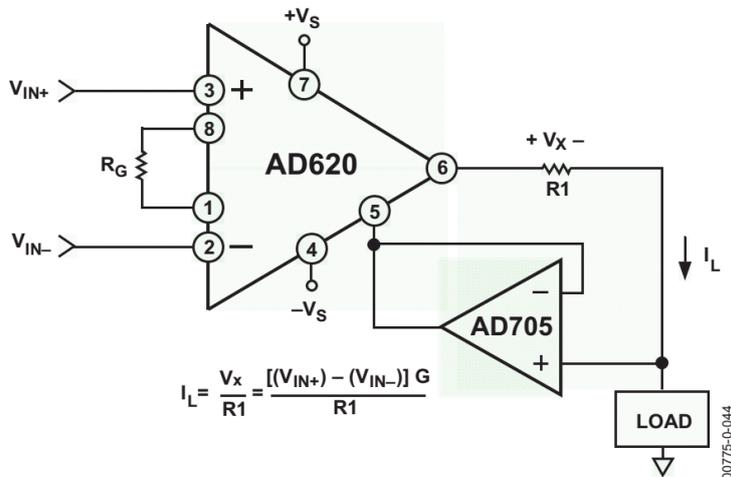


图 Section65-16 基于仪表放大器的压流转换器

举例 10：积分器和微分器

理想化时域分析

图 Section65-17 是一个理论上的积分器。此电路输出是输入信号的积分。

因为虚短，运放的负输入端保持 0V，则流过电阻 R 的电流为：

$$i(t) = \frac{u_I(t)}{R}$$

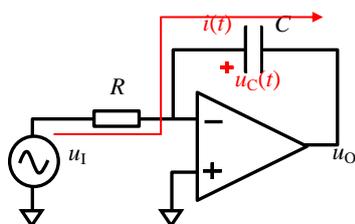


图 Section65-17 积分器

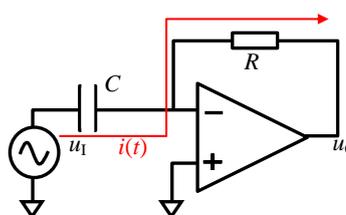


图 Section65-18 微分器

由于虚断，流过电阻 R 的电流就是流过电容 C 的电流。假设电容两端在开始工作时电压为 0（即电容在开始时是没有电荷的），电容两端的电压方向如图，则其值为：

$$u_C(t) = \frac{Q_C(t)}{C} = \frac{\int_0^t i(t) dt}{C} = \frac{1}{RC} \int_0^t u_I(t) dt$$

而输出电压为：

$$u_O(t) = 0 - u_C(t) = -\frac{1}{RC} \int_0^t u_I(t) dt$$

即输出电压为输入电压的时间积分。如果考虑到电容的残留电压 $u_C(0)$ （电路开始工作时，电容上已有的电压），则：

$$u_O(t) = -u_C(0) - \frac{1}{RC} \int_0^t u_I(t) dt$$

同样的，对图 Section65-18 的微分器，分析如下：

$$i(t) = C \frac{du_I(t)}{dt}$$

$$u_O(t) = -i(t)R = -RC \frac{du_I(t)}{dt}$$

实际应用注意

理论上的积分器，在实际应用中很容易出现饱和。任何运放都具有输入失调电压、输入偏置电流，这些因素会导致即便积分器输入接地，也会有一个持续电流流过反馈电容，使电容上的电压累积增加或者减小，导致其最终达到输出最大电压，而进入“被憋死”的状态。

图 Section65-17b 解释了这种现象的原因。图中， V_{OS} 是运放固有的输入失调电压，一般为 mV- μ V 数量级， I_B 是两个端子存在的偏置电流，一般为 μ A-pA 数量级，而内部的黄色三角，是一个理想运放。当积分器的输入端接地时（即电阻 R 左侧接地），由于虚短作用，电阻 R 右侧的电位为 V_{OS} ，这导致电阻 R 上会存在一个电流 V_{OS}/R ；同时，偏置电流 I_B 也会介入，合并形成电流 I_{SUM} ，这个电流只能通过运放的输出不断给电容充电形成，即：

$$I_{SUM} = I_C$$

这个持续的电流将使得电容电压不断增加（或者变负），在一个不长的时间内，就会使得运放的输出电压到达其最大正电压或者负电压，即输出饱和，俗称被憋死了。此时，运放再也没有能力给电容充电，虚短也不再成立，运放负输入端将维持一个与 V_{OS} 完全不同的电位，以保证流过电阻 R 的电流，全部来源于偏置电流。

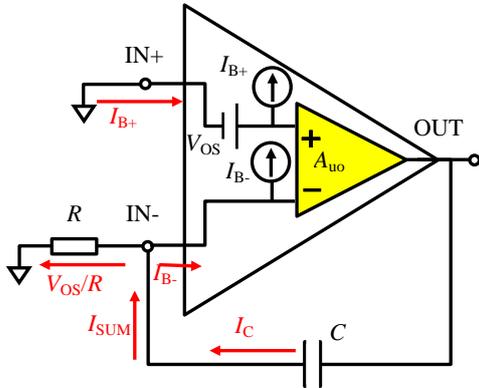


图 Section65-17b 实际运放构成的积分器

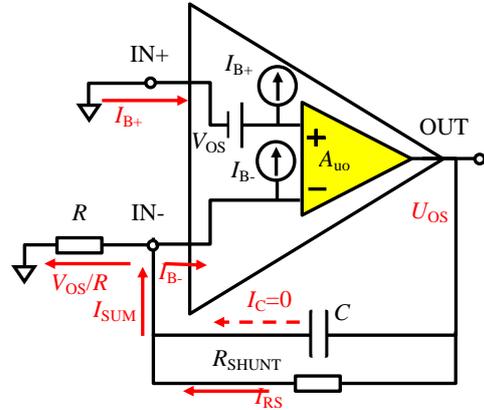


图 Section65-17c 含有并联电阻的积分器

即这类积分器的输出，总会迅速达到正电源电压，或者负电源电压，这完全取决于 V_{OS} 和 I_B 的方向。

为避免这种现象，一般在电容旁并联一个较大的电阻。由于电阻并联在电容上，无论电容上电压是正还是负，电阻都有使其变为 0 的作用，这样就避免了电容电压的无休止增长或者减小。如图 Section64-17c 所示。此时，输出电压只要维持在一个很小的值 U_{OS} 上，就可以保证流过并联电阻的电流，等于 I_{SUM} ，进而使得流过电容的电流为 0，输出电压得以稳定。

U_{OS} 被称为输出失调电压，是指一个放大电路输入端为 0 时，输出的静态电压。

例如，图中 $R=10k\Omega$ ， $C=68nF$ ，运放的输入失调电压为 $1mV$ ，输入偏置电流等于 $80nA$ ，供电电压为 $\pm 15V$ ，输出最大电压为 $\pm 14V$ ，那么：

$$I_C = I_{SUM} = \frac{V_{OS}}{R} + I_{B-} = 100nA + 80nA = 180nA$$

以这个电流给电容充电， t 时刻到达饱和电压 $14V$ ，则有：

$$u_C(t) = \frac{Q_C(t)}{C} = \frac{\int_0^t I_C dt}{C} = \frac{180 \times 10^{-9} A \times t}{6.8 \times 10^{-9} F} = 14V$$

解得：

$$t = \frac{14V \times 6.8 \times 10^{-9} F}{180 \times 10^{-9} A} = 0.529s$$

即该电路上电后，大约 $0.529s$ 就能使得运放输出进入饱和状态。

当给该电路并联一个 $100k\Omega$ 电阻后，进入稳态后，输出电压约为：

$$\frac{U_{OS} - V_{OS}}{R_{SHUNT}} = \frac{V_{OS}}{R} + I_{B-}$$

$$U_{OS} = \left(\frac{V_{OS}}{R} + I_{B-}\right)R_{SHUNT} + V_{OS} = 180nA \times 100k\Omega + 1mV = 0.019V$$

即接入并联电阻 $100k\Omega$ 后，在输入为 0 的情况下积分器输出为 $19mV$ ，肉眼几乎看不出来。并且我们知道，并联电阻越小，输出失调也就越小。

但是这个电阻又不能太小。否则，积分器就不再是理想的积分器了，而变成了一个低

通滤波器。在方波输入时，随着输出电压的升高，并联电阻会夺取更多的电流，导致输出不再是标准的三角波，而呈现出越到高电压，上升越缓慢的形状。

正弦输入时的积分器表现

当积分器的输入信号为正弦波，且电容初始电压为 0：

$$u_I(t) = \sin(\omega t), u_C(0) = 0$$

则据积分器输出电压表达式，有：

$$\begin{aligned} u_O(t) &= -u_C(0) - \frac{1}{RC} \int_0^t u_I(t) dt = -\frac{1}{RC} \int_0^t \sin(\omega t) dt = -\frac{1}{\omega RC} \int_0^t \sin(\omega t) d\omega t \\ &= \frac{1}{\omega RC} (\cos \omega t + C) \end{aligned}$$

即有如下结论：

- 1) 积分器输出波形为余弦波，显然它会超前输入波形 90°。
- 2) 积分器输出幅度为输入波形幅度的 $(1/\omega RC)$ 倍，显然与积分器时间常数有关，也与输入信号频率有关。
- 3) 输出表达式中的 C，来自于数学分析，理论上，一个函数具有无穷多个原函数，或者说，积分器的理论输出具有无限多种可能，因此 C 可以是任意值。在电路中到底是什么值，取决于电学理论的瞬时分析。

在实际应用中，一般会给积分器的电容上并联一个大电阻（见上一页）。当此电阻很大时，其输出表达式仍为一个标准积分式，但其中的 C 将变成 0。原因是，输出表达式中的 C，只能以直流电压形式存在于电容器上，当存在并联大电阻时，该直流电压一定会通过电阻放电，直至释放到 0V。这样的结果是，稳态的积分器（含并联大电阻），在标准正弦波输入下，其输出将稳定在没有直流分量的状态，且输出超前输入 90°，幅度与频率相关，与时间常数相关。

举例 11：模拟乘法器及其应用

模拟乘法器，是一种模拟集成电路，它一般有两个输入端 u_X 、 u_Y ，一个输出端 u_O ，可以对两个输入信号进行相乘运算。多数模拟乘法器，还具有第三输入端 u_Z ，实现下述功能：

$$u_O = K u_X \times u_Y + u_Z$$

其中，K 为乘法系数，单位为 1/V。因此，模拟乘法器的输入、输出均为电压。

模拟乘法器用图 Section65-19 所示的电路符号表示，多数情况下，其电路符号中不包含 u_Z 输入脚。图中的输入均为单端形式，而有些实际的模拟乘法器的输入是差分形式，即 u_X 由两个输入端 u_{X+} 和 u_{X-} 组成， u_Y 由两个输入端 u_{Y+} 和 u_{Y-} 组成，且有：

$$u_O = K(u_{X+} - u_{X-}) \times (u_{Y+} - u_{Y-}) + u_Z$$

这两种形式区别不大，本书以单端输入讲解。

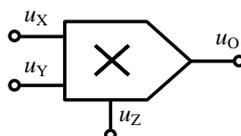


图 Section65-19

模拟乘法器实现的乘法、平方（ u_x 和 u_y 同时接输入）、立方（一个平方运放后再接一级乘法器）等运算，相对较为简单，本书不赘述。

除法运算和开平方运算

将乘法器置于反馈环中，可以实现除法和开方运算。

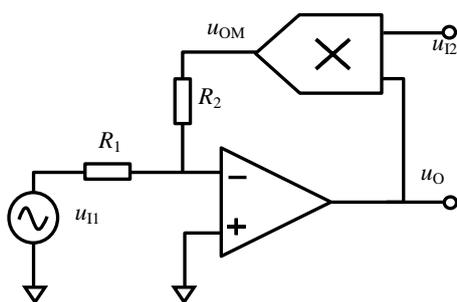


图 Section65-20 除法运算

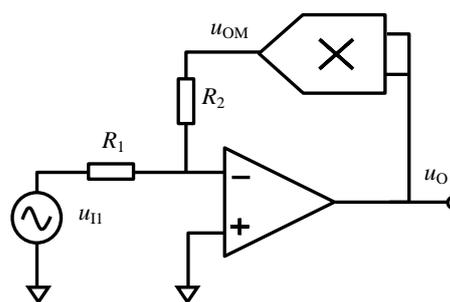


图 Section65-21 开平方运算

在图 Section65-20 电路中，当 u_{i2} 为正值时，整个电路呈现为负反馈，此时虚短虚断成立，则有：

$$u_{OM} = -\frac{R_2}{R_1} u_{I1}$$

又因

$$u_{OM} = K u_{I2} \times u_o$$

则

$$u_o = -\frac{R_2}{KR_1} \times \frac{u_{I1}}{u_{I2}}$$

因此，电路可以实现除法运算。

注意，当 u_{i2} 为负值时，此电路呈现为正反馈，一般不能正常工作。

同样的分析方法，可以证明图 Section65-21 电路能够实现开平方运算。

$$K u_o^2 = -\frac{R_2}{R_1} u_{I1}$$

$$u_o = \sqrt{-\frac{R_2}{KR_1} u_{I1}}$$

注意，此时要求输入必须为负值，才能保证根号内是正值，否则电路不能正常工作。且正常工作时，输出一定是正值。虽然从理论分析，输出正负都是一样的。至于为什么，请读者自行分析。

举例 12：光电放大器

图 Section65-22 是一个单电源供电的光电二极管放大器，电路输出为 V_{out} ，其电压值代表光电二极管感受到的外部光强，也即流过光电二极管的电流。已知图中 BF862 为一个 JFET，其夹断电压 $U_{GS(OFF)} = -0.8V$ ， $I_{DSS} = 10mA$ ，求输出电压与流过光电二极管电流 I_{PD} 的关系。解：首先进行电路粗看，定性分析其工作原理。

供电和静态电位：图中 LT6200 为运放，其供电电压为 0V/5V，属于单电源供电，其内核默认的信号基点为供电电源的中心点，即 2.5V。因此，图中两个 10kΩ 电阻对+5V 电源实施分压，提供 2.5V 给运放的 u_+ 端，以使运放输入脚电位处于合适的位置，下方 10kΩ 旁并联一个 0.1μF 电容，属于旁路电容，是为进一步降低 u_+ 端的高频噪声，保证该端子的电位稳定。

负反馈判断：运放的输出电压，通过 R_F 和 C_F 并联（至于为什么并联 C_F ，后续讲），回

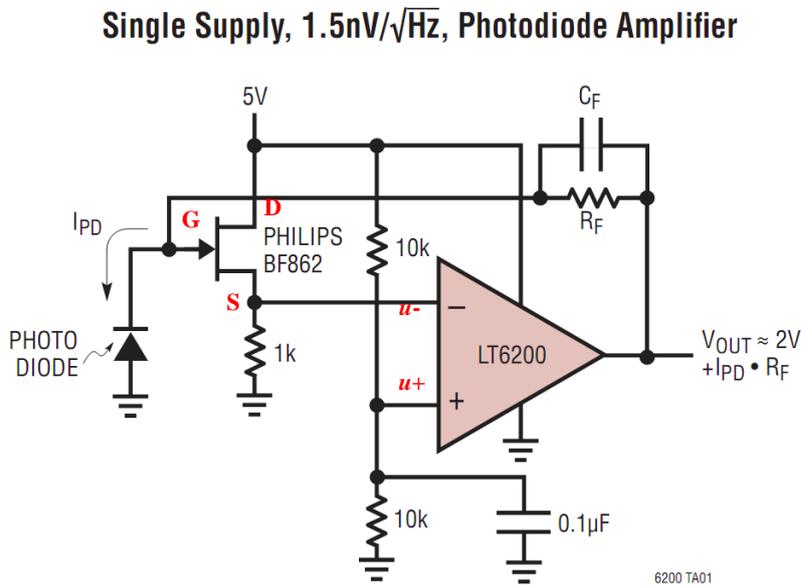


图 Section65-22 光电二极管放大器

送到了二极管阴极，即 JFET 门极 G，门极 G 信号经 JFET 组成的源极跟随器，传递到 S 极，即运放负输入端，进而控制输出。这是环路，经环路极性法可以判断，这是负反馈。同时，可以看出，输出电压变化演变到门极电压变化，会有一些的衰减，门极电压变化传递到源极，也会有一些衰减，但这种衰减都不严重，即 F 小于 1，但是绝不是非常接近 0，面对 LT6200 的开环增益 A ，可以保证 AF 远远大于 1。至此，可认为这是一个深度负反馈，运放的虚短成立。

此时，可知晶体管的 S 极将几乎等于 2.5V（因为虚短成立。随着光强的变化，此处会在 2.5V 基础上出现微弱的偏移，极为微弱，且就是依赖于这个极为微弱的偏移引起输出的改变），流过 S 的电流一定是 2.5mA。对 JFET 来说， I_s 是固定的，也就意味着 U_{GS} 是固定的，可以利用 JFET 的特性公式，求解出 U_{GS} 。

$$I_s = I_{DSS} \left(1 - \frac{U_{GS}}{U_{GS(OFF)}}\right)^2 = 10mA \left(1 - \frac{U_{GS}}{-0.8V}\right)^2 = 2.5mA$$

得 $U_{GS} = -0.4V$ 。可知在整个工作范围内，晶体管 G 端电位始终为 2.1V。

图 Section65-23 是光电二极管的伏安特性曲线，习惯上我们一般都使用二极管的正向伏安特性曲线，如图中左侧。但是此时二极管处于反接状态，电压电流均为反向定义。因此，我们可以把正向二极管伏安特性的电压、电流均取反向，得到右侧伏安特性。此时，二极管负极对地电位（也就是门极 G 对地电位）定义为 u_R ，可知 $u_R = V_R = 2.1V$ ，始终不变。

任何情况下，输出电压都满足下式：

$$V_{OUT} = u_R + i_{PD}R_F$$

此方程在右侧图中即为红线直线。在光线变化过程中，此线一直在移动，以保证直线与伏安特性曲线的交点处， V_R 不变恒为 2.1V（否则，运放就不满足虚短，运放将持续调整，直到满足）。这样，输出 V_{OUT} 就会随之光强而改变，得到图中的 V_{OUT1} 、 V_{OUT2} 。

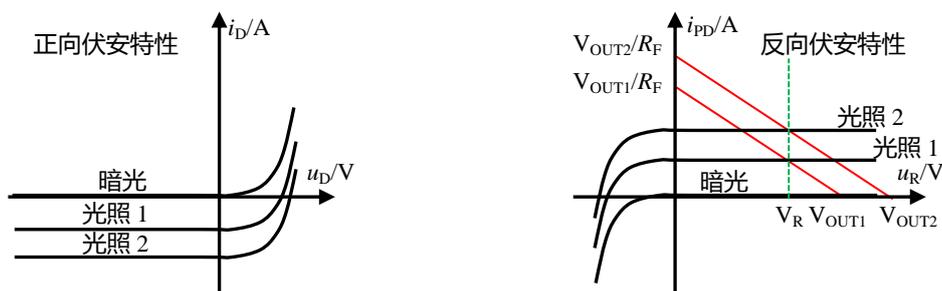


图 Section65-23 光电二极管伏安特性曲线示意图

细心读者可能已经发现，我们推导出的结论是 $V_{OUT} = 2.1V + i_{PD}R_F$ ，而原电路图中显示， $V_{OUT} \approx 2V + i_{PD}R_F$ ，这是怎么回事？其实没有什么问题，这完全取决于 JFET 伏安特性，我们是按照 BF862 数据手册的典型值计算，而电路显示可能是实验值。

举例 13：单端转差分电路

与单端信号相比，差分信号具有很多优势：可以抵抗外部的共模干扰，具有大一倍的动态范围，可以抑制放大器本身的偶次谐波带来的失真等。因此，很多电路中，都在尽量早的位置把单端信号转变成差分信号，以充分发挥差分信号的优势。比如传感器是单端输出，最后一级 ADC 能够接受差分信号，那么很多设计会在第一级放大或者最迟第二级时，就将单端信号转变成差分信号，然后一路走下去，都以差分信号的形式传递，直到进入 ADC。

于是，单端转差分电路应运而生：它的输入是单端信号，输出是差分信号，两者之间满足线性比例关系：

$$\begin{aligned} u_{O+} &= U_{REF} + 0.5Gu_I \\ u_{O-} &= U_{REF} - 0.5Gu_I \\ u_{O+} - u_{O-} &= Gu_I \end{aligned}$$

图 Section65-24 是实现单端转差分功能的基本电路之一。分析极为简单，利用虚短虚断，可知上面的运放实现 2 倍同相比例器，下面运放实现 -2 倍反相比例器：

$$\begin{aligned} u_{O+} &= 2u_I \\ u_{O-} &= -2u_I \\ u_{O+} - u_{O-} &= 4u_I \end{aligned}$$

这个电路的缺点是，输入电阻较小。

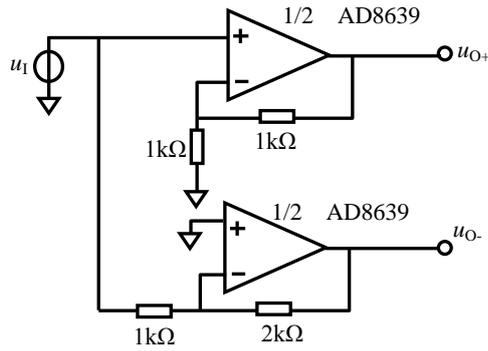


图 Section65-24 单端转差分基本电路一

图 Section65-25 是实现单端转差分功能的基本电路之二。

$$\begin{aligned} u_{O+} &= 6u_I \\ u_{O-} &= -6u_I \\ u_{O+} - u_{O-} &= 12u_I \end{aligned}$$

这个电路的输入电阻足够大，但它的缺点是， u_{O+} 只经过了一个运放，而 u_{O-} 经过了两个运放，两者之间可能存在一定的时间差。

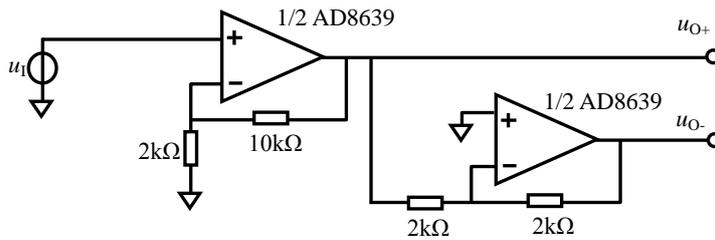


图 Section65-25 单端转差分基本电路二

图 Section65-26 是一种较为特殊的单转差电路，称为交叉反馈型。

$$u_X = u_{O-} \frac{R_1 + \frac{1}{j\omega C}}{R_1 + \frac{1}{j\omega C} + R_G} + u_I \frac{R_G}{R_1 + \frac{1}{j\omega C} + R_G}$$

(1)

$$u_Y = U_{OCM}$$

$$\begin{aligned} \frac{u_{O+} - u_X}{R_2} &= \frac{u_X - u_{O-}}{R_4} \\ \frac{u_{O-} - u_Y}{R_3} &= \frac{u_Y - u_{O+}}{R_5} \end{aligned}$$

在交叉反馈电路中， $R_2 = R_3 = R_4 = R_5 = R$ ，因此有：

$$u_X = \frac{u_{O+} + u_{O-}}{2} = u_Y = U_{OCM}$$

(2)

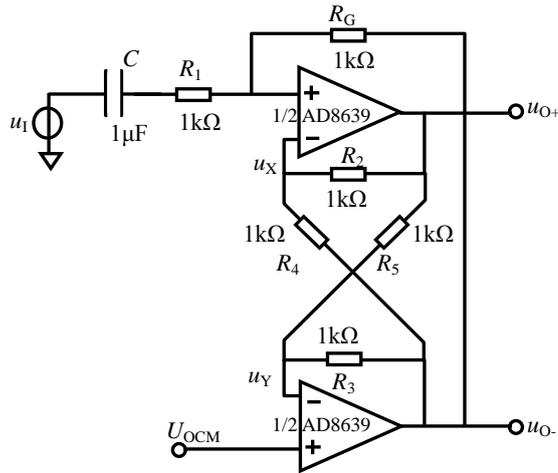


图 Section65-26 单端转差分之交叉反馈电路

所以，利用式(1)得：

$$u_{O-} = \left(U_{OCM} - u_I \frac{R_G}{R_1 + \frac{1}{j\omega C} + R_G} \right) \frac{R_1 + \frac{1}{j\omega C} + R_G}{R_1 + \frac{1}{j\omega C}}$$

$$= U_{OCM} \left(1 + \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}} \right) - u_I \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}}$$

利用式(2)得：

$$u_{O+} = 2U_{OCM} - u_{O-} = U_{OCM} \left(1 - \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}} \right) + u_I \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}}$$

需要注意的是，在上述表达式中， U_{OCM} 后面紧跟着的括号内， ω 是 U_{OCM} 的角频率，而 u_I 后面表达式中的 ω 是 u_I 的角频率。一般情况下， U_{OCM} 为一个直流电压，其角频率为 0Hz，而输入信号为一个角频率为 ω ，因此上两个表达式简化成：

$$u_{O+} = U_{OCM} + u_I \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}}$$

$$u_{O-} = U_{OCM} - u_I \frac{R_G}{R_1} \times \frac{1}{1 + \frac{1}{j\omega R_1 C}}$$

即，两个输出端围绕着 U_{OCM} 做相反变化，且对输入信号 u_I ，具有高通截止频率：

$$f_L = \frac{1}{2\pi R_1 C}$$

改变 R_1 或者 C ，均可改变截止频率。

在输入信号频率足够高时，有：

$$u_{O+} = U_{OCM} + u_I \frac{R_G}{R_1}$$

$$u_{O-} = U_{OCM} - u_I \frac{R_G}{R_1}$$

$$u_{O+} - u_{O-} = u_I \frac{2R_G}{R_1}$$

即，对输入信号 u_I ，该电路具有 $\frac{2R_G}{R_1}$ 倍的电压增益，改变 R_G 可调节增益。

对该电路，也可以采用叠加原理，分别求解 U_{OCM} 、 u_I 做输入时的输出，然后相加，得到相同的结论。这样，更容易理解本页中红色文字。

该电路具有的好处，是前述几个基本电路无法比拟的。

- 1) 它可以通过改变 U_{OCM} 任意设定输出的共模电压；
- 2) 它可以通过改变单一电阻 R_G 调节信号增益；
- 3) 它可以通过改变 R_1 或者 C，实现高通截止频率改变。

它最大的缺点是，无法实现低频或者直流信号输入。

电流检测概述

有很多场合，我们需要知道负载中流过的电流，包括大小、方向、波形形态等。这就需要电流检测电路，负责把输入电流转变成电压输出。因此，电流检测电路也称为流压转换器。

检测电流的方法有很多种，包括霍尔传感器、罗氏线圈、电流互感器、光纤电流传感器、磁通门、分流电阻等。其中，电流互感器和罗氏线圈仅用于交流电流检测。

在小信号测量领域，多数情况下流过负载的电流较小，但频率范围从直流到高频均有，此时使用分流电阻较为广泛。

所谓分流电阻，就是一个固定阻值的感应电阻(sense resistor)，将串联于被测支路中，采用不同的方法测量感应电阻两端的压差，以表征被测电流。常见的方法有高侧法和低侧法。

所谓的高侧法，是将分流电阻至于负载的顶端，用一个放大器测量 V_{CC} 和 u_{L+} 之间的电位差，如图 Section65-27a 所示，以此表示负载电流：

$$i_{load} = \frac{V_{CC} - u_{L+}}{R_{sense}}$$

所谓的低侧法，是将分流电阻至于负载的底端，用一个放大器测量 u_{L-} 和 GND 之间的电位差，如图 Section65-27b 所示，以此表示负载电流：

$$i_{load} = \frac{u_{L-}}{R_{sense}}$$

低侧法对放大器要求不高，容易测量。但是其致命缺点是，测量引入的 R_{sense} 会导致负载的底端不稳定（不再是牢靠的 GND），特别当负载是一个电子系统时，不稳定的底端会导致整个负载工作不正常。

这就像人站在房间内，地板不稳定会让人不舒服，但是房顶不稳定却对人影响不大一样，几乎所有的电子系统，对地的稳定性都有很高的要求，却对电源的稳定性相对要求较低。基于此，高侧法应用而生：它将 R_{sense} 置于负载的顶端，负载电流的变化会在 R_{sense} 上产生压降变化，导致负载供电电压发生微弱变化，但是负载的地是稳定的。

绝大多数场合，测量负载电流，都采用高侧法。

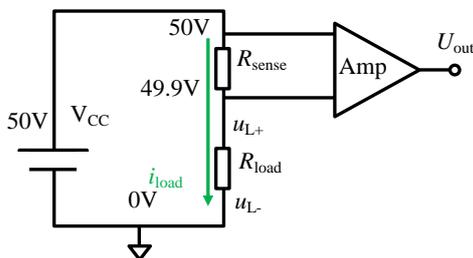


图 Section65-27a 高侧(High side)电流检测

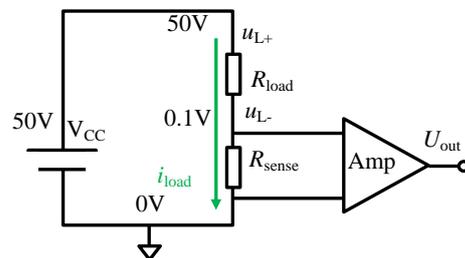


图 Section65-27b 低侧(Low side)电流检测

但是高侧法也存在问题：用于测量电位差的放大器，输入端需要承受很高的共模电压。如图 Section65-27a 所示，该放大器必须承受 50V 和 49.9V 的输入。一般的测量系统，电源电压也仅在几十 V，要保证能够承受如此的高电压，是困难的。

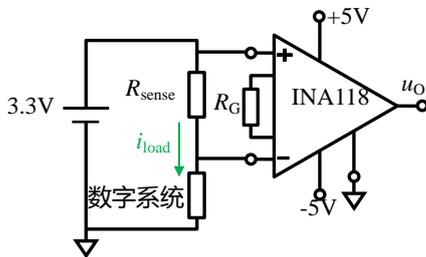
因此，高侧法测量电流，其放大电路必须缜密设计，在足以承受高达上百 V 共模电压基础上，完成对较小的电位差测量。

有多种方法可以实现高侧法测量电流，包括仪表放大器、差动放大器、普通运放结合晶体管等，本书重点介绍这些电路，看如何用虚短虚断方法分析这些电路。实际上，测量负载电流更常用的方法并不是上述这些电路，而是利用市场可以买到的集成电流检测放大器，如 AD8418，AD8208，AD8215，AD8218 等。

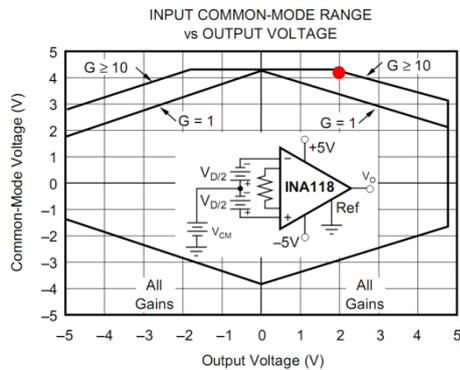
举例 14：仪表放大器实现电流检测

仪表放大器的输入电压范围，最大不能超过其供电电源范围。因此，在负载工作电压本来就比较低场合，比如 3.3V 数字系统的工作电流测量，可以使用仪表放大器测量负载电流。如图 Section65-28 所示。假设数字系统工作电流为 10mA-100mA，分流电阻 $R_{SENSE}=1\Omega$ ，那么分流电阻上会产生 10mV-100mV 压降，对 3.3V 数字系统供电系统来说，0.1V 电压跌落不会影响其正常工作。此时，为了保证测量准确，又要保证输入电压不超过仪表放大器规定的输入范围，应选择合适的仪表放大器增益。图中使用的是德州仪器公司的仪表放大器 INA118，其输入电压范围与增益和输出电压有关（至于为什么，在后续课程中介绍），图 Section65-29 是 INA118 的数据手册内容。如果使得 100mV 输入产生 2V 输出，即增益为 20 倍，此时对输入电压范围的要求是小于 4.2V，如图中红色小圆所示。这是满足要求的，于是，有：

$$u_o = G \times i_{load} \times R_{SENSE} = 20\Omega \times i_{load}$$



Section65-28 仪表放大器用于电流测量



Section65-29 INA118 的输入范围

从此例可以看出，仪表放大器用于电流检测，最大的弊端在于其共模电压输入范围很窄——不仅超不过电源电压，更多情况下要远小于电源电压。

举例 15：集成差动放大器可以实现更高共模电压的电流检测

集成差动放大器有 1:1 型的，也有 1:n 型的（可以放大，也可以衰减，取决于连接方法）。利用 1:n 型差动放大器实施衰减，可以大幅度提高检测电流时的抗共模电压能力。图 Section65-30 电路，可以实现 120V 共模下的电流检测。

之所以仪表放大器不能承受高共模电压，而差动放大器可以，其核心原因在于，差动放大器是通过电阻与高共模电压接触，真正加载到差动放大器内部运放输入脚的电压已经被电阻分压衰减了。而仪表放大器是其内部的运放正输入端直接面对高共模电压。

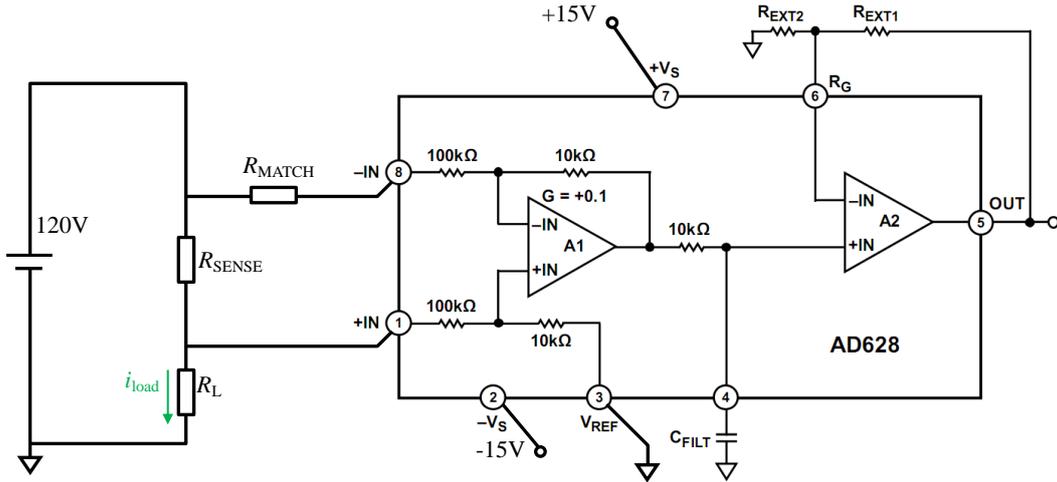


图 Section65-30 集成差动放大器 AD628 组成的电流检测电路

在 R_{SENSE} 很小的情况下，比如几个欧姆，图中的匹配电阻 R_{MATCH} 可以为 0。此时加载到 AD628 第 8 脚的电压为 120V，而经过内部 100kΩ 和 10kΩ 分压后，实际加载到内部运放 A1 的 -IN 端，则只有约 12V 左右。在 AD628 供电电压为 ±15V 情况下，这是一个安全的输入。类似的，对 AD628 第 1 脚的输入，也存在相同的衰减。

当 R_{SENSE} 不是很小的情况下，电路中需要 R_{MATCH} ，以实现准确的测量。

$$R_{MATCH} = R_{SENSE} \parallel R_L$$

此时，有：

$$u_{OUT} = -\left(1 + \frac{R_{EXT1}}{R_{EXT2}}\right) \times \frac{10k\Omega}{100k\Omega + R_{MATCH}} \times R_{SENSE} \times i_{load}$$

请读者自行分析上式的来源。

可以看出，在衰减共模以使差动放大器能够承受高共模电压的情况下，表征电流大小的差模信号也被衰减了，因此 AD628 在内部增加了一级同相比例器，通过用户选择外部电阻 R_{EXT1} 和 R_{EXT2} ，实现较大的增益，来抵消已有的衰减。这看起来不错，但是，你愿意把一张照片缩小很多倍，再实施放大以恢复原样吗？我们知道，这个先衰减再放大的过程，会引入很多噪点。于是，AD628 的内部，在 A1 和 A2 之间增加了一个电阻，通过用户外接电容，实现了一阶低通滤波，以抑制噪声。其上限截止频率的设定，则由用户根据被测电流的频率，通过选择合适的电容来实现。

先衰减，以抵抗高共模，再对差模进行放大，中间加上滤波以抑制噪声，这是 AD628 的核心思想，也是迫不得已的作法。有没有一个电路，既能衰减共模，又对差模没有衰减呢？AD629 可以实现。

举例 16：集成差动放大器 AD629 可以实现±270V 高共模电压的电流检测

图 Section65-31 是 AD629 应用电路。它可以检测高达±270V 共模电压下的负载电流，且它对共模实施衰减的同时，并没有对差模实施衰减。

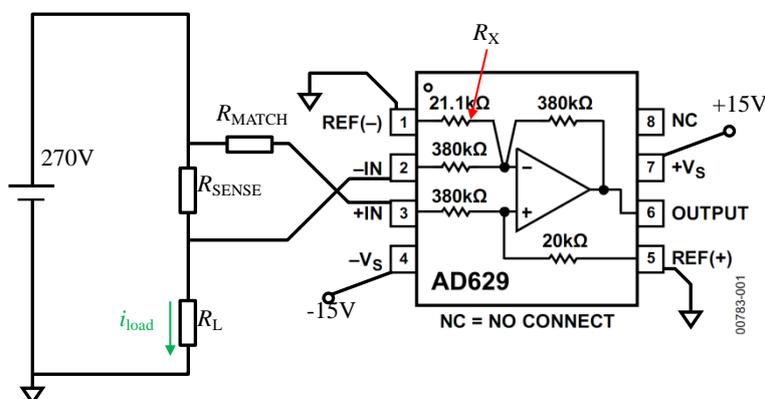


图 Section65-31 集成差动放大器 AD629 组成的电流检测电路

AD629 内部包括一个运放和 5 个精密电阻。当输入为共模信号时，运放的正输入端承受的是共模信号的 1/20，负输入端稍复杂一些，但经过负反馈后，也为 1/20。当差模信号输入时，图中由负输入端接地的 R_x (图中为 21.1kΩ)，起到了降低反馈系数的作用，使得差模增益为 1，没有任何衰减。

对电路的分析，采用叠加原理较为方便。

首先介绍，在电流检测电路中，为什么要增加匹配电阻？

电流检测电路介入之前，被测电路如图 Section65-32a 所示，我们的目的是检测出 u_{x+} 和 u_{x-} 的电位差，并利用下式表征负载电流：

$$i_{load} = \frac{u_{x+} - u_{x-}}{R_{SENSE}}$$

那么理论上将两点接入减法器即可。但是，标准减法器中，信号都是没有输出阻抗的。很显然 u_{x+} 满足要求，它是一个无输出阻抗的信号，而 u_{x-} 的是由两个电阻 R_{SENSE} 和 R_L 分压获得的，具有 $R_{SENSE} // R_L$ 的输出电阻。为了让减法器两个输入端对称，必须在正输入端增加一个电阻 $R_{MATCH} = R_{SENSE} // R_L$ 。

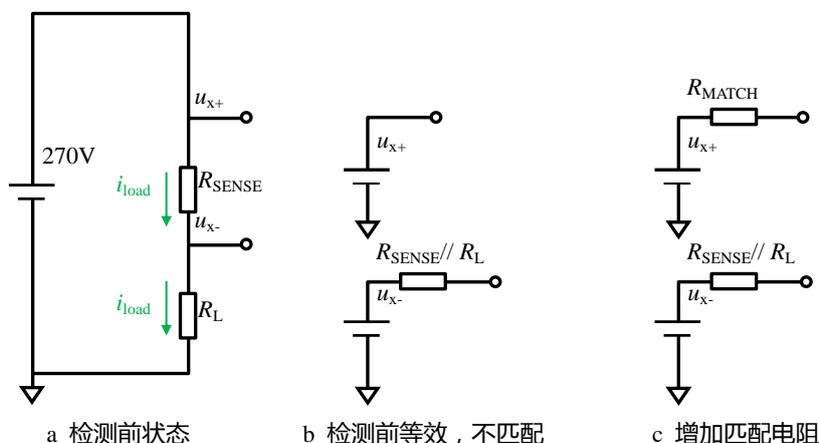


图 Section65-32 为什么要增加匹配电阻

其次，利用叠加原理进行分析。当 u_{x+} 输入时，电路等效如图 Section65-33a 所示。

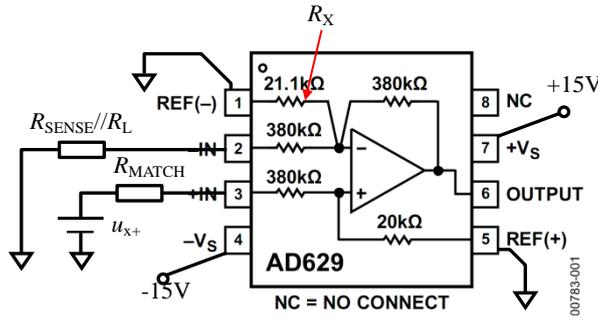


图 Section65-33a 叠加原理之 u_{x+} 输入状态

$$u_+ = u_{x+} \frac{20\text{k}\Omega}{R_{\text{MATCH}} + 380\text{k}\Omega + 20\text{k}\Omega}$$

$$u_{\text{OUT}+} = u_+ \left(1 + \frac{380\text{k}\Omega}{(R_{\text{SENSE}} \parallel R_L + 380\text{k}\Omega) \parallel R_X} \right)$$

$$= u_{x+} \frac{20\text{k}\Omega}{R_{\text{MATCH}} + 380\text{k}\Omega + 20\text{k}\Omega} \times \left(1 + \frac{380\text{k}\Omega}{(R_{\text{SENSE}} \parallel R_L + 380\text{k}\Omega) \parallel R_X} \right)$$

由于 $R_{\text{MATCH}} = R_{\text{SENSE}} \parallel R_L$ ，则有：

$$u_{\text{OUT}+} = u_{x+} \frac{20\text{k}\Omega}{R_{\text{MATCH}} + 380\text{k}\Omega + 20\text{k}\Omega} \times \left(1 + \frac{380\text{k}\Omega}{(R_{\text{MATCH}} + 380\text{k}\Omega) \parallel R_X} \right) \quad (3)$$

当 u_{x-} 输入时，电路等效如图 Section65-33b 所示。

$$u_{\text{OUT}-} = -u_{x-} \times \frac{380\text{k}\Omega}{R_{\text{MATCH}} + 380\text{k}\Omega} \quad (4)$$

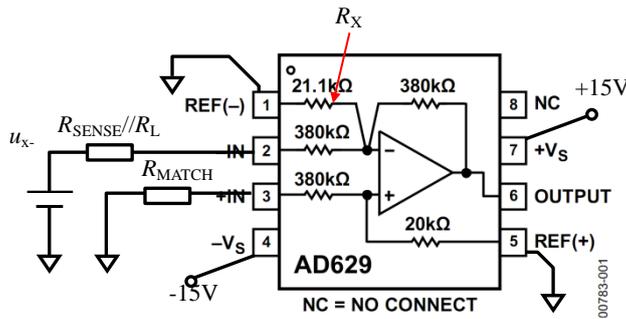


图 Section65-33b 叠加原理之 u_{x-} 输入状态

根据叠加原理，利用式(3)、式(4)，有：

$$u_{\text{OUT}} = u_{\text{OUT}+} + u_{\text{OUT}-}$$

$$= u_{x+} \frac{20\text{k}\Omega}{R_{\text{MATCH}} + 400\text{k}\Omega} \times \left(1 + \frac{380\text{k}\Omega}{(R_{\text{MATCH}} + 380\text{k}\Omega) \parallel R_X} \right) - u_{x-} \times \frac{380\text{k}\Omega}{R_{\text{MATCH}} + 380\text{k}\Omega} \quad (5)$$

式(5)是包括全部可变电阻的完整式。我们期望这个表达式中， u_{x+} 和 u_{x-} 的系数相等，

就能实现标准减法，以消除掉共模信号，实现电流的检测。

当 R_{SENSE} 与 $380k\Omega$ 相比很小时，电路中无需 R_{MATCH} ，此时式(5)变为：

$$u_{OUT} = u_{x+} \frac{20k\Omega}{400k\Omega} \times \left(1 + \frac{380k\Omega}{380k\Omega \parallel R_X} \right) - u_{x-}$$

要实现 u_{x+} 和 u_{x-} 的系数相等，即：

$$\frac{20k\Omega}{400k\Omega} \times \left(1 + \frac{380k\Omega}{380k\Omega \parallel R_X} \right) = 1$$

可以解得： $380k\Omega \parallel R_X = 20k\Omega$ ，即 $R_X = 20k\Omega \times \frac{380}{360} = 21.111k\Omega$ 。此时有：

$$u_{OUT} = u_{x+} - u_{x-}$$

当 R_{SENSE} 与 $380k\Omega$ 相比不能忽略时，电路中存在 R_{MATCH} 。可以证明，当 $R_X = 20k\Omega \times \frac{380}{360} = 21.111k\Omega$ 时，式(5)变为：

$$u_{OUT} = u_{OUT-} + u_{OUT-} = \frac{380k\Omega}{R_{MATCH} + 380k\Omega} (u_{x+} - u_{x-})$$

这说明，该电路即便存在匹配电阻时，输出仍为标准减法特性，即具有极高的共模抑制能力。

这实在太妙了。我至今也想不通设计者是如何想到这个解决方案的。

举例 17：集成差动放大器 AD8479 可以实现±600V 高共模电压的电流检测

在 AD629 基础上，ADI 公司又推出了 AD8479，它与 AD629 几乎完全相同，唯一的区别在于它能够承受高达±600V 的共模电压。

但是，AD8479 是数据手册中仅给出了图 Section65-34 所示的内部结构，却没有标注出内部这三个关键电阻的阻值，这可能是他们的商业机密。

让我们试着估算一下这几个电阻。

由于它能够抵抗高达 600V 的共模，这可以靠将 AD629 的 380kΩ 换成 1MΩ 实现，我估计 R_1 应该仍为 20kΩ，此时大约对共模实施了 $20k\Omega/1020k\Omega=1/50.1$ 的衰减，加载到内部运放正输入端的共模电压最大约为 12V，比较合适。

要实现 1 倍差模增益， R_2 应为 1MΩ。

根据 AD629 的设计思想，可以算出， $R_3//1M\Omega=20k\Omega$ ，即 $R_3=20.408k\Omega$ 。

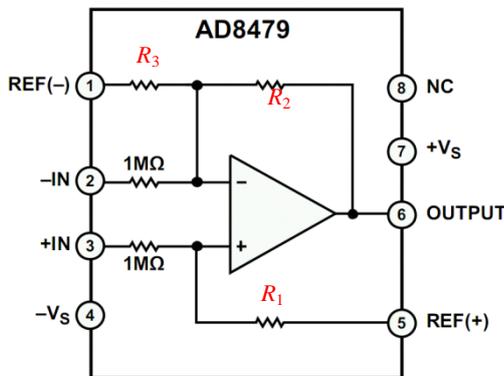


图 Section65-34 AD8479 内部结构示意图

举例 18：用运放实现高共模电压的电流检测

图 Section65-35 电路设计非常巧妙。这个电路应用于-48V 供电系统。感应电阻位置如图所示，其一端为-48V，另一端大约为-47 点几伏，取决于感应电阻大小以及负载电流大小。

测量电路的供电仍是 0V 和+5V。

首先第一个运放的供电问题如何解决。图中采取了稳压管供电方式，利用稳压管产生 5V 左右的压差，形成-48V/-43V，以-43V 作为运放的正电源，-48V 作为运放的负电源。BZX84C5V1 击穿电压约为 5.1V，为保证运放工作消耗的电流，稳压管击穿电流需要留有足够裕量，又要尽量小。LTC2054 消耗电流仅为静态电流（其输出端驱动场效应管 G 极，不需要电流）150μA。电路中稳压管击穿电流设计为 1.1mA，足够了。如果测量电路需要更小功耗，可以考虑进一步增大图中串联于稳压管的 39kΩ 电阻。

此时，左边运放供电电压为-48V/-42.9V。因此，该运放的两个输入端电压也应该在此范围内。这就解决了供电和输入范围问题。

再看负反馈。反馈环为 Q1 的 G 端⊕——S 端⊖——运放负输入端⊖——运放输出端⊖——G 端⊖，形成负反馈。其中 G 到 S 的同相，源自这个晶体管在环路中处于源极跟随状态。图中的 Q1 很像一个卧在地面（0V 附近）的抽水泵，把井下（-48V 附近）的水（电流）抽上来，即保证了电流的传递，又隔离了两处的不同电位。

形成负反馈后，根据虚短，有下式成立：

$$I_1 R_2 = I_{SENSE} R_{SENSE}$$

其中， R_3 不出现在表达式中，其作用仅为抵消运放可能存在的偏置电流。

$$I_1 = \frac{I_{SENSE} R_{SENSE}}{R_2}$$

在 U2 处形成输出为：

$$U_{out} = I_1 R_4 = \frac{I_{SENSE} R_{SENSE} R_4}{R_2} = 100 I_{SENSE} R_{SENSE} = 100 U_{SENSE}$$

输出电压与负载电流成正比。

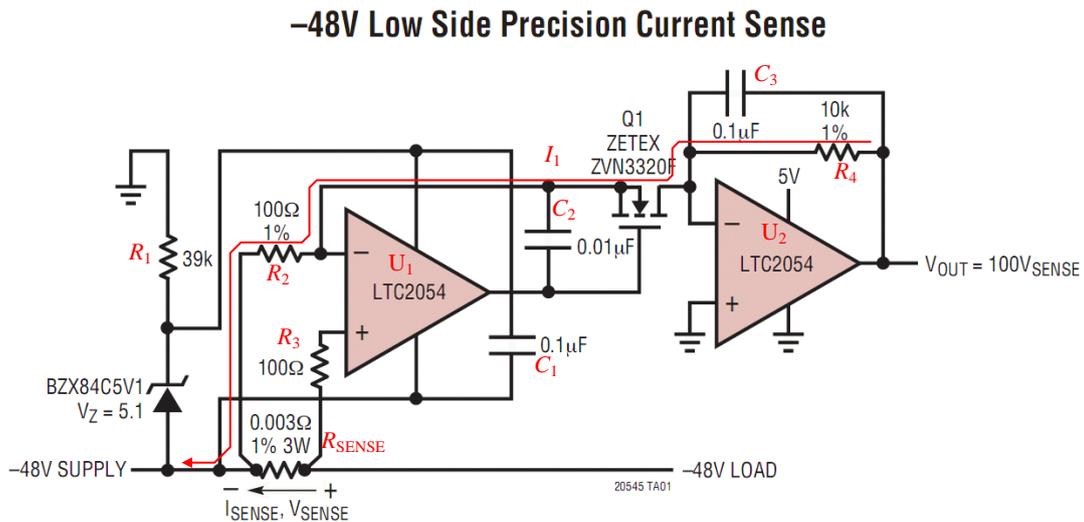


图 Section65-35 用运放实现高共模情况下的电流检测

举例 19：LT1990-可选增益高共模差动放大器

高侧检测电流遇到的最严重问题是，差模电压信号隐藏在很高的共模电压信号中。要解决此问题，第一要将如此高的共模电压衰减到很小的电平，以保护内部运放不受伤害；第二，在衰减共模的同时，要保证差模信号不被衰减，甚至被放大。AD628、AD629、AD8479 等集成差动放大器为此做出了贡献。但，AD629 和 AD8479 的差模放大倍数仅为 1 倍，还存在优化的空间。

LT1990 抓住了这个机遇，它可以将共模信号衰减 1/27，能够承受±285V 的共模输入，且能够实现差模信号的 1 倍、10 倍放大——通过管脚即可实现，还能通过外部电阻设置差模增益介于 1-10 倍之间。其内部结构如图 Section65-36 所示，内部的电阻均为精密电阻，以保证增益的准确性，以及极高的共模抑制比。

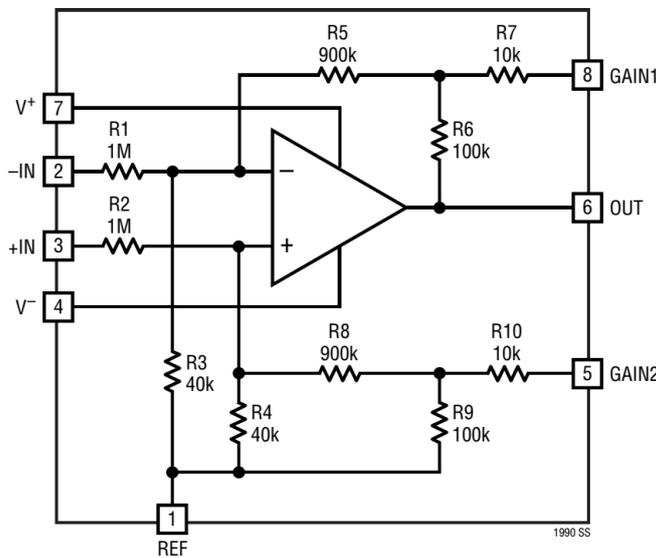


图 Section65-36 内含精密电阻的 LT1990

本例中，我们先使用虚断虚断法，然后使用方框图分析法，求解衰减系数 M 和反馈系数 F，以此求解增益，以此证明两种方法结论完全相同。

整个分析过程，均假设供电电压为±15V。

虚断虚断法分析

看图 Section65-37，这是共模信号加载时的情况。能够看出，图中 1MΩ 的入端电阻，与后级电阻（小于 40kΩ）串联，形成了大约 27 倍的衰减，当共模电压为 285V 时，真正加载到内部运放输入端的电压约为 10.56V，是足够安全的。

下面先用虚短虚断法进行分析：

1) 共模增益分析：见图 Section65-37。

先利用叠加原理，写出运放正输入端 u_+ 的表达式：

$$u_+ = \frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times u_{IC} + \frac{R_2}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times V_{REF}$$

其中， R_{10} 分两种情况：

$$R_{10} = \infty, \text{ GAIN2 脚开路}$$

$$R_{10} = 10\text{k}\Omega, \text{ GAIN2 脚接 REF 脚}$$

再利用叠加原理，写出运放负输入端 u_- 的表达式：

$$u_- = \frac{R_3 // (R_5 + R_6 // R_7)}{R_1 + R_3 // (R_5 + R_6 // R_7)} \times u_{IC} + \left(\frac{R_1 // (R_5 + R_6 // R_7)}{R_3 + R_1 // (R_5 + R_6 // R_7)} + \frac{R_6}{R_6 + R_7} \right) \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3} \times V_{REF} + u_{OC} \times \frac{R_7}{R_6 + R_7} \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3}$$

其中， R_7 分两种情况：

$R_7 = \infty$ ，GAIN1 脚开路

$R_7 = 10k\Omega$ ，GAIN1 脚接 REF 脚

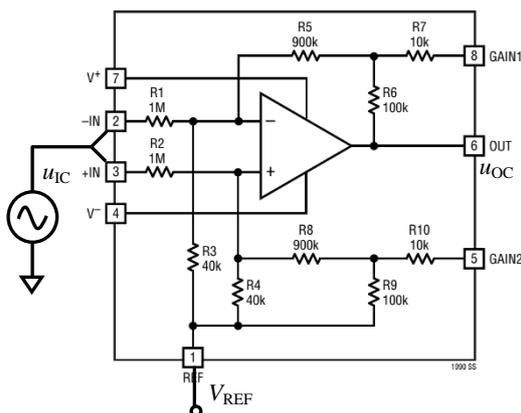


图 Section65-37 LT1990 的共模输入情况

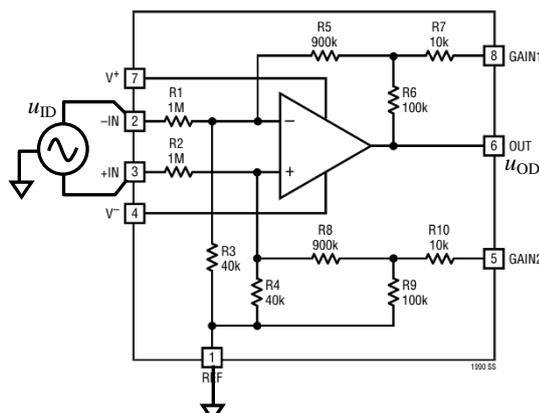


图 Section65-38 LT1990 的差模输入，G=1

根据虚短，强制两个表达式相等，且将相同电阻用一侧符号代表，有：

$$\begin{aligned} & \frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times u_{IC} + \frac{R_2}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times V_{REF} \\ &= \frac{R_3 // (R_5 + R_6 // R_7)}{R_1 + R_3 // (R_5 + R_6 // R_7)} \times u_{IC} + \left(\frac{R_1 // (R_5 + R_6 // R_7)}{R_3 + R_1 // (R_5 + R_6 // R_7)} + \frac{R_6}{R_6 + R_7} \right) \\ & \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3} \times V_{REF} + u_{OC} \times \frac{R_7}{R_6 + R_7} \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3} \\ &= \frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times u_{IC} + \left(\frac{R_2 // (R_8 + R_9 // R_{10})}{R_4 + R_2 // (R_8 + R_9 // R_{10})} + \frac{R_9}{R_9 + R_{10}} \right) \\ & \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4} \times V_{REF} + u_{OC} \times \frac{R_{10}}{R_9 + R_{10}} \\ & \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4} \end{aligned}$$

化简成：

$$\begin{aligned} & \frac{R_2}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times V_{REF} \\ &= \left(\frac{R_2 // (R_8 + R_9 // R_{10})}{R_4 + R_2 // (R_8 + R_9 // R_{10})} + \frac{R_9}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4} \right) \times V_{REF} \\ & + u_{OC} \times \frac{R_{10}}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4} \end{aligned}$$

展开可得结论：

$$u_{OC} = V_{REF}$$

此结论含义为：当共模输入电压为 u_{IC} ，无论 GAIN1/GAIN2 脚悬空或者接 REF 脚，输出电压等于 V_{REF} ，均与 u_{IC} 无关，即共模增益为 0。

2) 差模增益分析：见图 Section65-38 和图 Section65-39。

先写出运放正输入端 u_+ 的表达式：

$$u_+ = \frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times (+0.5u_{ID})$$

再根据叠加原理，写出负输入端 u_- 的表达式：

$$u_- = \frac{R_3 // (R_5 + R_6 // R_7)}{R_1 + R_3 // (R_5 + R_6 // R_7)} \times (-0.5u_{ID}) + u_{OD} \times \frac{R_7}{R_6 + R_7} \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3}$$

根据虚短，强制两个表达式相等，且将相同阻值电阻用统一符号：

$$\frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})} \times (+u_{ID}) = +u_{OD} \times \frac{R_{10}}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4}$$

$$A_D = \frac{u_{OD}}{u_{ID}} = \frac{\frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})}}{\frac{R_{10}}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4}}$$

(6)

当 GAIN1 和 GAIN2 脚悬空，等效于 $R_{10} = \infty$ ，则有：

$$A_D|_{\text{悬空}} = 1$$

当 GAIN1 和 GAIN2 脚接 REF，等效于 $R_{10} = 10k\Omega$ ，则有：

$$A_D|_{\text{接 REF}} = 10$$

这两种情况下，用户无需使用外部电阻即可获得最常用的 1 倍增益和 10 倍增益。如果要实现介于 1-10 倍的差模增益，电路如图 Section65-40 所示。读者可以自行推导。反正我是厌倦了。

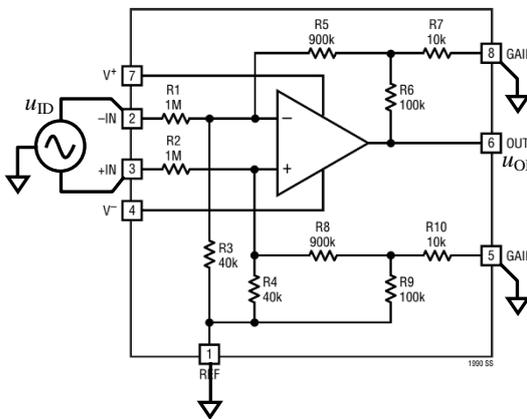


图 Section65-39 LT1990 的差模输入，G=10

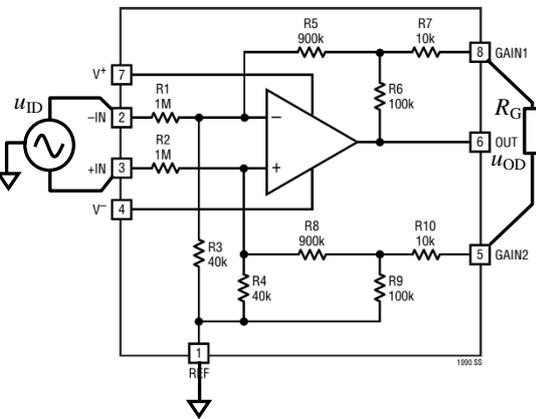


图 Section65-40 LT1990 的差模输入，G=1-10

方框图分析

下面我们试着用方框图法，看能不能得出相同结论，能不能简化分析过程：

首先看共模增益。

根据图 Section65-37，计算 M。可以看出，计算 M 时应将输出接地，此时正输入端和负输入端结构完全对称， $\dot{u}_+|_{u_o=0}$ 和 $\dot{u}_-|_{u_o=0}$ 完全相等，有：

$$\dot{M} = \frac{\dot{u}_+|_{u_o=0} - \dot{u}_-|_{u_o=0}}{u_i} = 0$$

而在计算反馈系数 F 时，可以看出运放负输入端有值，而正输入端为 0，因此 F 不为 0。

$$A_c \approx \frac{\dot{M}}{\dot{F}} = 0$$

再看差模增益，以图 Section65-39 为例。

为了获得 \dot{M} ，画出更清晰的图 Section65-41，图中红色三角代表输出接地($u_o = 0$)。在输入端施加 u_1 后， \dot{M} 为：

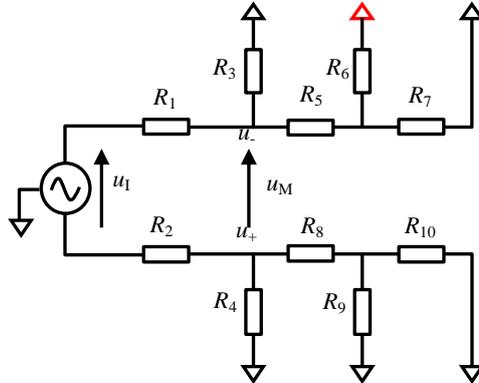


图 Section65-41 求解差模时的 M

$$\dot{M} = \frac{\dot{u}_+|_{u_o=0} - \dot{u}_-|_{u_o=0}}{u_1} = \frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})}$$

为了获得 \dot{F} ，画出更清晰的图 Section65-42，图中正输入端为 0，据此可得：

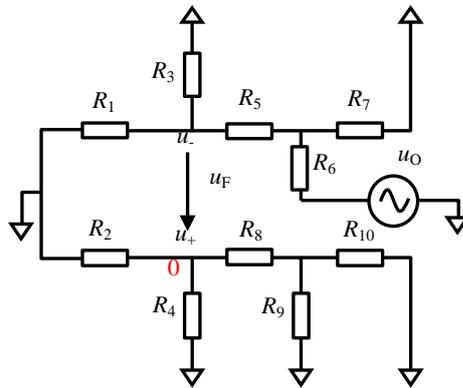


图 Section65-42 求解差模时的 F

$$\begin{aligned} \dot{F} &= \frac{\dot{u}_-|_{u_1=0} - \dot{u}_+|_{u_1=0}}{u_o} = \frac{\dot{u}_-|_{u_1=0}}{u_o} = \frac{R_7}{R_6 + R_7} \times \frac{R_1 // R_3}{R_6 // R_7 + R_5 + R_1 // R_3} \\ &= \frac{R_{10}}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4} \end{aligned}$$

因此，据式(Section60-6)得：

$$A_D = \frac{u_{OD}}{u_{ID}} = \frac{\dot{M}}{\dot{F}} = \frac{\frac{R_4 // (R_8 + R_9 // R_{10})}{R_2 + R_4 // (R_8 + R_9 // R_{10})}}{\frac{R_{10}}{R_9 + R_{10}} \times \frac{R_2 // R_4}{R_9 // R_{10} + R_8 + R_2 // R_4}}$$

(7)

结果与式(6)完全相同。读者可以数一数两种方法的页面，体会方框图法的好处。

可变增益分析

最后让我们乘胜追击，挑战一下图 Section65-40，就是外部电阻改变增益，使其介于

1-10 之间的电路。当时我说厌倦了，也确实是，利用传统的虚短虚断法太费劲了。

为求解 \dot{M} ，将原电路整理成图 Section65-43。由于电路是上下完全对称的，输入信号的中心是 0 电位，因此外接电阻 R_G 的中心也是 0 电位。这样，就可以只分析下半部，得到 \dot{M} ：

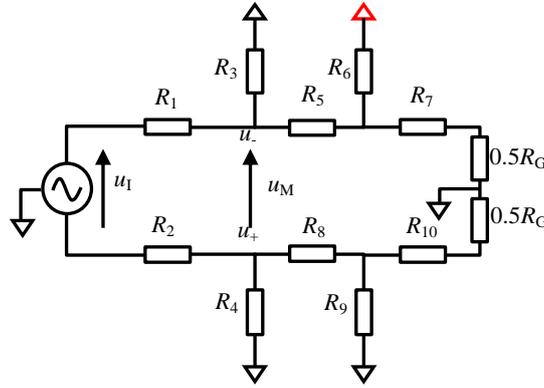


图 Section65-43 求解差模时的 M (含 R_G)

$$\dot{M} = \frac{\dot{u}_+|_{u_O=0} - \dot{u}_-|_{u_O=0}}{u_1} = \frac{R_4 // (R_8 + R_9 // (R_{10} + 0.5R_G))}{R_2 + R_4 // (R_8 + R_9 // (R_{10} + 0.5R_G))}$$

$$\dot{M} = 0.0369; R_G = 0$$

$$\dot{M} = 0.0370; R_G = \infty$$

可见 M 变化不大。

为求解 \dot{F} ，将原电路整理成图 Section65-44，进一步简化得到图 Section65-45。

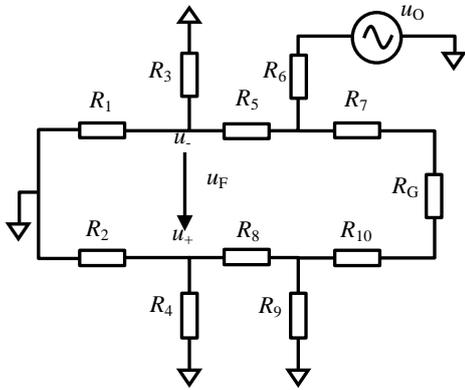


图 Section65-44 求解差模时的 F (含 R_G)

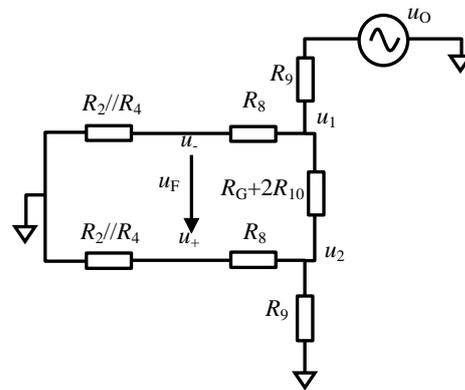


图 Section65-45 简化图

$$u_1 = u_O \frac{R_A}{R_A + R_9}$$

$$R_A = R_B // (R_G + 2R_{10} + R_B // R_9) = \frac{R_B \times (R_G + 2R_{10} + R_B // R_9)}{R_B + (R_G + 2R_{10} + R_B // R_9)}$$

$$R_B = R_8 + R_2 // R_4$$

$$u_- = u_1 \frac{R_2 // R_4}{R_8 + R_2 // R_4}$$

$$u_2 = u_1 \frac{R_B // R_9}{R_G + 2R_{10} + R_B // R_9}$$

$$u_+ = u_2 \frac{R_2 // R_4}{R_8 + R_2 // R_4}$$

$$u_F = u_- - u_+ = (u_1 - u_2) \frac{R_2 // R_4}{R_8 + R_2 // R_4} = u_1 \left(1 - \frac{R_B // R_9}{R_G + 2R_{10} + R_B // R_9}\right) \frac{R_2 // R_4}{R_8 + R_2 // R_4}$$

$$= u_O \frac{R_A}{R_A + R_9} \times \frac{R_G + 2R_{10}}{R_G + 2R_{10} + R_B // R_9} \times \frac{R_2 // R_4}{R_8 + R_2 // R_4}$$

将 R_A 用前式代入，并做化简处理得：

$$\dot{F} = \frac{R_B \times (R_G + 2R_{10})}{R_B \times (R_G + 2R_{10} + R_B // R_9) + R_9(R_B + (R_G + 2R_{10} + R_B // R_9))} \times \frac{R_2 // R_4}{R_8 + R_2 // R_4}$$

$$\frac{1}{\dot{F}} = \frac{R_8 + R_2 // R_4}{R_2 // R_4} \times \frac{R_B \times (R_G + 2R_{10} + R_B // R_9) + R_9(R_B + (R_G + 2R_{10} + R_B // R_9))}{R_B \times (R_G + 2R_{10})}$$

$$= \frac{R_8 + R_2 // R_4}{R_2 // R_4} \times \left(1 + \frac{R_B // R_9 + R_9 + \frac{R_9(R_B // R_9)}{R_B}}{R_G + 2R_{10}} + \frac{R_9}{R_B}\right)$$

根据式(Section60-6)得：

$$A_D = \frac{u_{OD}}{u_{ID}} = \frac{\dot{M}}{\dot{F}} = \dot{M} \times \frac{R_8 + R_2 // R_4}{R_2 // R_4} \times \left(1 + \frac{R_B // R_9 + R_9 + \frac{R_9(R_B // R_9)}{R_B}}{R_G + 2R_{10}} + \frac{R_9}{R_B}\right)$$

将不变项用数值代入，得：

$$A_D = \frac{u_{OD}}{u_{ID}} = \frac{\dot{M}}{\dot{F}} \approx 0.037 \times 24.4 \times \left(1.106574 + \frac{200}{R_G + 2R_{10}}\right) \approx 1 + \frac{180\text{k}\Omega}{R_G + 20\text{k}\Omega}$$

此公式与数据手册给出的公式完全一致。

最后结论

LT1990 是一个差动放大器，常用于检测高侧或者低侧的负载电流。其输出表达式为：

$$u_O = V_{REF} + A_D \times u_{ID}$$

当 GAIN1 和 GAIN2 都接 REF 脚时， $A_D=10$ ；

当 GAIN1 和 GAIN2 都悬空时， $A_D=1$ ；

当 GAIN1 和 GAIN2 之间接 R_6 时：

$$A_D \approx 1 + \frac{180\text{k}\Omega}{R_G + 20\text{k}\Omega}$$

学习任务和思考题

1、电路如图 Section65-46 所示。运放为理想的，场效应晶体管 2N7000 的 $U_{G_{STH}}=2V$ ， $K=0.0502A/V^2$ 。

- 1) 分析输出电压与负载电流的关系。
- 2) 电路能够检测的最大负载电流是多少？

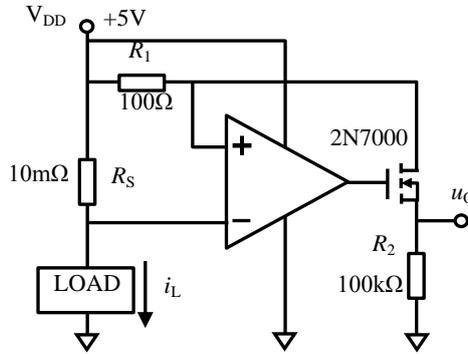


图 Section65-46 习题 1 图

2、电路如图 Section65-47 所示，图中 CD4016B 是一个多路模拟开关，其中 1 脚和 2 脚之间（由 13 脚控制）、3 脚和 4 脚之间（由 5 脚控制）、8 脚和 9 脚之间（由 6 脚控制），分别是受控的开关。当控制端电平为高，开关导通电阻约为几百 Ω，且有 10Ω 数量级的非平坦特性（即输入电压不同，导通电阻有区别）；当控制端电平为低，对应管脚之间断开，漏电流约为 0.1nA（15V 时，等效开路电阻约为 150GΩ）。

- 1) 分析电路的功能。
- 2) 分析此电路如何克服模拟开关的导通电阻以及导通电阻非平坦特性的影响？

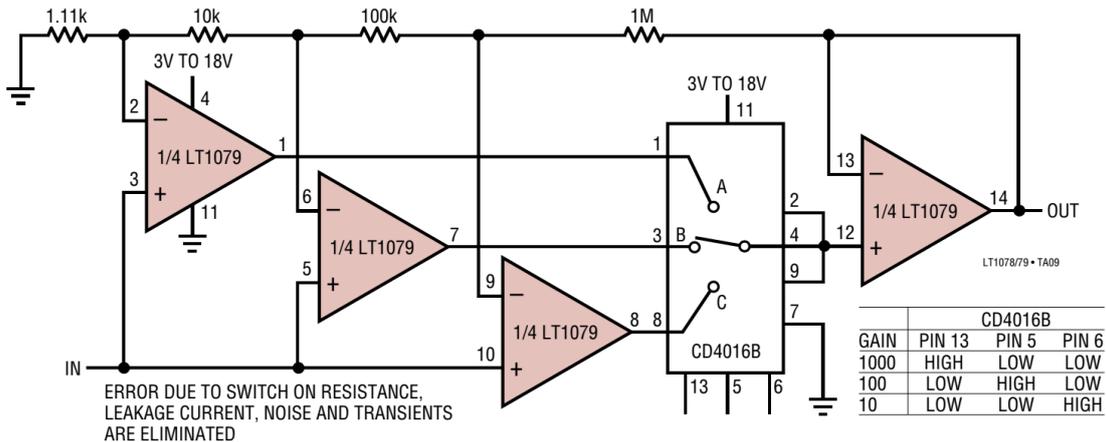


图 Section65-47 习题 2 图

3、电路如图 Section65-48 所示，图中 LT1990 为本节举例 19 所述的差动放大器。分析电路功能。

4、电路如图 Section65-49 所示，图中 LT1990 为本节举例 19 所述的差动放大器。分析电路功能。

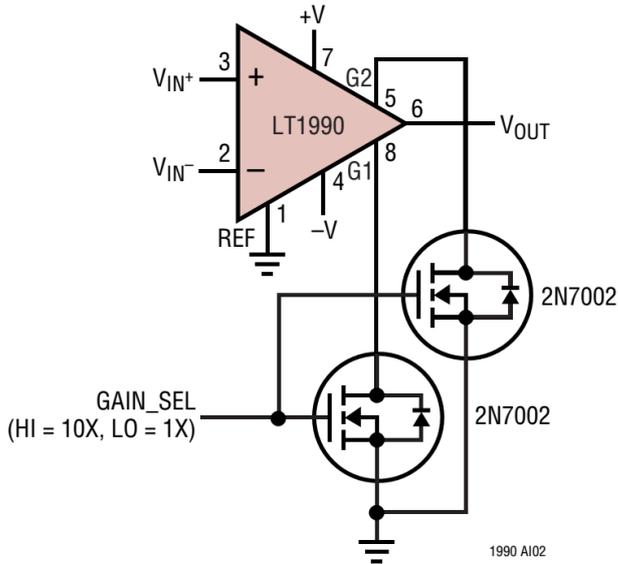


图 Section65-48 习题 3 图

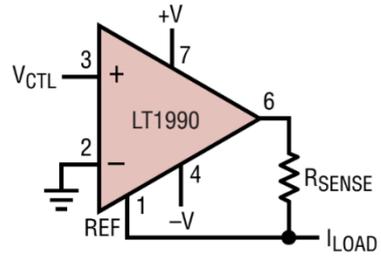


图 Section65-49 习题 4 图

5、电路如图 Section65-50 所示，图中 LT1990 为本节举例 19 所述的差动放大器。分析电路功能，陈述与第 4 题电路的区别。

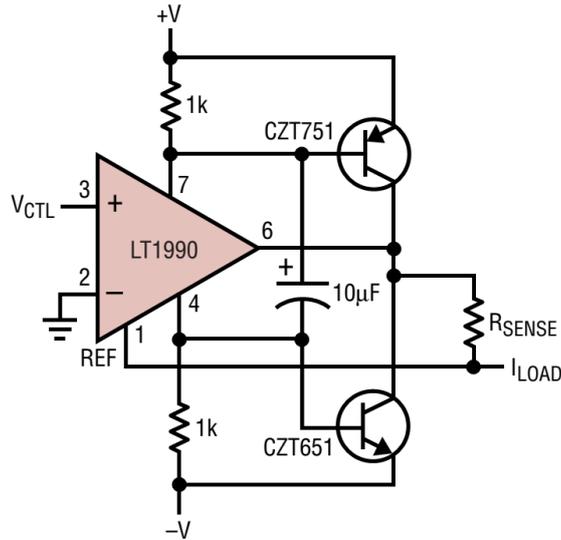


图 Section65-50 习题 5 图

Section66. 负反馈电路分析方法三：大运放法

有一些看似复杂的电路，如果能够将其分解为一个多级高增益放大电路和反馈网络的集合，则可以将其中的多级高增益放大电路，用一个大运放 (Macro Operational Amplifier: MOPA) 代替，即在电路中找到大运放的正、负输入端和输出端，用一个大运放符号替换其中的复杂电路，以简化分析。

举例 1：串联型复合放大电路

图 Section66-1a 是一个高增益复合放大电路。图中的 AD8603 是一款精密运放，但是

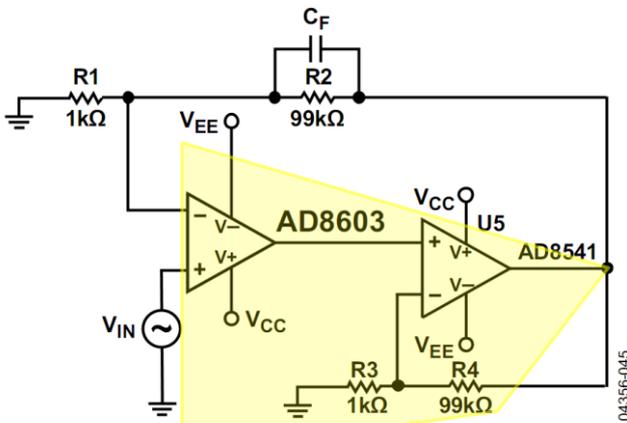


Figure 45. High Gain Composite Amplifier

图 Section66-1a：串联型复合放大器

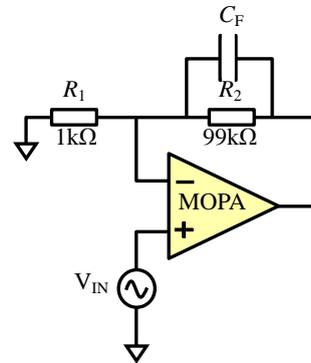


图 Section66-1b：大运放等效

它的带宽较小，要实现 100 倍放大，其通频带就会很窄。为了实现高增益下较宽的带宽，增加了一级 AD8541 实现的 100 倍放大，以补偿高频下 AD8603 的开环增益下降。

此时，可以将 AD8541 组成的 100 倍放大，视为 AD8603 内部又增加了一级放大环节，形成了一个新的大运放，如图 Section66-1a 中黄色区域，就可以演变成图 Section66-1b 中的 MOPA (大运放)。对图 Section66-1b 电路的分析，就很简单了。

举例 2：多级含负反馈 BJT 放大电路

图 Section66-2a 是一个由三个 BJT 管组成的多级放大电路，含有负反馈。这样的电路，要使用动态等效电路去分析，读者将陷入极为复杂的电路计算。至少我，至今还没有动过这样的念头，这实在太可怕了。用大运放分析法，可以简化分析。

首先，我们将反馈通路从 R_F 处断开，单纯看多级放大器。这是一个三级放大电路：由第一级放大、中间的共集电极放大、后级的共射极放大串联组成。它的开环增益主要取决于第一级和最后一级，一般可达几千倍到上万倍。对信号通路来说，较大的电容都可视为短路，此时该级联放大器具有两个输入端：④端和⑤端。从④端到输出端，是同相放大（共射极反相+共集电极同相+共射极反相），从⑤端进入的信号，第一级放大属于共基极放大，为同相，第二级第三级与前述相同，因此，从⑤端到输出端为反相放大。

所以，可以定义④端为大运放的正输入端，⑤端为大运放的负输入端。加上输出端 u_{o3} ，就组成了大运放的关键三个管脚。

至此，电路可以简化为图 Section66-2b。对此电路的分析，就简单多了。该电路的闭环电压增益约为：

$$A_{uf} = 1 + \frac{R_F}{R_{E1B}}$$

可能会有读者产生疑惑：这个电路中④端和⑤端之间，存在 0.7V 电位差，怎么能够按照运放的虚短分析呢？④端和⑤端都存在电流，又怎能使用虚断呢？

首先说虚短的问题。我们在分析闭环电压增益时，其实考虑的不是静态值，而是动态的信号值。我们说④端和⑤端之间是虚短的，是指④端的动态信号幅度，与⑤端的动态信号幅度相等，比如④端是在静态的 5V 基础上叠加了一个 10mV 的正弦波，那么⑤端可能是在 43mV 的基础上叠加了一个 9.99mV 的正弦波，两者同相。那么④端和⑤端的动态电位差只有 0.01mV 的正弦波。这与虚短是吻合的。

再说虚断。图中 i_1 只要远大于 i_3 ，虚断就是成立的。因为 u_{o1} 的电压幅度一定远远小于 u_{o3} 的电压幅度（后级还有两级放大），如果电阻 R_F 和 R_{C1} 属于相同数量级，那么 u_{o1} 近似为 i_3 和 R_{C1} 的乘积，因此可知 i_3 一定远远小于 i_1 。虚断成立。注意，这里的电压和电流均属动态值，与静态值毫无关系。

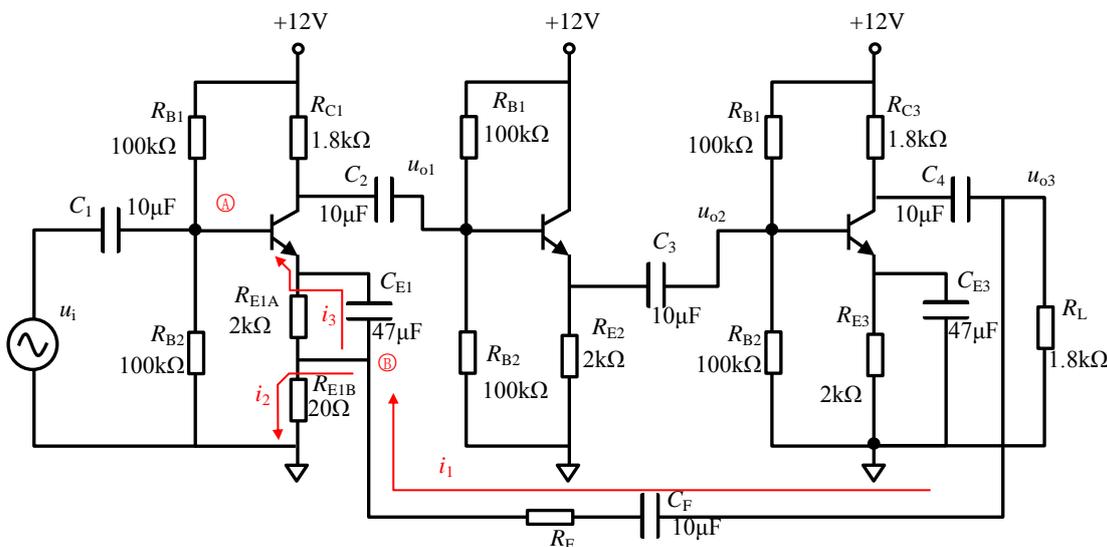


图 Section66-2a 多级含负反馈 BJT 放大电路

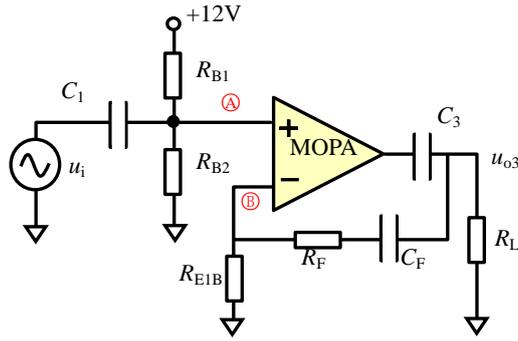


图 Section66-2b 多级 BJT 电路的大运放等效

举例 3：多级含负反馈差动放大电路

图 Section66-3a 是一个含有负反馈的差动放大电路。晶体管 Q1 的门极作为一个输入端，晶体管 Q2 的门极则为另一个输入端，图中节点 14 是输出端。从输入端到输出端之间存在很大的电压增益。这就形成了一个大运放。

首先要确定哪个是正输入端。Q1 的门极加入一个正变化量，则 Q1 的漏极输出负变化量（共源极放大电路），Q7 为共射极放大电路，为反相的，则其输出为正变化量，Q8 为跟随器，则其输出为节点 14，也为正变化量。因此，Q1 的门极为正输入端。同理，可知，Q2 的门极一定为负输入端。至此，将电路简化为图 Section66-3b 所示，此为一个同相比例器，闭环电压增益为 10 倍。

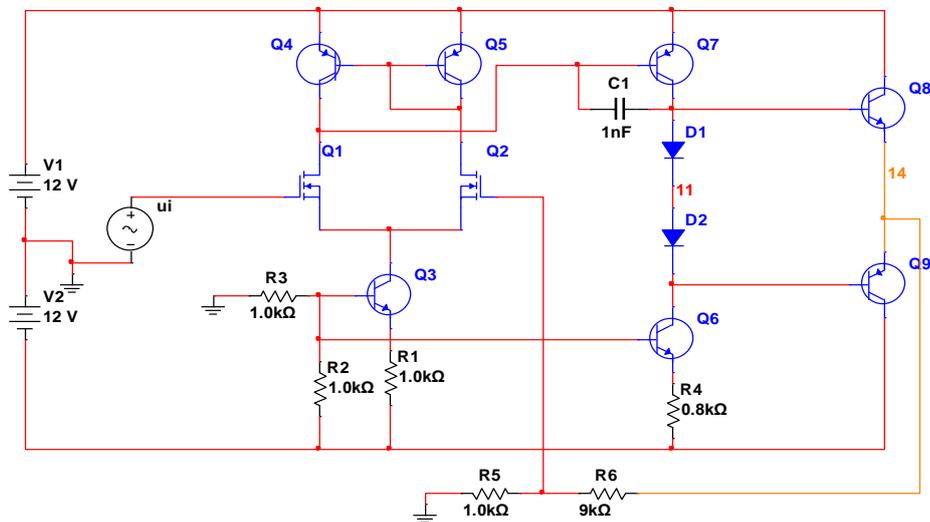


图 Section66-3a 多级含负反馈的差动放大电路

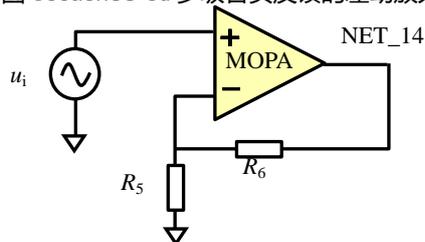


图 Section66-3b 多级差动放大电路的大运放等效

举例 4：基于光电耦合器的隔离放大器

光电耦合器(photoelectric coupler), 也称光耦合器(optocoupler), 简称光耦, 由发光二极管和感光晶体管集成在一个密闭遮光腔内, 如图 Section66-4 所示。常见的光耦有两种类型, 一种是左图所示的 4 脚封装, 其晶体管的基极不对外; 另一种如右图所示 5 脚封装, 具有基极管脚。晶体管集电极电流受控于二极管发光强度, 是其核心原理。



图 Section66-4 光电耦合器

光耦常用于数字信号的隔离传输。所谓的隔离传输, 是指两个系统之间的供电是没有电气联系的, 相互浮空的, 能耐受足够高的电位差, 且信号能够在两个系统之间传递。两个系统之间的隔离传输, 具有保护后级、抵抗共模干扰、提高系统可靠性等作用, 在复杂电磁环境中应用广泛。

隔离传输的信号, 可以是数字信号, 也可以是模拟信号。实现隔离传输的方式一般有三种, 变压器耦合、光电耦合, 以及电容耦合。

如图 Section66-5, 左侧的 $5V_A$ 和三角地, 是前端的数字供电, 右侧的 $3.3V_B$ 和“三横线”地, 是后级的数字供电, 两者之间是浮空隔离的。从图中看出, 左侧红色区域, 与右侧绿色区域是没有电气联系的, 只要“光”存在于两者之间, 确实是电气隔离的。当输入的数字量改变时, 会导致二极管或者熄灭, 或者点亮, 引起感光晶体管或者完全截止, 或者饱和导通, 进而引起 R_2 下端电位发生变化, 后面的“非门”会输出相应的高低电平。

这样, 就实现了前级和后级之间即隔离, 又有数字信号传输过去的功能。

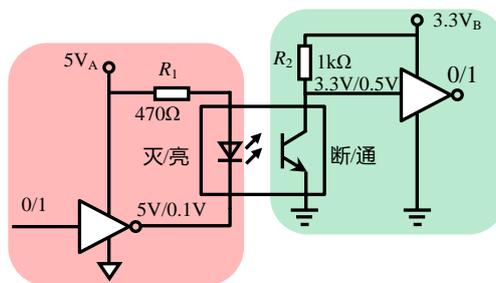


图 Section66-5 光电耦合器组成的数字信号隔离

但是, 由于光耦内部的发光二极管具有单向导电性和严重的非线性, 直接使用光耦传输模拟信号, 是困难的。巧妙地, 将光耦至于放大电路反馈环内, 可以克服其非线性, 实现模拟信号的隔离传输, 电路如图 Section66-6 所示。

电路的核心在于使用了两个性能完全一致的光耦 OC1 和 OC2, 它们具有相同的输出和传输特性。

看运放 A1 组成的电路, 它的输出经过 OC1 的发光管, 回送到 T1 的集电极, 即运放的正输入端, 进而影响输出, 这构成了一个闭环反馈。我们必须分析这个闭环的反馈极性: 假设 A1 输出为 \ominus , 则它会增大二极管发光电流, 进而引起 T1 的集电极电流增大, 导致图中 u_3 节点出现 \ominus , A1 的输出也为 \ominus , 构成负反馈。这样, A1 的两个输入端就可以保证为

虚短。

让我们先假设电容 C_1 是开路的。此时，节点 u_2 将与 u_1 完全相同。根据虚短，可知：

$$u_3 = u_2 = u_1$$

此时再看看 OC2，一个奇妙的事情发生了：由于 OC1 和 OC2 的发光二极管是串联的，因此流过两个发光管的电流是相同的，再由于 OC1 和 OC2 式完全匹配的，当它们的二极管电流相同时，T1 和 T2 的外部电路又完全相同——都是发射极接负电源，集电极通过 $10\text{k}\Omega$ 电阻接到正电源上，如果两个电源的压差完全相同，那么，两个晶体管 T1 和 T2 的 u_{CE} 就完全相同。因此，在 u_4 节点，就出现了基于 GND2 的，与 u_3 基于 GND1 完全相同的波形。

$$u_{4_GND2} = u_{3_GND1}$$

经过 A2 组成的 2 倍放大电路，则有：

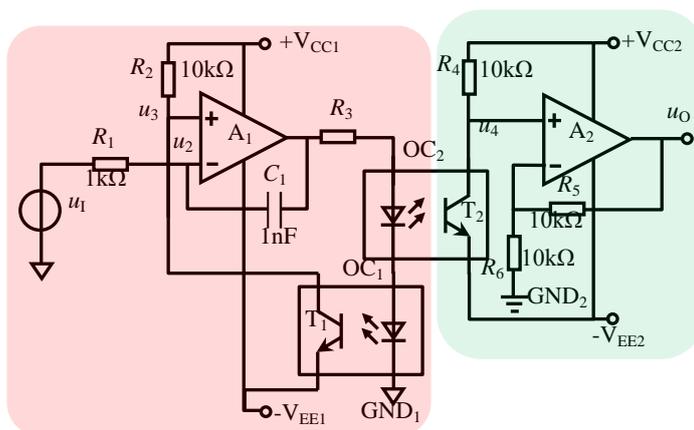


图 Section66-6 匹配对光电耦合器组成的模拟信号隔离放大

$$u_{O_GND2} = \frac{R_5 + R_6}{R_6} u_{4_GND2} = 2u_{3_GND1} = 2u_{1_GND1}$$

而 OC2 在此实现了前级红色区域和后级绿色区域的电气隔离。整个电路实现了电气隔离，且实现了信号的 2 倍放大。

由于发光二极管在整个反馈环内部，根据负反馈对非线性的抑制（参见 Section63）结论，可知此电路大幅度降低了光耦的非线性影响，当输入为纯净正弦波时，输出失真度可以做到 1% 以下，较好实现了模拟信号的隔离放大。

如果用大运放思路，可将运放 A1 和 OC2、OC1、T1 和 R2 组成的整个电路视为一个大运放，由于增加的这些电路起到了反相作用，可将 A1 的正输入端视为负输入端，而负输入端为正输入端，这就是一个跟随器。

回过头来，再看看 C_1 的作用。当电容不存在时，A1 的反馈环是由发光管、感光管回送的，它存在很严重的延时，使得 A1 对高频变化的负反馈发生滞后，容易引起 A1 工作异常。此时，在 A1 的输出端和负输入端之间增加一个小电容 C_1 ，会保证它们之间建立一个更加快速的反馈通路，保证 A1 容易建立负反馈。当输入信号频率不是很高时， C_1 的容抗足够大，在正常工作时可视为开路。

Section67. 负反馈电路分析方法四：环路方程法

有些含有负反馈的电路，难以直接使用虚短虚断法，也难以使用大运放法进行简化。此时，可以使用更为普适的环路方程法。可以说，对任何含有负反馈的电路，只要你足够耐心，使用环路方程法，总是能够得出正确的结论。

举例 1：单管含反馈放大电路

图 Section67-1 是一个单管放大器，电路以 R_B 为环路，形成负反馈。在保证静态工作点合适的情况下，求解电路的电压增益。

如果按照大运放法，可将晶体管和 R_C 配合视为一个增益较高的大运放，由此形成的大运放等效图如图 Section67-2 所示。当输入信号频率较高时，输入耦合电容 C_1 、输出耦合电容 C_2 都可视为短路。此电路演变为一个反相比例器，利用虚短虚断，可以求得：

$$A_{uf} = \frac{u_o}{u_i} = -\frac{R_B}{R_S} \quad (1)$$

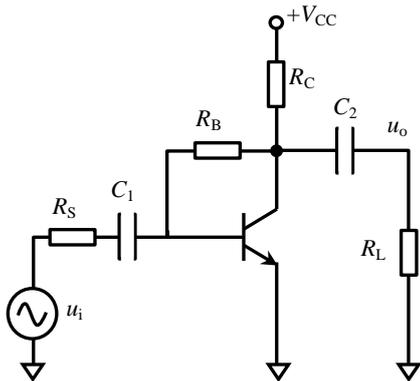


图 Section67-1 单管含反馈放大电路

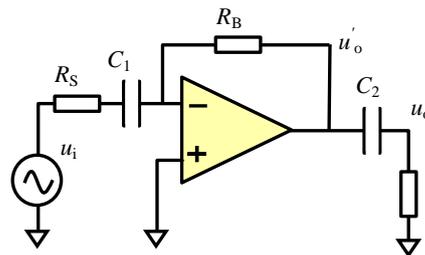


图 Section67-2 大运放法等效

但是，实际情况却与上述分析不吻合。

环路方程法，是尽量不做任何假设，画出电路的完整反馈环路，列出环路中的全部节点方程，用精确求解的方法获得结果。

将电路中的晶体管用微变等效模型代入，得到含有反馈环路的完整动态等效电路如图 Section67-3 所示。

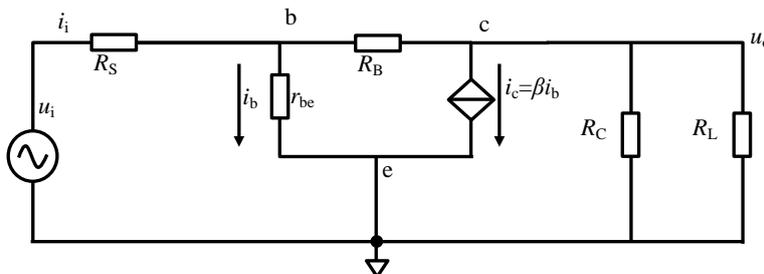


图 Section67-3 含反馈环路的完整动态等效电路

节点 b 电流方程：

$$\frac{u_i - u_b}{R_S} = \frac{u_b}{r_{be}} + \frac{u_b - u_o}{R_B}$$

化简解得：

$$\begin{aligned} r_{be}R_B u_i - r_{be}R_B u_b &= R_S R_B u_b + r_{be}R_S u_b - r_{be}R_S u_o \\ u_b(R_S R_B + r_{be}R_S + r_{be}R_B) &= r_{be}R_B u_i + r_{be}R_S u_o \\ u_b &= \frac{r_{be}R_B u_i + r_{be}R_S u_o}{R_S R_B + r_{be}R_S + r_{be}R_B} \end{aligned}$$

(2)

节点 c 电流方程：

$$\beta \frac{u_b}{r_{be}} = \frac{u_b - u_o}{R_B} - \frac{u_o}{R'_L}$$

将式(2)代入：

$$\beta \frac{R_B u_i + R_S u_o}{R_S R_B + r_{be}R_S + r_{be}R_B} = \frac{\frac{r_{be}R_B u_i + r_{be}R_S u_o}{R_S R_B + r_{be}R_S + r_{be}R_B} - u_o}{R_B} - \frac{u_o}{R'_L}$$

继续化简：

$$\begin{aligned} &\beta \frac{R_B u_i}{R_S R_B + r_{be}R_S + r_{be}R_B} + \beta \frac{R_S u_o}{R_S R_B + r_{be}R_S + r_{be}R_B} \\ &= \frac{r_{be}R_B u_i}{R_B(R_S R_B + r_{be}R_S + r_{be}R_B)} + \frac{r_{be}R_S u_o}{R_B(R_S R_B + r_{be}R_S + r_{be}R_B)} - \frac{u_o}{R_B} - \frac{u_o}{R'_L} \\ u_i &\left(\frac{\beta R_B - r_{be}}{R_S R_B + r_{be}R_S + r_{be}R_B} \right) \\ &= u_o \left(-\beta \frac{R_S}{R_S R_B + r_{be}R_S + r_{be}R_B} + \frac{r_{be}R_S}{R_B(R_S R_B + r_{be}R_S + r_{be}R_B)} - \frac{1}{R_B} - \frac{1}{R'_L} \right) \end{aligned}$$

解得：

$$\begin{aligned} A_{uf} = \frac{u_o}{u_i} &= \frac{\frac{\beta R_B - r_{be}}{R_S R_B + r_{be}R_S + r_{be}R_B}}{-\beta \frac{R_S}{R_S R_B + r_{be}R_S + r_{be}R_B} + \frac{r_{be}R_S}{R_B(R_S R_B + r_{be}R_S + r_{be}R_B)} - \frac{1}{R_B} - \frac{1}{R'_L}} \\ &= -\frac{\beta R_B - r_{be}}{\beta R_S - \frac{r_{be}}{R_B} R_S + \frac{R_S R_B + r_{be}R_S + r_{be}R_B}{R_B} + \frac{R_S R_B + r_{be}R_S + r_{be}R_B}{R'_L}} \\ &= -\frac{\beta R_B - r_{be}}{\beta R_S - \frac{r_{be}}{R_B} R_S + R_S + \frac{r_{be}}{R_B} R_S + r_{be} + \frac{R_S R_B + r_{be}R_S + r_{be}R_B}{R'_L}} \\ &= -\frac{\beta R_B - r_{be}}{\beta R_S + R_S + r_{be} + \frac{R_S R_B + r_{be}R_S + r_{be}R_B}{R'_L}} \end{aligned}$$

(3)

显然，式(3)为标准答案，与式(1)是不同的。利用环路方程法，虽然麻烦，但是准确。用仿真软件对该电路进行实测，与式(3)是吻合的。

举例 2：电流反馈型运算放大器(Current Feedback Amplifier-CFA)

多数运算放大器的内部结构类似于图 Section62-3 所示，这属于电压反馈型运放 (Voltage Feedback Amplifier-VFA)。在运放家族中，还有一类运放，被称为电流反馈运算放大器。电流反馈型运放的内部结构如图 Section67-4 所示。求解该电路的输入输出关系。

电流反馈型运放的正输入端是一个高阻输入、低阻输出的跟随器，跟随器输出阻抗为 Z_B ，此端作为运放的负输入端，在外部连接配合下， Z_B 上流过的电流 i 是放大器的核心输入，此电流被内部电路映射为一个受控电流源，受控电流源流经内部一个很大的阻抗 Z ，产生一个电压信号，该电压信号经过一个含有低输出阻抗 Z_O 的跟随器，送达输出端。

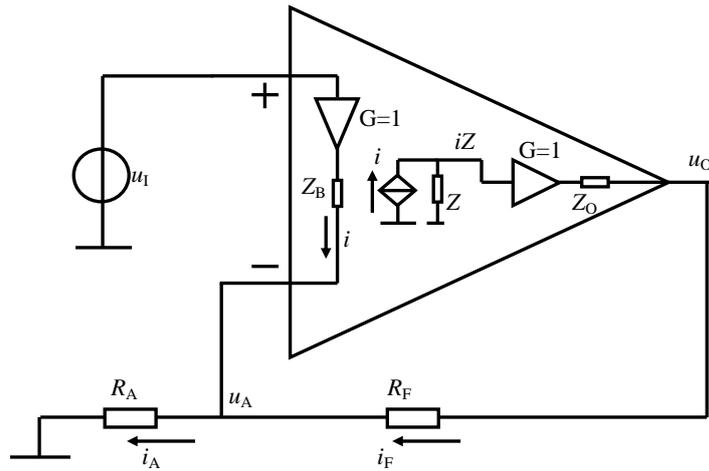


图 Section67-4 电流反馈型运算放大器组成的同相放大器

据此，设运放负输入端对地电位为 u_A ，假设输出阻抗 $Z_O=0$ ，有下式成立：

$$i = \frac{u_I - u_A}{Z_B}, i_F = \frac{u_O - u_A}{R_F}, i_A = \frac{u_A}{R_A}, i_A = i + i_F \quad (4)$$

另 $u_O = iZ$ ，(忽略了内部跟随器误差，以及输出阻抗的影响) 得：

$$u_A = u_I - iZ_B = u_I - \frac{u_O}{Z} Z_B \quad (5)$$

据式(4)得：

$$\frac{u_A}{R_A} = \frac{u_I - u_A}{Z_B} + \frac{u_O - u_A}{R_F}$$

将式(5)代入，整理得：

$$u_O \left(R_F R_A \frac{Z_B}{Z} + Z_B R_A + (R_A + R_F) \frac{Z_B^2}{Z} \right) = u_I Z_B (R_A + R_F)$$

$$A_{uc} = \frac{u_O}{u_I} = \frac{R_A + R_F}{R_A} \times \frac{1}{1 + \frac{R_F + Z_B \frac{R_A + R_F}{R_A}}{Z}} \quad (6)$$

式中，电流反馈放大器的主要放大能力来自于非常大的 Z ，使得后一项分母近似为 1。则式(6)变为

$$A_{uc} = \frac{u_O}{u_I} \approx \frac{R_A + R_F}{R_A}$$

类似的分析可以得出，对反相输入放大器来说，其电压增益为

$$A_{uc} = \frac{u_o}{u_i} \approx -\frac{R_F}{R_A}$$

对于同相比例器（图 Section67-4）和反相比例器电路，用电流反馈型运放 CFA 代替传统的电压反馈型运放 VFA，看起来结果没有发生明显变化。这导致很多成熟的电路，既可以用 VFA 实现，也可以用 CFA 实现，这让设计者放松了警惕。

其实，两者区别还是蛮大的，至少随意的替换是不被允许的。本书不会深入介绍这种复杂的内部不同和外部区别，仅介绍一些简单的概念。

第一，CFA 具有天生的更好的频率特性，能实现高增益宽带放大，以及具备较大的压摆率。因此，在高频、高增益、大输出幅度放大环节，首选 CFA。

第二，CFA 一般不遵循 VFA 具备的“增益带宽乘积为常数”的规律。对于 VFA 电路来说，当闭环增益上升 10 倍，一般来说，其带宽会下降为原先的 1/10。而对于 CFA 电路来说，当闭环增益上升 10 倍，其带宽的下降并不强烈，可能是原先的 1/2 或者 1/3。

第三，CFA 电路对外部电阻的要求远比 VFA 严格。制作一个电压跟随器时，VFA 只需要一根反馈的导线，将输出回送到负输入端即可，而 CFA 需要一个指定的电阻将输出回送到负输入端。在 VFA 电路中，在一定范围内，将反馈电阻和增益电阻同比例变化，对电路性能的影响很小，而在 CFA 电路中，这种同比例变化是禁止的。或者说，一个 CFA 组成的同相比例器，当增益确定后，其反馈电阻和增益电阻的阻值，是基本确定的，不能随意变化。

第四，由于 CFA 的两个输入端结构完全不同，这导致很多利用运放输入端对称性做出的电路，就不能使用 CFA 实现。比如差动放大器。

第五，在频率特性上，特别是滤波器设计中，要更换运放为 CFA，必须缜密考虑。

3.4. 实际运算放大器

此前使用的运算放大器，多数属于理想放大器：输入阻抗无穷大、开环增益无穷大、带宽无穷大、输入输出严格遵循过零点线性比例关系，等等。但是，我们能够买到的，由芯片生产商提供给用户的运算放大器，没有一个是理想的。

本节讲述实际运算放大器是怎么制成的，它们和理想运放有什么区别，衡量这些非理想特性的主要技术参数有哪些，以及这些非理想特性对实际电路有什么影响，最后使用实际运算放大器完成一个设计。

Section68. 用晶体管自制一个运算放大器

用晶体管自行制作一个运算放大器，首先需要明确设计目标：

- 1) 它有两个电源管脚：正电源、负电源，没有接地脚。有两个输入管脚，它们是差分输入的。有一个输出管脚。
- 2) 输入输出之间是直接耦合的，且近似满足： $u_{OUT} = A_{uo}(u_+ - u_-)$ 。
- 3) 其中开环增益 A_{uo} 应尽量大，一般需大于 10000。
- 4) 输入阻抗尽量大，输出阻抗尽量小。
- 5) 将其替代前述负反馈电路中的理想运放，多数情况下能够正常工作。

图 Section68-1 是我自己设计的一个运算放大器，设计中没有考虑集成电路生产工艺要求。因此它只是一个运放雏形。但是，用这个电路可以清晰说明运放是怎么制作的。

图中 5 个黑色圆圈分别表示：正电源、负电源、正输入端、负输入端、输出端。

首先，考虑到差分输入，因此第一级使用差动放大器结构，以 Q1、Q2 组成了差动放大器的核心。其次，考虑到要求输入阻抗足够大，选择 Q1、Q2 时采用了 MOSFET。

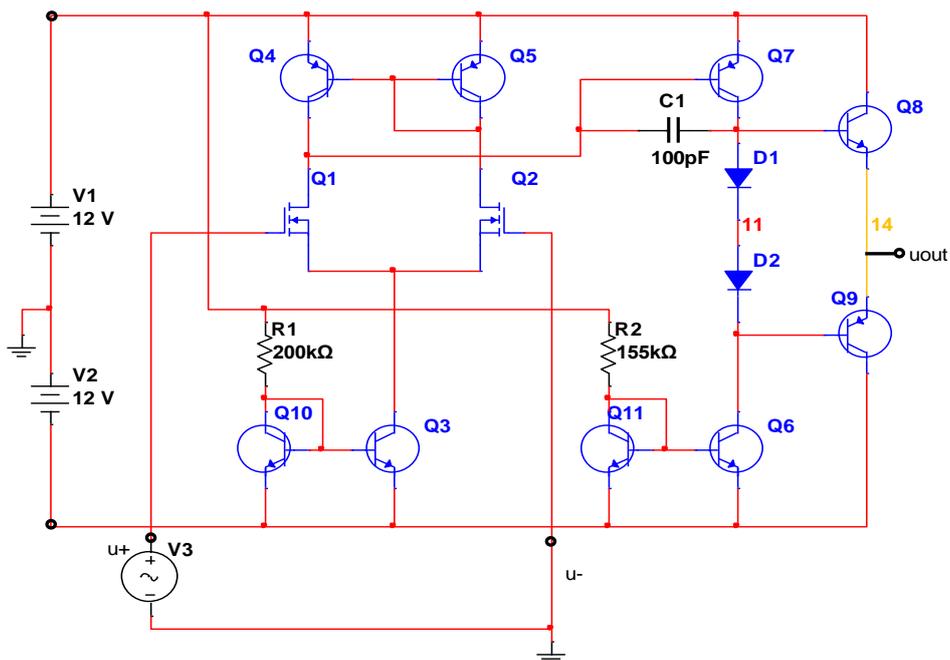


图 Section68-1 用晶体管实现的一个运算放大器雏形

为了提供较大的共模抑制比，差分放大器采用了恒流源作为 R_E 的设计，Q3 起到了恒流源作用，参见本书 Section34 内容。其中，Q3 的恒流特性是靠 Q10 和 Q3 组成的电流镜实现的。参见本书 Section35 内容。可以算出，Q3 集电极恒定电流约为：

$$I_{CQ3} = \frac{V_1 - V_2 - 0.7V}{R_1} = 118.5\mu A$$

为了提高第一级差分放大器的增益，差分放大器的 R_C 用恒流源负载代替，此内容请参考本书 Section30。所谓的恒流源，还是使用电流镜实现。图中 Q4 和 Q5 实现的就是恒流源负载。

差分放大器的输出为 Q1 的集电极，单端输出，此处完成了差分输入到单端输出的转换，此后的电路均为单端信号传递。

仅有一级放大不足以实现 10000 倍以上的开环增益，因此设计了第二级放大电路，由 Q7 实现，同样的，为了提高本级增益，也使用电流镜实现的恒流源负载代替电路中的 R_C ，电路中 Q11 和 Q6 组成恒流源负载为主放大器 Q7 服务。

Q7 的集电极输出，经过 Q8、Q9 组成的互补推挽输出级实现最终的输出，这种推挽设计，其实就是一对儿射极跟随器，有效降低了输出阻抗。

图中的两个二极管 D1 和 D2，是为降低输出端互补推挽电路产生的交越失真。

电路中全部信号传递，均没有使用电容隔直，因此满足直接耦合要求。

电路中的电容 C1，是一个小环负反馈电容，其值很小，可以用集成电路工艺实现，其作用在于给整个放大电路提供一个低通环节，使得放大电路在高频时增益急剧下降，以避免此运放形成负反馈电路时，出现自激振荡。关于自激振荡及如何避免，本书其它章节会涉及。

至此，整个运算放大器设计完毕，用 Multisim 对电路实施仿真，用仿真软件中的仪器对其进行初步的测量：

第一步，测量 0 输入时的输出情况：将两个输入端都接地，测量输出为 33mV 直流量。

第二步，测量小信号输入时的输出情况：

1) 将正输入端 u_+ 接入一个 10Hz 的正弦波，幅度为 0.1 μ V。将负输入端接地。用示波器观察输出端，看到一个幅度约为 21mV 的正弦波，含有大约 33mV 的直流分量，输出和输入同相。

2) 将负输入端 u_- 接入一个 10Hz 的正弦波，幅度为 0.1 μ V。将正输入端接地。用示波器观察输出端，看到一个幅度约为 21mV 的正弦波，含有大约 33mV 的直流分量，输出和输入反相。

3) 将负输入端接入的信号增大到 10 μ V，其余不变。用示波器观察输出端，看到一个正峰值约为 2.1V，负峰值约为 -2.2V 的正弦波，与输入反相。

4) 将负输入端接入的信号增大到 40 μ V，其余不变。用示波器观察输出端，看到一个正峰值约为 7.4V，负峰值约为 -10.5V 的正弦波，与输入反相。观察波形如图 Section68-2 所示。

至此，可以得出如下结论：第一，这个运放无法实现 0 输入时的 0 输出，固有的，它含有 33mV 的直流输出，这叫输出失调。第二，这个运放可以放大 10Hz 的信号，0.1 μ V 输入时，增益大约为 210000，当输入 40 μ V 时，正半周输出波形增益大约为 185000，负半

周输出波形增压大约为 262500，且从示波器已经能够明显看出，输出波形已经发生了失真。

第三步，测量运放的幅频特性，即增益随输入信号频率的变化情况。利用 Multisim 软件的分析功能，得到该运放的幅频特性和相频特性，如图 Section68-3 所示。

可以看出，该运放在超低频段具有 107.1787dB 的开环电压增益，即 $A_{uo} = 10^{\frac{107.1787}{20}} = 228526$ 倍。该运放具有上限截止频率为 $f_H = 34.7\text{Hz}$ 。

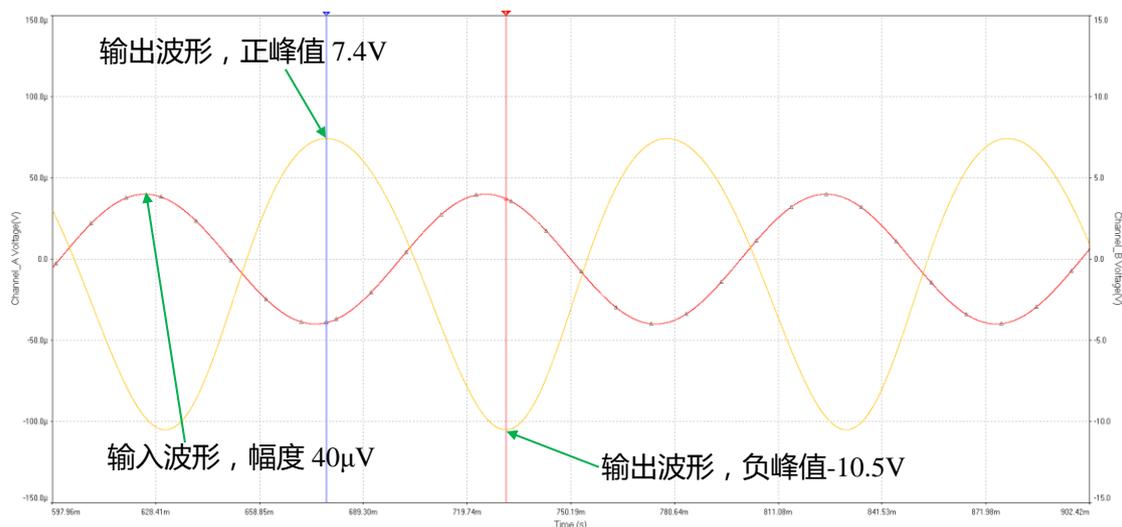


图 Section68-2 示波器观察波形 1

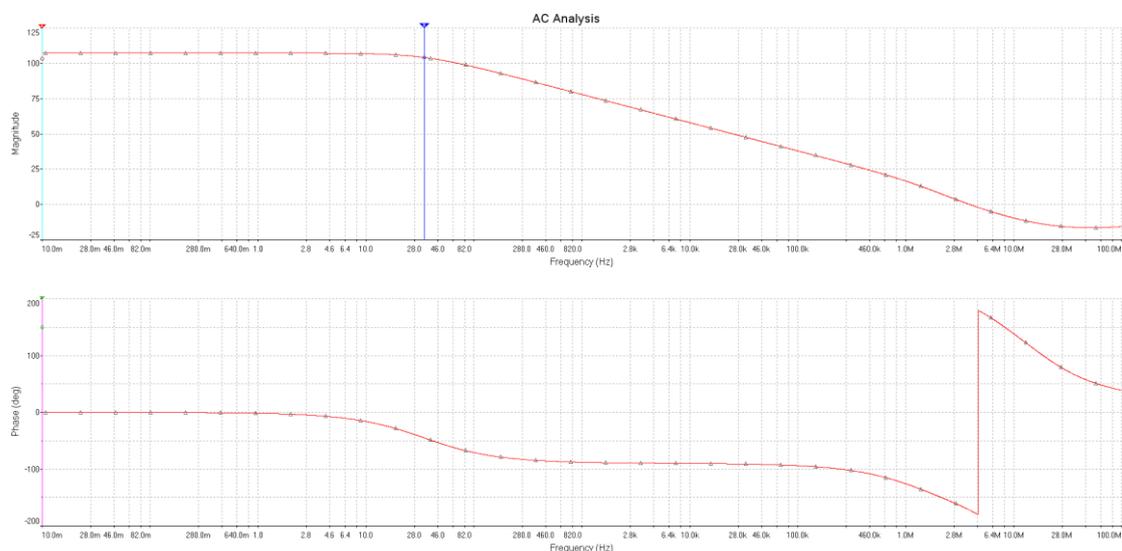


图 Section68-3 幅频特性和相频特性

第四步，测量输出电阻。在电路的输出端增加开关和 $1\text{k}\Omega$ 负载电阻，正输入端加载 $1\mu\text{V}$ 、 10Hz 正弦波，负输入端接地。断开开关时，测得输出有效值为 $155\text{mV}_{\text{rms}}$ ，闭合开关时，测得输出有效值为 84mV_{rms} ，可计算出输出电阻为：

$$r_o = R_L \frac{U_\infty - U_L}{U_L} = 1000 \times \frac{155 - 84}{84} = 845\Omega$$

第五步，将该运放电路代入前述的同相比比例器电路，如图 Section68-4 所示。给输入

加载峰值为 1V，频率为 1kHz 的正弦波信号，用示波器观察输入输出波形，如图 Section68-5 所示。可以看出，输入输出波形均很漂亮，确实实现了 10 倍放大。用仿真软件的分析功能，得到 10 倍闭环放大情况下的幅频特性，如图 Section68-6 所示，其低频增益为 19.9996dB，约为 10 倍，其上限截止频率扩展到 1.236MHz。注意，在 700kHz 附近，增益稍有隆起。

最后，可以试着看看此闭环放大电路，在输入信号加大后的输出失真。如图 Section68-7 所示。可以说，此自制运放是成功的。

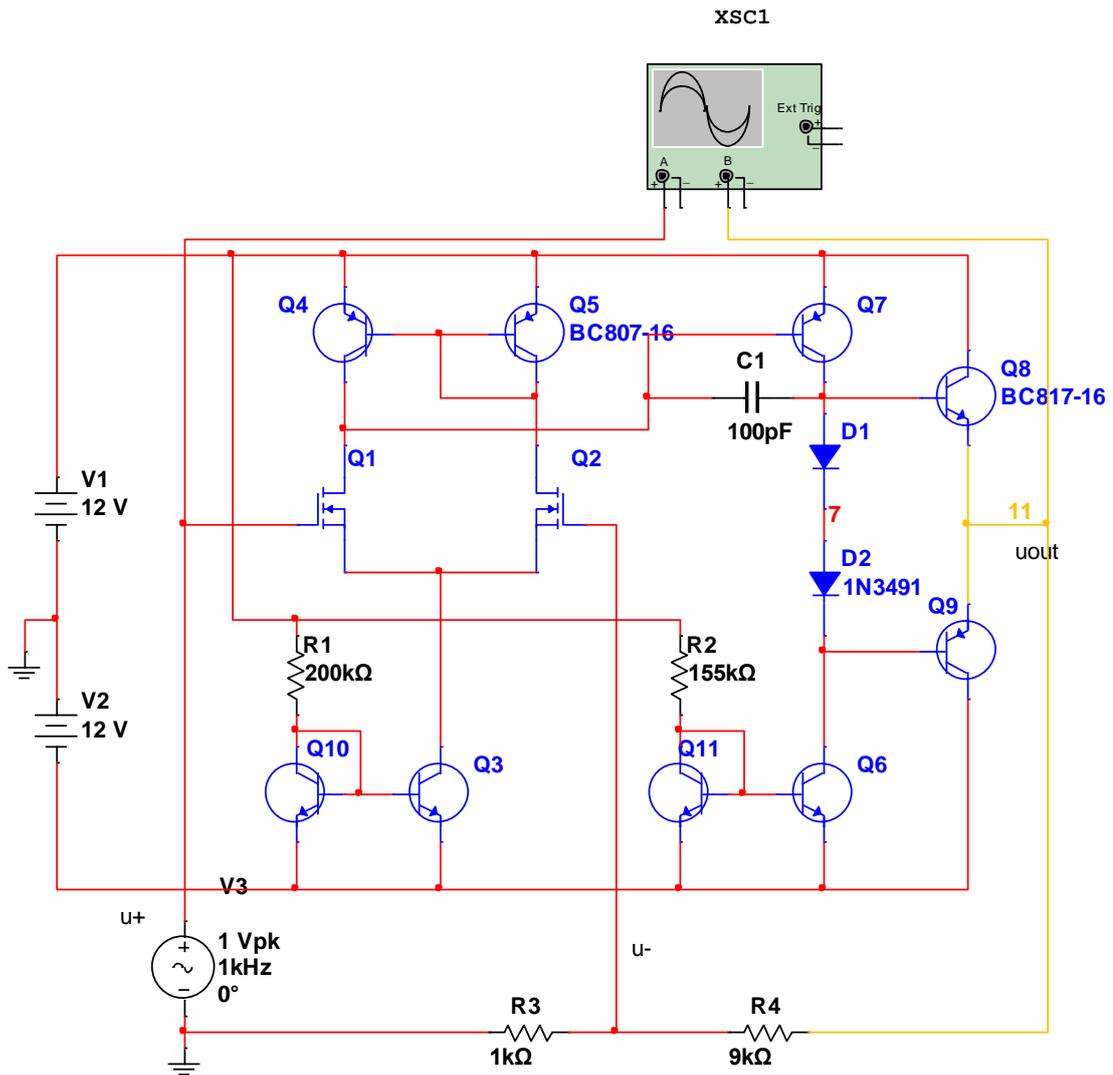


图 Section68-4 自制运放接成 10 倍同相比例器

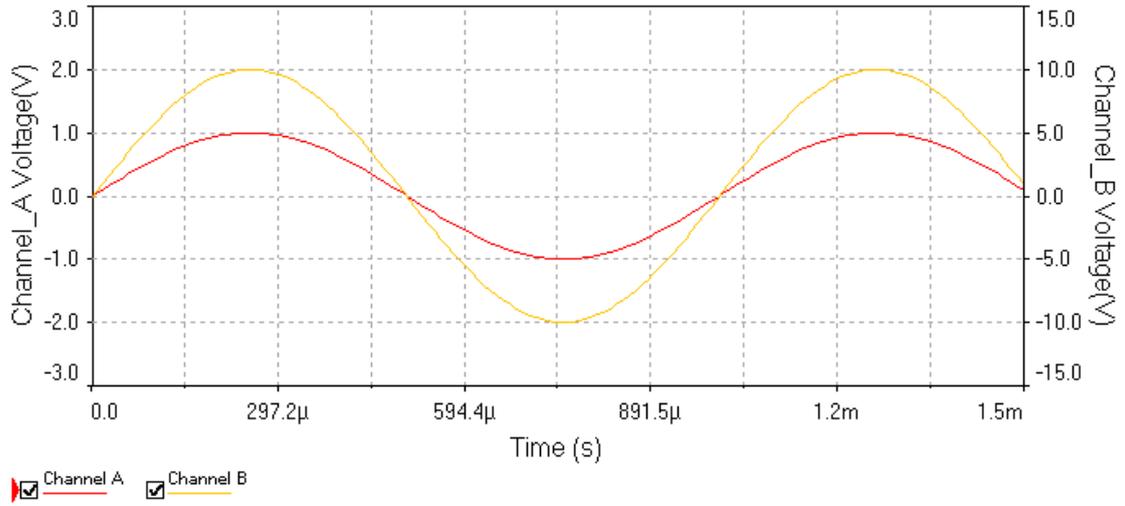


图 Section68-5 10 倍同相比例器输入输出波形

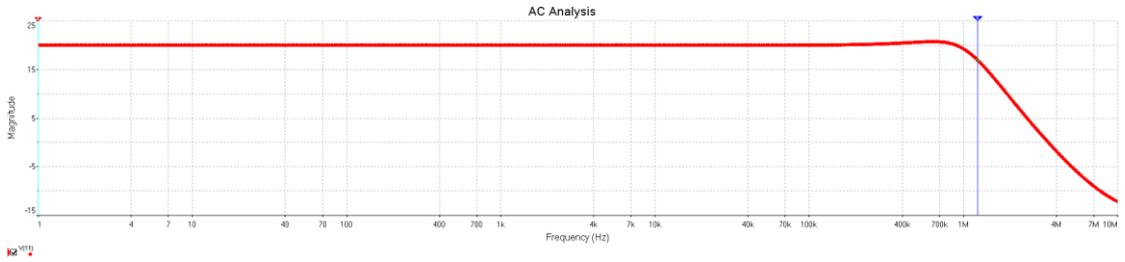


图 Section68-6 10 倍同相比例器的幅频特性

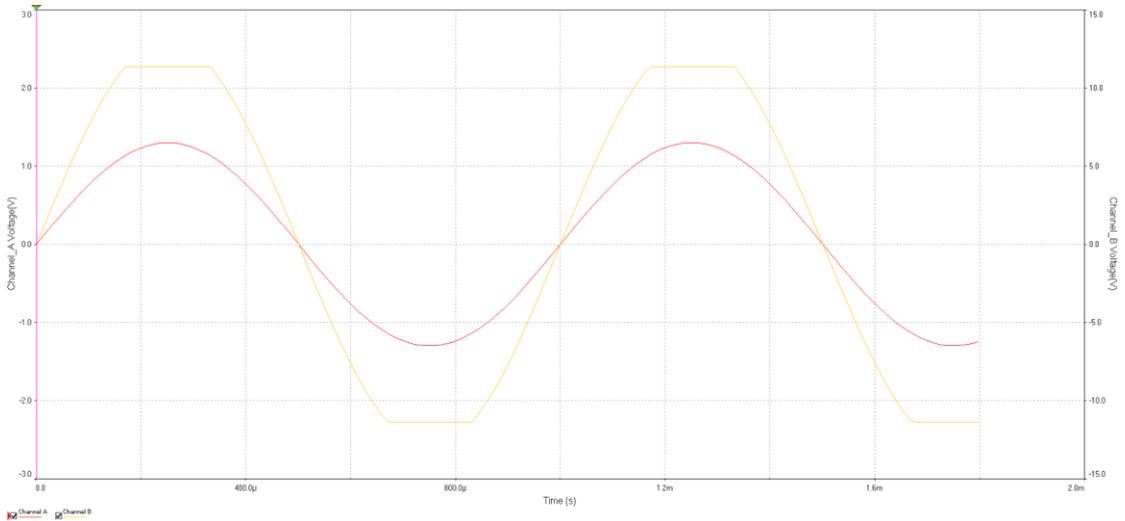


图 Section68-7 10 倍同相比例器输出失真波形

Section69. 运算放大器的内部构造

本节介绍几个运算放大器的内部构造。只为初识庐山真面目，不求对内部的具体设计全面了解。

图 Section69-1 是美国国家半导体公司 (NS , 2011 年被 TI 公司收购) 的 LF411 通用运放内部简化结构图。图 Section69-2 是该运放的内部细节电路。

在简化结构图中，由 J1、J2、Q3、I1 组成差动输入级。两个场效应管具有较高的输入阻抗。I1 恒流源提供 J1 和 J2 的静态电流，属于恒流源偏置电路，且具有提高共模抑制比的效果。Q3 为恒流源负载，提高核心放大器 J2 的电压增益。

Q5、I2 组成中间级放大，是一个共射极放大电路。I2 作为恒流源负载，提高核心放大器 Q5 的电压增益。

Q8、Q9、D2、D3 组成克服交越失真的互补推挽输出级。

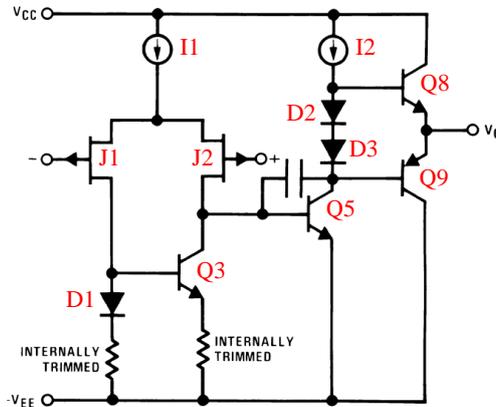


图 Section69-1 LF411 简化结构图

Detailed Schematic

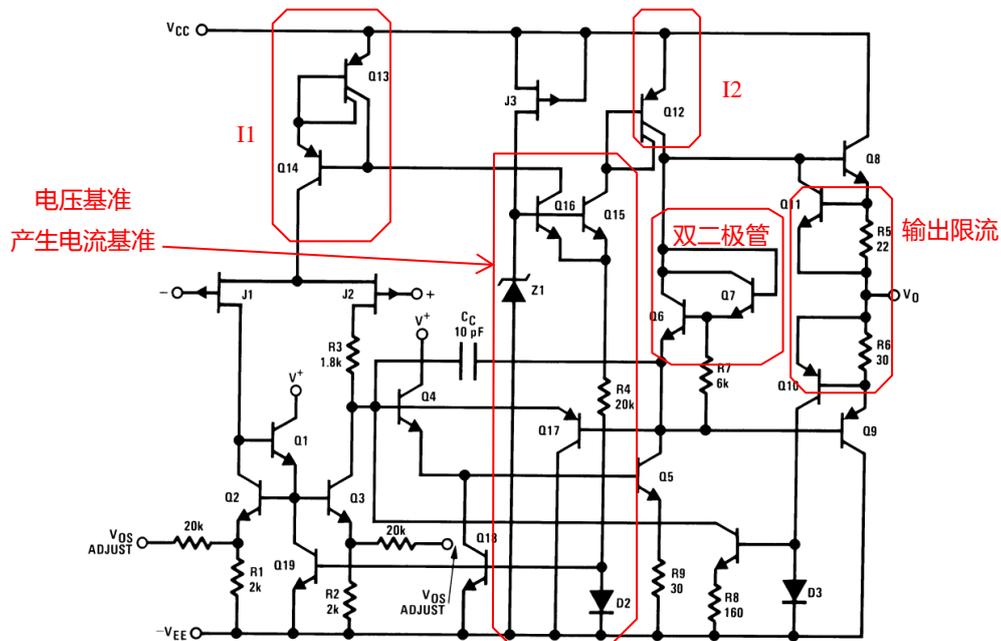


图 Section69-1 LF411 详细结构图

对细节电路，本书不详述，仅在图中做了一些标注。对此有兴趣的读者，可以参考其它资料。

同样的，LM124 简化结构如图 Section69-3 所示。它由 4 个晶体管实现差动输入级，Q12 实现中间级共射极放大，Q6、Q13 实现输出级。Q9 是 Q3 的恒流源负载， $100\mu\text{A}$ 恒流源作为 Q12 的恒流源负载，Q7 实现输出限流保护。

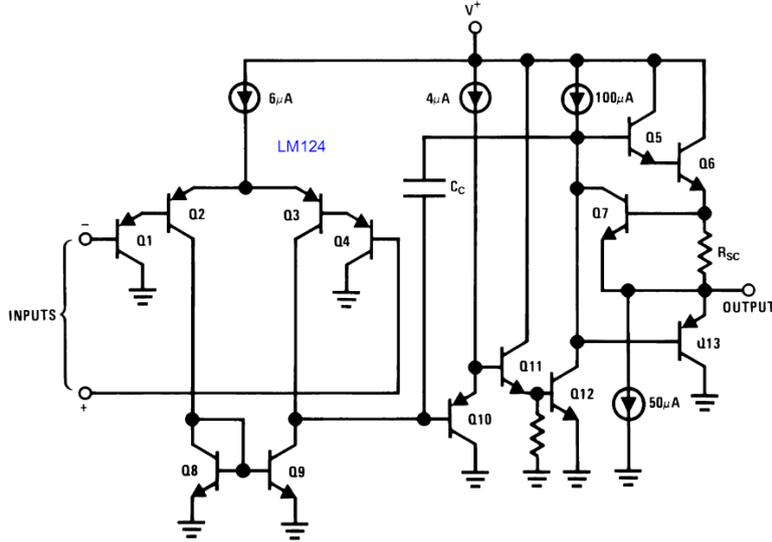


图 Section69-3 LM124 简化结构图

据此，可以将多数运算放大器内部结构统一为如图 Section69-4 所示的结构框图。它一般由差动输入级、中间放大级、输出级组成主电路，恒流源偏置电路和恒流源负载都是服务于主电路的，用于提供合适的静态电流、提供较大的动态电阻。输出级的限流保护，几乎每个运放都有。而失调电压调节，只在部分运放中存在。某些运放，在输入端还有输入端保护，图中没有画出。

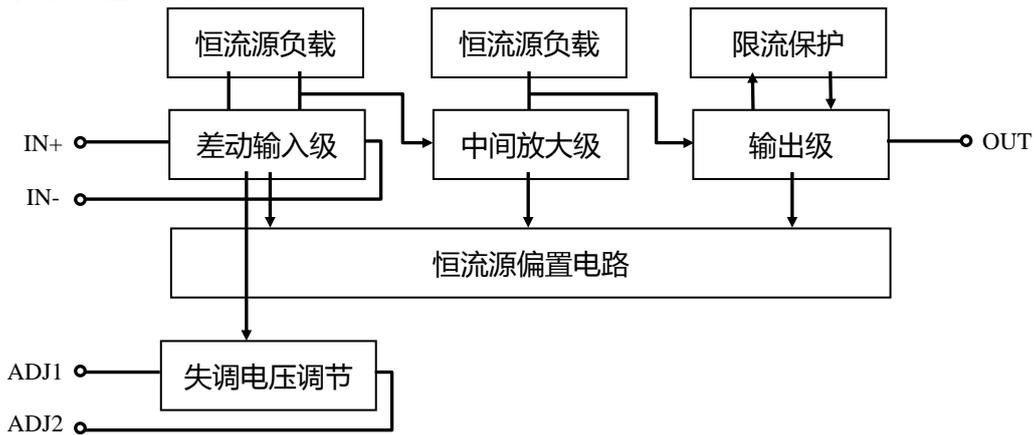


图 Section69-4 普通运放内部框图

Section70. 运放的关键参数

本节和 Section71 中，有部分内容摘自作者著，科学出版社出版之《你好，放大器》初识篇。

实际运放与理想运放具有很多差别。理想运放就像一个十全十美的人，他学习 100 分，寿命无限长，长得没挑剔，而实际运放就像我们每一个个体，不同的人具有不同的特点。要理解这些差别，就必须认识实际运放的参数。

图 Section70-1 是用于描述实际运放几个关键参数的等效模型。模型中，第一个黄色运放是一个近似的理想运放，只有 A_{uo} 不是无穷大，其余都是理想的。第二个运放是一个理想运放，它组成了一个电压跟随器。我们结合这个模型，由重要到次要，依序介绍运放的几个关键参数。

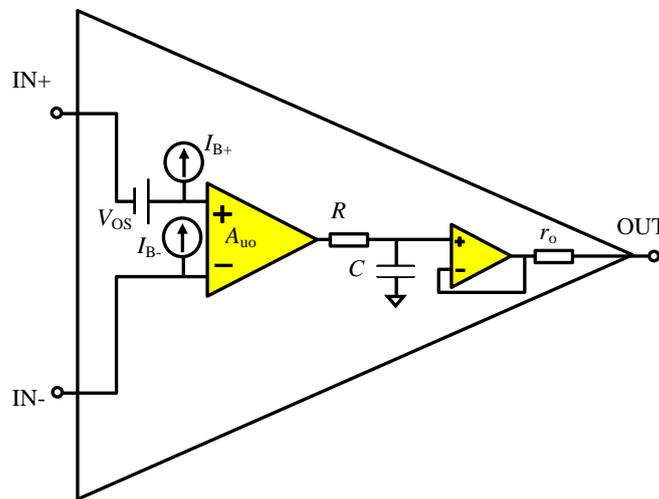


图 Section70-1 表现运放几个关键指标的实际运放等效模型

输入失调电压 V_{OS} : Input Offset Voltage

本质定义

当运放的两个输入端接地时，由于图中 V_{OS} 的存在，经过 A_{uo} 倍放大，输出电压必然不是 0。在运放的负输入端施加一个可调节的直流电压 u_{OS} ，调节 u_{OS} 使得输出电压等于 0 时，此时的 u_{OS} 即为运放的输入失调电压 V_{OS} 。

注意，上述测试过程是在运放开环下进行的，它只为描述该参数，是想象中存在的，在现实中我们无法做到精细调节产生如此精准的电压，使得开环运放输出为 0。输入失调电压的实际测量方法，另有标准测试电路，本书不涉及。

根源和大小

输入失调电压，是任何一个运放都存在的，它来自于运放内部电路的电路结构以及非对称性，是难以从根本上消除的。

高速运放或者通用运放，输入失调电压一般在 mV 数量级。而精密运放的输入失调电

压较小，一般可以小于 $10\mu\text{V}$ 。ADI 公司生产的 ADA4528-1，采用 0 漂移技术，其输入失调电压典型值常温下为 $0.3\mu\text{V}$ ，最大值不超过 $2.5\mu\text{V}$ ，且失调电压随温度变化不超过 $0.015\mu\text{V}/^\circ\text{C}$ ，属于极为优秀的。TI 公司生产的 TLC2652，也具有类似的性能，但它的外部需要接一个电容。

输入失调电压，特别是输入失调电压温漂，对直流放大器，比如电子秤、万用表中的前端测量电路，影响巨大。

输入失调电压对放大电路的影响

在实际应用中，输入失调电压的存在，将使得放大电路的输出，产生不期望的、额外的直流电压。

以图 Section70-1a 电路为例，这是一个标准的同相比例器，增益为 101。输入信号为幅度 5mV 的正弦波，频率为 1kHz ，直流偏移量为 0V ，按照理论分析，电路输出应为幅度 505mV ，直流偏移量等于 0V 的正弦波。

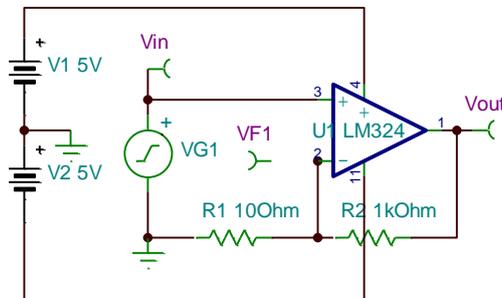


图 Section70-1a 失调电压举例电路 1

但是，实际的输出波形如图 Section70-1b 所示，可以看出，输出峰峰值是正确的，但波形含有 200mV 左右的直流偏移量。这是设计者不期望的，但却出现了。我们称这个 200mV 的输出直流偏移量为“输出失调电压”，用 U_{OS_OUT} 表示，它的标准定义是：一个放大电路，当输入为 0 时，输出存在的直流电压。它与电路中的运放的输入失调电压有关，也与电路的增益有关，也与后续要讲的偏置电流，外部电阻值等有关，不属于运放固有参数，因此数据手册不会给出。

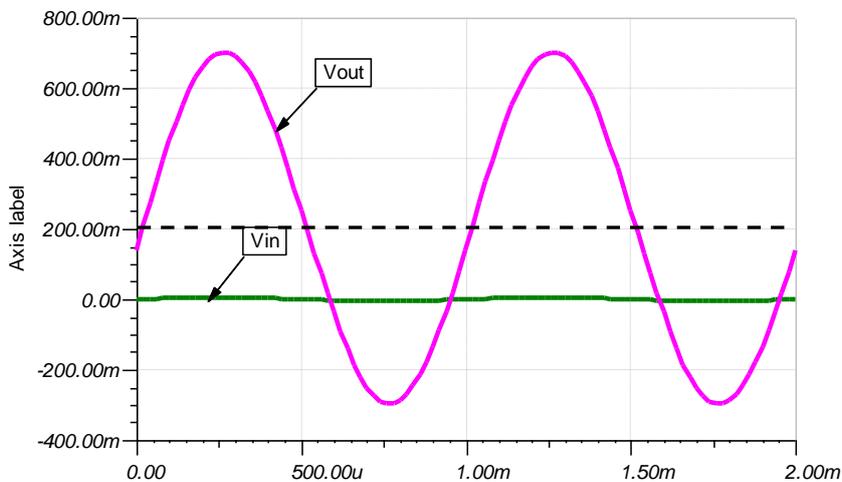


图 Section70-1b 失调电压举例电路 1 的输入输出波形

为了解释输入失调电压对运放电路的影响，将图 Section70-1a 所示的电路，用仅含有输入失调电压的运放模型代入，得到图 Section70-1c。分析如下：

$$u_+ = u_{IN} + V_{OS} = u_- \quad (\text{黄色理想运放虚短})$$

$$u_{OUT} = \left(1 + \frac{R_2}{R_1}\right) u_+ = G(u_{IN} + V_{OS}) = Gu_{IN} + GV_{OS} = Gu_{IN} + U_{OS_OUT}$$

即，信号被放大 G 倍的同时，输出端还包含了 G 倍输入失调电压的直流分量，也就是输出失调电压。

在 TINA 模型中，LM324 的输入失调电压被设置为 2mV，因此，经过 101 倍放大后，理论上应为 202mV 的输出失调电压，目测 200mV 很正常。

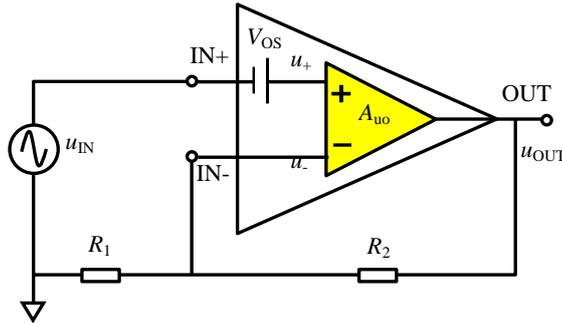


图 Section70-1c 含运放输入失调电压等效模型的同相比例器电路

将 Section70-1a 所示的电路，改为反相比例器，如图 Section70-1d 所示。它的输出失调电压计算如下：

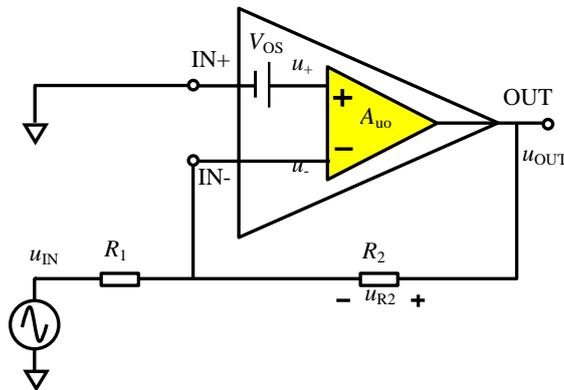


图 Section70-1d 含运放输入失调电压等效模型的反相比例器电路

$$u_+ = V_{OS} = u_- \quad (\text{黄色理想运放虚短})$$

$$u_{OUT} = u_- + u_{R2} = V_{OS} + R_2 \times \frac{V_{OS} - u_{IN}}{R_1} = V_{OS} \left(1 + \frac{R_2}{R_1}\right) - u_{IN} \frac{R_2}{R_1} = G_N V_{OS} + G_{SGN} u_{IN}$$

$$= U_{OS_OUT} + G_{SGN} u_{IN}$$

即，信号被放大了 G_{SGN} 倍：

$$G_{SGN} = -\frac{R_2}{R_1}$$

这是信号增益，与平时我们熟知的反相比例器增益吻合。

而输入失调电压被放大了 G_N 倍：

$$G_N = 1 + \frac{R_2}{R_1}$$

其中， G_N 被称为放大电路的噪声增益，即反相放大电路视同为同相放大器时的增益，

之所以叫噪声增益，源自运放的噪声，等效于在同相输入端串联了一个噪声源，这可以参考本书 Section71。

或者说，在反相放大电路中，输入失调电压的放大倍数，与同样电阻的同相比例器的放大倍数相同。

数据手册中失调电压相关数据的含义

在运放 LM324 的数据手册中，关于失调电压，有以下截图。

从截图中看出，LM324 的输入失调电压（此数据手册中用 V_{IO} 表示，不同厂家，甚至相同厂家不同器件，符号表示方法略有不同，不必在意）典型值为 3mV，最大值为 7mV。这是什么含义呢？

electrical characteristics at specified free-air temperature, $V_{CC} = 5\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	T_A ‡	LM124 LM224			LM324 LM324K			UNIT
			MIN	TYP§	MAX	MIN	TYP§	MAX	
V_{IO} Input offset voltage	$V_{CC} = 5\text{ V to MAX}$, $V_{IC} = V_{ICRmin}$, $V_O = 1.4\text{ V}$	25°C		3	5		3	7	mV
		Full range			7			9	

同一种型号的运放，一颗芯片与另外一颗芯片的输入失调电压是不一样的。同一颗运放，在不同条件下，比如不同温度，它的输入失调电压也会变化。但是，对同一型号运放来说，它的输入失调电压会满足一定的统计学规律。

比如，对 1000 颗 LM324（至于到底是 1000 颗，还是 100 颗，取决于生产厂家的规定），在 25°C 下实施输入失调电压实测，以 1mV 为聚类区间，得到如图 Section70-1e 所示的柱状图（纯属作者臆造，只为解释清晰），最负的为 -5.5mV，最正值为 6.8mV——属于 7mV 档。那么，最大值就是 7mV。

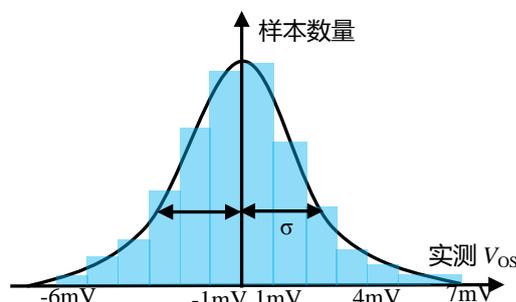


图 Section70-1e 猜想 LM324 的多样片 V_{OS} 实测结果

典型值的来源，是根据高斯分布。对这个柱状图实施正态分布曲线拟合，得到图中的实线，它的标准差 σ ，就是数据手册中的典型值。标准差的含义是，在 $\pm\sigma$ 之内的样本数量，占整个样本数量的 68.27%。

因此，根据 LM324 给出的典型值 3mV，最大值 7mV，面对手中拿着的那颗 LM324，你可以得出如下结论：

- 1) 在标准测试条件下，该运放的输入失调电压可能是正值，也可能是负值，但其绝对值不会超过 7mV。
- 2) 在标准测试条件下，该运放的输入失调电压绝对值小于 3mV 的概率为 68.27%。

当然，真正的生活不会如此精确。不同生产厂家对此的操作方法是不同的。但是，有两点是确定的，第一，最大值是一定数量样本中测量获得的；第二，典型值是按照概率获

得的。厂家想说：多数情况下，失调电压绝对值不超过典型值。

输入偏置电流 I_B : Input Bias Current

除前述的输入失调电压外，实际运放的两个输入端，在正常工作时，始终存在不为 0 的静态流进电流，如图 Section70-1f 所示。对 BJT 组成输入级的运放，这个电流就是差动输入级晶体管的基极电流 I_{BQ} ，没有它，差动输入级晶体管就没有合适的静态工作点，因此对 BJT 组成输入级的运放，此值是不小的。对于场效应管组成输入级的运放，这个电流是输入级晶体管的门极静态漏电流，因此此值很小。

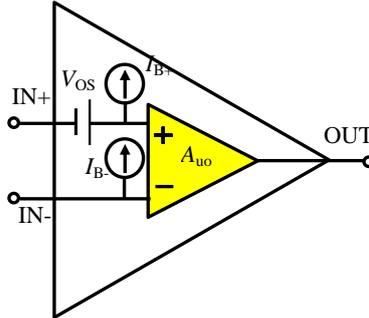


图 Section70-1f 表现运放偏置电流和失调电压的等效模型

在图中，正输入端流进电流定义为 I_{B+} ，负输入端流进电流定义为 I_{B-} 。输入偏置电流是两者的平均值：

$$I_B = \frac{I_{B+} + I_{B-}}{2}$$

对一个正常工作的运放，其偏置电流并不是固定的。数据手册给出的仅仅是特定状态下的测量值。偏置电流主要受到温度、共模电压的影响。多数情况下，温度越高，偏置电流越大。共模电压是指实际工作时，两个输入端的共模电压，它对偏置电流的影响，随不同运放而不同，可以通过查阅数据手册获得。

输入失调电流 I_{OS} : Input Offset Current

输入失调电流，是两个输入端静态电流的差值，一般没有正负区别，因此为：

$$I_{OS} = |I_{B+} - I_{B-}|$$

多数情况下，输入偏置电流与输入失调电流近似相等，或者维持在一个数量级。BJT 组成的运放，特别是高速运放，其偏置电流可能大到几十 μA ，而高阻型精密运放，其偏置电流可以小到几十 fA，两者相差 10^9 倍。

前三项对输出失调电压的影响

输入失调电压、两个端子的输入偏置电流、输入失调电流，都以直流量形式存在。它们共同作用，会影响电路的静态输出电压，即它们合并产生输出失调电压。图 Section70-1g，是同相、反相比例器输入等于 0 时的共同电路，可以解释这三者对输出失调电压的影响。

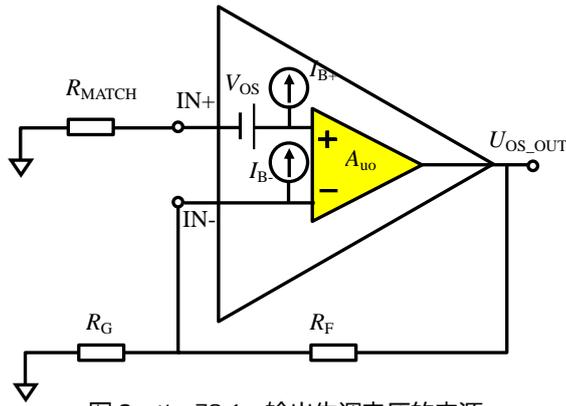


图 Section70-1g 输出失调电压的来源

因整个系统是线性系统，多个输入源（输入失调电压、正端偏置电流、负端偏置电流）对输出的影响，就可以采用叠加原理分析。

当只考虑输入失调电压 \$V_{OS}\$ 时，有下式成立：

$$U_{OS_OUT_VOS} = \frac{R_G + R_F}{R_G} \times V_{OS} \quad (1)$$

当只考虑正输入端偏置电流 \$I_{B+}\$ 时，有下式成立：

$$U_{OS_OUT_IB+} = -\frac{R_G + R_F}{R_G} \times I_{B+} \times R_{MATCH} \quad (2)$$

当只考虑负输入端偏置电流 \$I_{B-}\$ 时，因为此时输入失调电压为 0V，正输入端偏置电流为 0A，导致正输入端等于 0V，再由于虚短，导致负输入端也为 0V，电阻 \$R_G\$ 两端电位差为 0V，不会有电流流过，导致全部的负端偏置电流，都流过电阻 \$R_F\$，有下式成立：

$$U_{OS_OUT_IB-} = I_{B-} \times R_F = \frac{R_G + R_F}{R_G} \times I_{B-} \times R_F \times \frac{R_G}{R_G + R_F} = \frac{R_G + R_F}{R_G} \times I_{B-} \times R_G \parallel R_F \quad (3)$$

三者合并作用，导致输出失调电压为：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS} + I_{B-} \times R_G \parallel R_F - I_{B+} \times R_{MATCH}) \quad (\text{Section70-1})$$

结合前述对偏置电流、失调电流的定义，有：

$$I_{B-} = I_B - 0.5I_{OS}; \quad I_{B+} = I_B + 0.5I_{OS}$$

则式(Section70-1)演变成：

$$\begin{aligned} U_{OS_OUT} &= \frac{R_G + R_F}{R_G} (V_{OS} + (I_B - 0.5I_{OS}) \times R_G \parallel R_F - (I_B + 0.5I_{OS}) \times R_{MATCH}) \\ &= \frac{R_G + R_F}{R_G} (V_{OS} + I_B(R_G \parallel R_F - R_{MATCH}) - 0.5I_{OS}(R_G \parallel R_F + R_{MATCH})) \end{aligned} \quad (\text{Section70-1a})$$

从上述分析可以看出，决定输出失调电压大小的有三个因素：独立的输入失调电压，以及相互有关联的偏置电流和失调电流，而后面两个因素，又与外部电阻相关。

理论上，在不改变电路增益（由电阻 \$R_G\$ 和 \$R_F\$ 决定）情况下，可以通过选择电阻 \$R_{MATCH}\$，使得括号内代数和等于 0，也就使得输出失调电压等于 0V，这看起来很完美，但却是梦想。原因在于，对于确定的运放，仔细选择电阻，有可能将输出失调电压调整到 0V，但温度一变，或者换一颗运放，输入失调电压和偏置电流都会变化，刚才调好的，就都作废了，甚至会出现更差的状况——原本是一正一负抵消，现在可能是两负。

也有人提出了另一种的想法，试图将电流带来的影响降至最低，即将括号内后 2 项调为 0，他的基本思想是，假设正端偏置电流 \$I_{B+}\$ 等于负端偏置电流 \$I_{B-}\$——或者说，运放的

失调电流等于 0，如果选择合适的匹配电阻 $R_{MATCH}=R_G\parallel R_F$ ，则有：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS} + I_{B-} \times R_G \parallel R_F - I_{B+} \times R_{MATCH}) = \frac{R_G + R_F}{R_G} V_{OS}$$

这看起来挺好，也确实被大多数教材引用。但这个假设其实是不成立的：很多运放的失调电流与偏置电流是一个数量级的，最优秀的也仅仅低至 0.1 倍左右。以下截图均取自各自芯片的数据手册，型号后面的括号内，第一个数字代表常温下，失调电流典型值除以偏置电流典型值，第二个数字代表常温下，失调电流最大值除以偏置电流最大值，数字越小，代表两个端子偏置电流的一致性越好。看起来 NE5532 最佳。

AD8675(0.2/0.5)

Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-2	+0.5	+2	nA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-4.5	+1	+4.5	nA
			-1	+0.1	+1	nA
			-2.8	+0.1	+2.8	nA

AD8657(* /2)

Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	2	15	pA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		2.6	nA
				30	pA
				500	pA

ADA4528-1(2/2)

Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	90	200	pA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	180	300	pA
				400	pA
				500	pA

ADA4622-1(* /1)

Input Bias Current	I_B	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	+2	± 10	pA
Input Offset Current	I_{OS}	$V_{CM} = V^-$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	-5	± 1.5	nA
				± 10	pA
				± 0.5	nA

MAX4236(1/*)

Input Bias Current	I_B	(Note 2)	± 1	± 500	pA
Input Offset Current	I_{OS}	(Note 2)	± 1		pA

OP07(0.417/0.95)

Input Offset Current	I_{OS}		0.5	3.8	nA
Input Bias Current	I_B		± 1.2	± 4.0	nA

OPA211(0.4/0.6)

Input Bias Current	I_B	$V_{CM} = 0V$	± 60	± 175	± 50	± 125	nA
Over Temperature							
OPA211				± 200		± 200	nA
OPA2211				± 250			nA
Offset Current	I_{OS}	$V_{CM} = 0V$	± 25	± 100	± 20	± 75	nA
Over Temperature						± 150	nA

AD797(0.32/0.222)

INPUT BIAS CURRENT	T_{MIN} to T_{MAX}	$\pm 5V, \pm 15V$	0.25	1.5	0.25	0.9	μA
			0.5	3.0	0.25	2.0	μA
INPUT OFFSET CURRENT	T_{MIN} to T_{MAX}	$\pm 5V, \pm 15V$	100	400	80	200	nA
			120	600/700	120	300	nA

LM358(0.111/0.3)

Input Offset Voltage	(Note 5), $T_A = 25^\circ\text{C}$	1	2	2	3	2	5	mV
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 0V$, (Note 6)	20	50	45	100	45	150	nA
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ\text{C}$	2	10	5	30	3	30	nA

NE5532(0.05/0.1875)

V_{IO}	Input offset voltage	$V_O = 0$	$T_A = 25^\circ\text{C}$	0.5	4	mV
			$T_A = \text{Full range}^{(2)}$			
I_{IO}	Input offset current	$T_A = 25^\circ\text{C}$		10	150	nA
		$T_A = \text{Full range}^{(2)}$			200	
I_{IB}	Input bias current	$T_A = 25^\circ\text{C}$		200	800	nA
		$T_A = \text{Full range}^{(2)}$			1000	

此时的匹配电阻，在最佳状态下能够将偏置电流的影响缩小为原先的 1/20，在最差状态下，甚至有可能起到反作用。

因此，本书认为，降低输出失调电压的核心在于以下三点：选择输入失调电压 V_{OS} 小的芯片；选择输入偏置电流 I_B 小的芯片；选择小的外部电阻。

以上三点可以解决绝大多数问题。在此情况下仍不能满足设计要求时，才可以考虑匹配电阻抵消的方法：选择失调电流小的芯片，或者利用已经选好的芯片的失调电流较小的特点，利用外部电阻的匹配，使得 $R_{MATCH}=R_G\parallel R_F$ ，将偏置电流带来的影响减至最小。

因此，在没有严格匹配的情况下，按照下式估算输出失调电压，一定是最大值：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS_max} + 2I_{B_max} \times \text{MAX}(R_G \parallel R_F, R_{MATCH})) \quad (\text{Section70 - 2})$$

在外部电阻严格匹配($R_{MATCH}=R_G\parallel R_F$)情况下，下式估算输出失调电压，一定是最大值：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS_max} + I_{OS_max} \times R_{MATCH}) \quad (\text{Section70 - 3})$$

以上输入失调电压、偏置电流、失调电压，均应取绝对值。

等效输入失调电压

对一个运放组成的放大电路，输出失调电压是由多种因素造成的，将输出失调电压除以电路总增益，即为等效输入失调电压。

$$U_{OS_IN} = \frac{U_{OS_OUT}}{G}, \quad G = G_1 \times G_2 \times \dots, \quad (\text{Section70 - 3a})$$

等效输入失调电压，能够精确反映输入信号和失调之间的关系，具有重要的衡量价值。

比如一个电路的等效输入失调电压为 $100\mu\text{V}$ ，用于测量 1V 左右的直流电压，失调电压 ($-100\mu\text{V}\sim 100\mu\text{V}$) 只占输入信号的 0.01% ，不会构成较大的误差。当将其用于测量 1mV 左右的直流电压，则会引入 $\pm 10\%$ 的误差根源。

举例 1：

使用单位增益带宽大于 100MHz 的运放设计一个同相比例器，要求供电 $\pm 5\text{V}$ ，增益为 5，输入电阻等于 50Ω ，在常温下批量设计，全部电路的输出失调电压均小于 $500\mu\text{V}$ 。

解：从 Linear，TI，ADI 等公司下载运放型号表，从中选择 GBW 大于 100MHz 的运放，将其输入失调电压从小到大排列，删除供电电压不符合要求的运放，以备选择。

注意，本题设计要求中，第一要求常温下，即 25°C 时，应该在数据手册中选择常温数据，而不是全温度范围数据。第二要求全部电路均能满足要求，则必须选择数据手册中的最大值，以最坏情况考虑。

经过筛选，只有 AD797B 基本符合设计要求。其中 $V_{OS_max}=40\mu\text{V}$ ， $I_{B_max}=0.9\mu\text{A}$ ，

$I_{OS_max}=0.2\mu A$ 。其增益带宽积为 110MHz，满足要求。

SPECIFICATIONS

$T_A = 25^\circ C$ and $V_S = \pm 15 V$ dc, unless otherwise noted.

Table 2.

Parameter	Conditions	Supply Voltage (V)	AD797A			AD797B			Unit
			Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE	T_{MIN} to T_{MAX}	$\pm 5 V, \pm 15 V$	25	80		10	40		μV
			50	125/180		30	60		μV
Offset Voltage Drift		$\pm 5 V, \pm 15 V$	0.2	1.0		0.2	0.6		$\mu V/^\circ C$
INPUT BIAS CURRENT	T_{MIN} to T_{MAX}	$\pm 5 V, \pm 15 V$	0.25	1.5		0.25	0.9		μA
			0.5	3.0		0.25	2.0		μA
INPUT OFFSET CURRENT	T_{MIN} to T_{MAX}	$\pm 5 V, \pm 15 V$	100	400		80	200		nA
			120	600/700		120	300		nA
DYNAMIC PERFORMANCE	Gain Bandwidth Product	$\pm 15 V$ $15 V$		110		110			MHz
			$G = 1000$ $G = 1000^2$		450		450		MHz

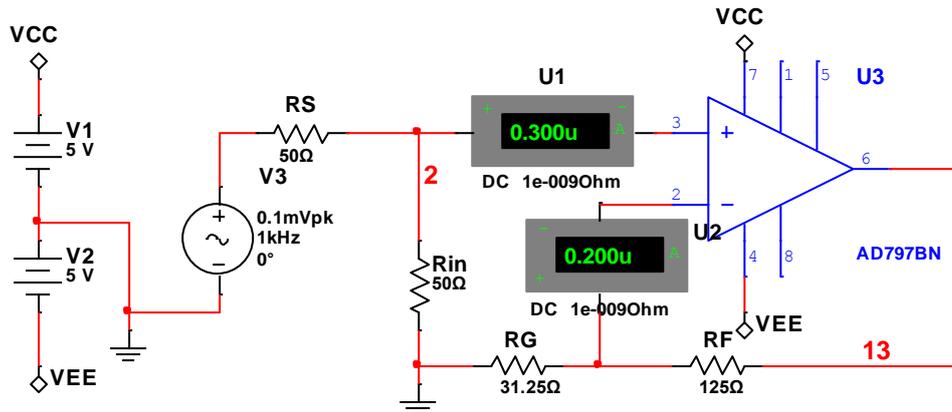


图 Section70-1h 举例 1 电路

按照题目要求设计的电路如图 Section70-1h 所示。图中， R_S 是前级信号源的输出电阻，为 50Ω （题目虽然没有说，但多数情况下要求输入电阻为 50Ω 时，是为了与前级的信号源内阻匹配），同相比例器正输入端对地端接一个 50Ω 电阻，以满足题目要求输入电阻等于 50Ω 的要求。此时，如将信号源设为 $0V$ ，则从同相端看出去的电阻为 R_S 与 R_{in} 的并联，等于 25Ω 。这部分的设计，是不可动摇的。剩下可以选择的，就是增益电阻值了。如果按照一般设计，不考虑失调电压较小的特定，也无需进行电阻匹配，采用式(Section70-2)，则有：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS_max} + 2I_{B_max} \times MAX(R_G \parallel R_F, R_{MATCH}))$$

$$= 5(40\mu V + 1.8\mu A \times R_G \parallel R_F) = 200\mu V + 9\mu A \times R_G \parallel R_F$$

由于题目要求最大输出失调电压小于 $500\mu V$ ，则有：

$$R_G \parallel R_F \leq 33.33\Omega$$

此时，按照两个电阻比值等于 4（增益等于 5），可以计算两个电阻值上限为：

$$R_G = 41.67\Omega, \quad R_F = 166.67\Omega$$

按此设计，则一定能保证输出失调电压小于 $500\mu V$ 。

如果考虑到 AD797B 具有“失调电流 $0.2\mu A$ 远小于偏置电流 $0.9\mu A$ ”的特点，则可以采用电阻匹配，将偏置电流影响降至最低。此时，正输入端看出去电阻 R_{MATCH} 等于输入电阻和源电阻的并联，为 25Ω ，则必须保证 $R_G \parallel R_F = 25\Omega$ ，据此计算出：

$$R_G = 31.25\Omega, \quad R_F = 125\Omega$$

据此可以采用式(Section70-3)，则有：

$$U_{OS_OUT} = \frac{R_G + R_F}{R_G} (V_{OS_max} + I_{OS_max} \times R_{MATCH}) = 5(40\mu\text{V} + 0.2\mu\text{A} \times 25\Omega) = 225\mu\text{V}$$

此时，输出失调电压大幅度下降，性能得以提升。

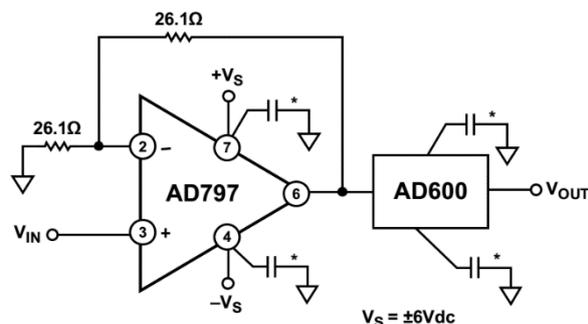
现在的问题是，AD797B 能否接受如此小的反馈电阻？本书不止一次说过，运放外部电阻越小越好，而阻止电阻进一步减小的原因有三个：1) 运放的输出电流将提升，可能超过运放的耐受电流；2) 虽然没有超过耐受电流，但某些其它性能会受到影响，比如输出摆幅、失真度等等；3) 功耗将增大，可能超出设计要求。我们来看看 AD797 数据手册关于这一部分，是怎么说的。

Table 6 provides some representative values for the AD797 when used as a low noise follower. Operation on 5 V supplies allows the use of a 100 Ω or less feedback network ($R_1 + R_2$). Because the AD797 shows no unusual behavior when operating near its maximum rated current, it is suitable for driving the AD600/AD602 (see Figure 50) while preserving low noise performance.

翻译局部：表 6 提供了 AD797 用于低噪声跟随器（应为含有增益的同相比例器）时的一些推荐值。5V 供电下允许使用一个 100 Ω 或者更小的反馈网络电阻(R_1+R_2)。因为 AD797 在接近它的最大电流时，没有显现出异常行为，因此它特别适合于在驱动 AD600/AD602（见图 50）时维持低噪声性能。

这说明 AD797 不惧怕超低反馈电阻，特别是数据手册中 Figure 50 截图如右，它的反馈电阻网络之和为 56.2 Ω ，且在正负 6V 供电下。因此本设计给出的电阻值，是可以正常工作的。

至此，设计完毕。总输出失调电压不会超过 225 μV 。



输入电压范围：Input Voltage Range

定义：保证运算放大器正常工作的最大输入电压范围，也称为共模输入电压范围。

优劣评定：一般运放的输入电压范围比电源电压范围窄 1V 到几 V，比如 $\pm 15\text{V}$ 供电，输入电压范围在 -12V ~ 13V 。较好的运放输入电压范围和电源电压范围相同，甚至超出范围 0.1V。比如 $\pm 15\text{V}$ 供电，输入范围在 -15.1V 到 15.0V 。当运放最大输入电压范围与电源范围比较接近时，比如相差 0.1V 甚至相等、超过，都可以叫“输入轨至轨”，表示为 Rail-to-rail input，或 RRI。

理解：运放的两个输入端，任何一个的输入电压超过此范围，都将引起运放的失效。注意，超出此范围并不代表运放会被烧毁，但绝对参数中出现的此值是坚决不能超过的。

图 Section70-2 给出了输入电压范围和输出电压范围的示意。下方的 OP07 数据手册中，可以看出在 $\pm 15\text{V}$ 供电时，其输入电压范围只有 $\pm 14\text{V}$ 。

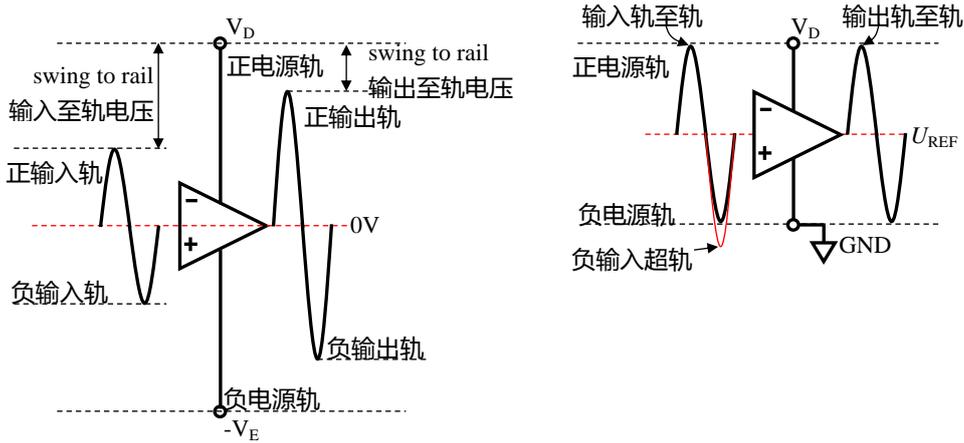


图 Section70-2 双电源供电、单电源供电以及轨定义示意图

SPECIFICATIONS

OP07E ELECTRICAL CHARACTERISTICS

$V_S = \pm 15\text{ V}$, unless otherwise noted.

Table 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
$T_A = 25^\circ\text{C}$						
Input Voltage Range	IVR		± 13	± 14		V

输出电压范围： V_{OH}/V_{OL} 或者 Swing from rail

定义：在给定电源电压和负载情况下，输出能够达到的最大电压范围。或者给出正向最大电压 V_{OH} 以及负向最小电压 V_{OL} ——相对于给定的电源电压和负载；或者给出与电源轨(rail)的差距。

优劣范围：一般运放的输出电压范围要比电源电压范围略窄 1V 到几 V。较好的运放输出电压范围可以与电源电压范围非常接近，比如几十 mV 的差异，这被称为“输出至轨电压”。这在低电压供电场合非常有用。当厂家觉得这个运放的输出范围已经接近于电源电压范围时，就自称“输出轨至轨”，表示为 Rail-to-rail output，或 RRO。

理解：在没有额外的储能元件情况下，运放的输出电压不可能超过电源电压范围，随着负载的加重，输出最大值与电源电压的差异会越大。这需要看数据手册中的附图。

输出电压范围，或者输出至轨电压有如下特点：

正至轨电压与负至轨电压的绝对值可能不一致，但一般情况下数量级相同；

至轨电压与负载密切相关，负载越重（阻抗小）至轨电压越大；

至轨电压与信号频率相关，频率越高，至轨电压越大，甚至会突然大幅度下降；

至轨电压在 20mV 以内，属于非常优秀。

下图摘自可 2.7V 供电的 80MHz, RRIO（输入输出均轨至轨）放大器 AD8031。其输入范围超出了电源(0~2.7V)，为-0.2V~2.9V，输出非常接近电源，为 0.02V 到 2.68V，仅有 20mV 的至轨电压。

Input Common-Mode Voltage Range		-0.2 to +2.9	-0.2 to +2.9	V		
Common-Mode Rejection Ratio	$V_{CM} = 0V$ to 2.7V	46	64	46	64	dB
	$V_{CM} = 0V$ to 1.55V	58	74	58	74	dB
Differential Input Voltage		3.4		3.4		V
OUTPUT CHARACTERISTICS						
Output Voltage Swing Low	$R_L = 10\text{ k}\Omega$	0.05	0.02	0.05	0.02	V
Output Voltage Swing High		2.6	2.68	2.6	2.68	V
Output Voltage Swing Low	$R_L = 1\text{ k}\Omega$	0.15	0.08	0.15	0.08	V
Output Voltage Swing High		2.55	2.6	2.55	2.6	V
Output Current		15		15		mA
Short Circuit Current	Sourcing	21		21		mA
	Sinking	-34		-34		mA
Capacitive Load Drive	$G = +2$ (See Figure 46)	15		15		pF

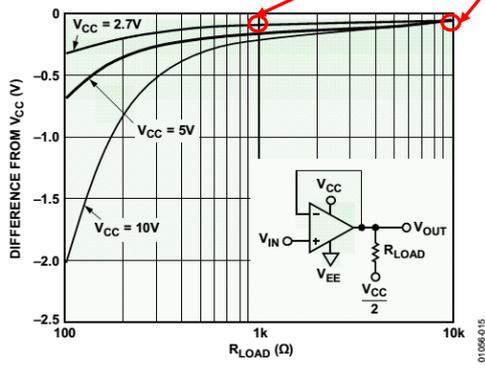


Figure 15. +Output Saturation Voltage vs. R_{LOAD} @ +25°C

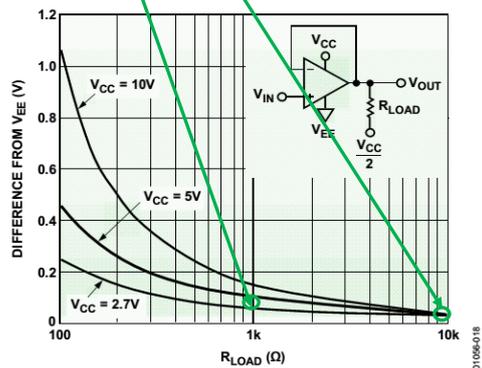


Figure 18. -Output Saturation Voltage vs. R_{LOAD} @ +25°C

共模抑制比：Common-mode rejection ratio, CMRR

定义：运放的差模电压增益与共模电压增益的比值，可以用倍数表示，也可用 dB 表示。

$$CMRR = \frac{A_d}{A_c} = 20 \log\left(\frac{A_d}{A_c}\right) \text{ (dB)}$$

优劣范围：一般运放都有 60dB 以上的 CMRR，高级的可达 140dB 以上。

理解：理想运算放大器的输入输出关系为：

$$u_o = A_d(u_+ - u_-)$$

(Section56-1)

而实际运放放大器的输入输出关系为：

$$u_o = A_d(u_+ - u_-) + A_c\left(\frac{u_+ + u_-}{2}\right)$$

此式为共模增益、差模增益对输出影响的标准式，也是 CMRR 对电路产生影响的根源。一般情况下，差模增益远大于共模增益，即 CMRR 很大，导致用户一般不需要考虑共模增益对输出的影响。尽管如此，我们还是分析一下 A_c 如何影响输出：

对同相比例器的影响

对图 Section57-1a 所示的同相比例器电路，考虑到共模增益的存在，有如下关系：

$$u_o = A_d(u_i - u_o F) + A_c\left(\frac{u_i + u_o F}{2}\right) = u_i\left(A_d + \frac{A_c}{2}\right) + u_o F\left(\frac{A_c}{2} - A_d\right)$$

$$u_o\left(1 + A_d F - \frac{A_c F}{2}\right) = u_i\left(A_d + \frac{A_c}{2}\right)$$

$$A_{uf} = \frac{u_o}{u_i} = \frac{A_d + \frac{A_c}{2}}{1 + F\left(A_d - \frac{A_c}{2}\right)}$$

可见，当共模抑制比不是无穷大时， A_{uf} 比理想运放组成的电路大，分子增大和分母减小同时存在。但是，这点差异并不大，其闭环增益仍近似为 $1/F$ 。

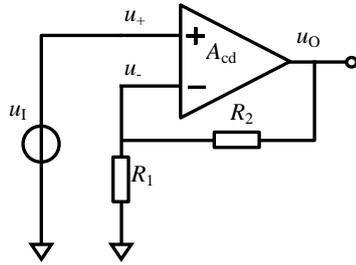


图 Section57-1a

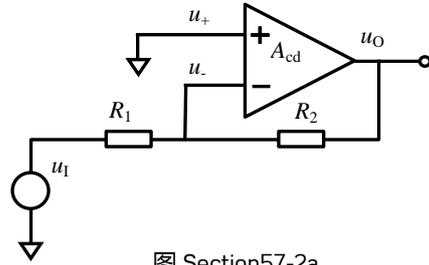


图 Section57-2a

对反相比例器的影响

对图 Section57-2a 所示的反相比例器电路，考虑到共模增益的存在，有如下关系：

$$u_o = A_d(0 - (u_oF - u_iM)) + A_c\left(\frac{0 + (u_oF - u_iM)}{2}\right) = -A_d(u_oF - u_iM) + A_c\frac{u_oF - u_iM}{2}$$

其中：

$$F = \frac{R_1}{R_1 + R_2}; \quad M = -\frac{R_2}{R_1 + R_2}$$

$$u_o\left(1 + A_dF - \frac{A_cF}{2}\right) = u_i\left(A_dM - \frac{A_cM}{2}\right)$$

$$A_{uf} = \frac{u_o}{u_i} = \frac{M(A_d - \frac{A_c}{2})}{1 + F(A_d - \frac{A_c}{2})}$$

可见，当 CMRR 不是无穷大时，共模增益的存在，对反相比例器产生的效果等同于开环增益下降。分母和分子中是同时变化的，这与同相比例器不同。

细致分析，可以认为 CMRR 不是无穷大，或者共模增益的存在，对同相比例器的影响要大于对反相比例器的影响。但总体来说，这点影响是微乎其微的。

对减法器的影响

当电路为图 Section70-3 所示的减法器，两个输入加载相同的信号 U_{ic} (大写代表有效值)，如果运放是理想的，其输出应该为 0。如果运放既有差模增益 A_d ，也有共模增益 A_c ，输出将不等于 0，分析如下：

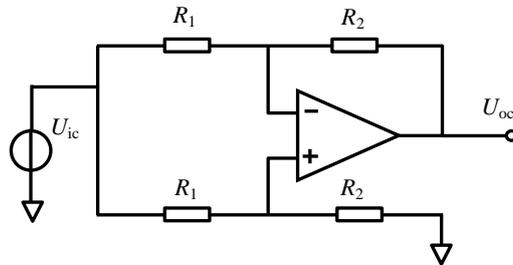


图 Section70-3 共模抑制比演示电路

$$U_- = U_{ic} \times \frac{R_2}{R_1 + R_2} + U_{oc} \times \frac{R_1}{R_1 + R_2}$$

$$\begin{aligned}
 U_+ &= U_{ic} \times \frac{R_2}{R_1 + R_2} \\
 U_{oc} &= A_d(U_+ - U_-) + A_c\left(\frac{U_+ + U_-}{2}\right) \\
 &= A_d\left(-U_{oc} \times \frac{R_1}{R_1 + R_2}\right) + A_c\left(U_{ic} \times \frac{R_2}{R_1 + R_2} + 0.5U_{oc} \times \frac{R_1}{R_1 + R_2}\right) \\
 &= U_{oc}\left(-\frac{R_1}{R_1 + R_2}A_d + \frac{0.5R_1}{R_1 + R_2}A_c\right) + U_{ic}\left(\frac{R_2}{R_1 + R_2}A_c\right)
 \end{aligned}$$

可得：

$$\begin{aligned}
 U_{oc}\left(1 + \frac{R_1}{R_1 + R_2}A_d - \frac{0.5R_1}{R_1 + R_2}A_c\right) &= U_{ic}\left(\frac{R_2}{R_1 + R_2}A_c\right) \\
 U_{oc} &= U_{ic} \times \frac{\frac{R_2}{R_1 + R_2}A_c}{1 + \frac{R_1}{R_1 + R_2}A_d - \frac{0.5R_1}{R_1 + R_2}A_c} \approx U_{ic} \times \frac{R_2}{R_1} \times \frac{A_c}{A_d} = U_{ic} \times \frac{R_2}{R_1} \times \frac{1}{CMRR}
 \end{aligned}$$

这说明，当 CMRR 为无穷大时（即理想运放），此电路输出应为 0，而 CMRR 不为无穷大时，输出不为 0，当 R_2 远比 R_1 大时，用通用仪表就可以检测出 U_{oc} 。由此，也可以得出一种近似的 CMRR 求解方法：

$$CMRR = \frac{U_{ic}}{U_{oc}} \times \frac{R_2}{R_1}$$

从此也可看出，CMRR 对减法器影响巨大。

影响减法电路共模抑制比的因素有两个，第一是运放本身的共模抑制比，第二是对称电路中各个电阻的一致性。其实更多情况下，实现这类电路的高共模抑制比，关键在于外部电阻的一致性。此时，分立元件实现的电路，很难达到较高的 CMRR，运放生产厂家提供的差动放大器就显现出了优势。

开环电压增益：Open-loop gain, A_{VO} 或者教科书常用的 A_{uo}

定义：运放本身具备的输出电压与两个输入端差压的比值，一般用 dB 表示。理论上，它与输入信号频率相关，是一个随频率上升而下降的曲线。但在数据手册中，它一般用频率为 0Hz 处的值来表示。

优劣范围：一般在 60dB-160dB 之间。越大的，说明其放大能力越强。

理解：开环电压增益是指放大器在闭环工作时，实际输出除以运放正负输入端之间的压差，类似于运放开环工作——其实运放是不能开环工作的。

A_{VO} 随频率升高而降低，通常从运放内部的第一个极点开始，其增益就以 -20dB/10 倍频的速率开始下降，第二个极点开始加速下降。如图为 OP07 开环增益与信号频率之间的关系。

一般情况下，说某个运放的开环电压增益达到 100dB，是指其低频最高增益。多数情况下，很少有人关心这个参数，而去关心它的下降规律，即后续讲述的单位增益带宽，或者增益带宽积。

在特殊应用中，比如高精密度测量、低失真度测量中需要注意此参数。在某个频率处实际的开环电压增益，将决定放大器的实际放大倍数与设计放大倍数的误差，也将决定放大器对自身失真的抑制，还将影响输出电阻等。

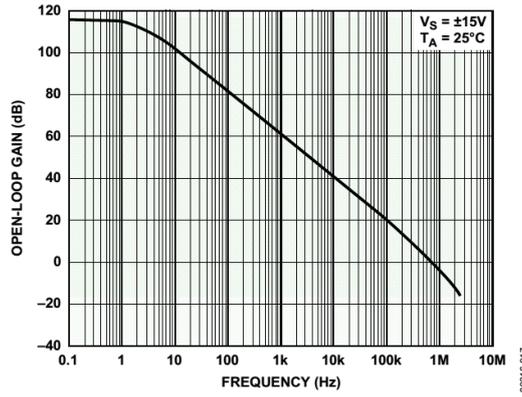


Figure 17. Open-Loop Frequency Response

压摆率：Slew rate，SR

定义：闭环放大器输出电压变化的最快速率。用 $V/\mu s$ 表示。

优劣范围：从 $2mV/\mu s$ 到 $9000V/\mu s$ 不等。

理解：此值显示运放正常工作时，输出端所能提供的最大变化速率，当输出信号欲实现比这个速率还快的变化时，运放就不能提供了，导致输出波形变形——原本是正弦波就变成了三角波。

对一个正弦波来说，其最大变化速率发生在过零点处，且与输出信号幅度、频率有关。设输出正弦波幅度为 U_{max} ，频率为 f_{out} ，过零点变化速率为 D_V ，则

$$D_V = 2\pi U_{max} f_{out}$$

要想输出完美的正弦波，则正弦波过零点变化速率必须小于运放的压摆率。即

$$SR > D_V = 2\pi U_{max} f_{out}$$

(Section70-4)

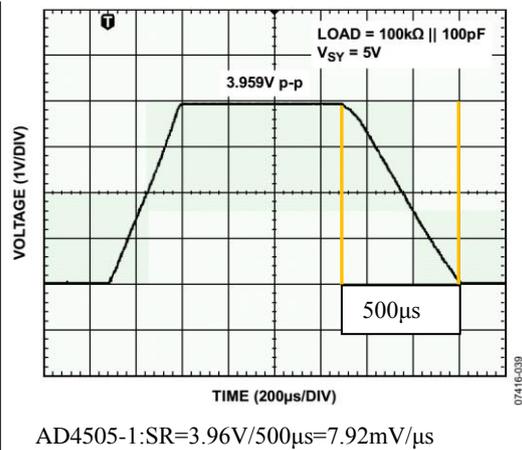
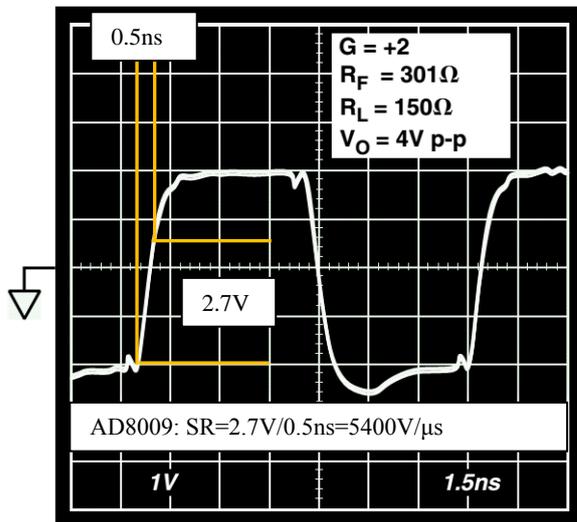


图 Section70-4 压摆率大的 AD8009 和压摆率小的 ADA4505，天壤之别啊

这个参数与后面讲述的满功率带宽有关。

单位增益带宽：Unity Gain-bandwidth，UGBW

定义：运放开环增益-频率图中，开环增益下降到 1 时的频率。

优劣范围：从 10kHz 到 1GHz，差别很大。一般来讲，超过 50MHz 属于宽带放大器。

理解：当输入信号频率高于此值时，运放的开环增益会小于 1，即此时放大器不再具备放大能力。这是衡量运放带宽的一个主要参数。

此值一般从典型图中读取，而不出现在数据表格中。

增益带宽积：Gain Bandwidth Product，GBP 或者 GBW

定义：运放开环增益-频率图中，指定频率处，开环增益与该指定频率的乘积。

理解：如果运放开环增益始终满足-20dB/10 倍频的规律，也就是频率提高 10 倍，开环增益变为原先的 0.1 倍，那么它们的乘积将是一个常数，也就等于前述的“单位增益带宽”，或者“1Hz 处的增益”。

在一个相对较窄的频率区域内，增益带宽积可以保持不变，我们暂称这个区域为增益线性变化区。一般情况下，可以认为增益带宽积即为单位增益带宽。

-3dB 带宽

定义：运放闭环使用时，某个指定闭环增益（一般为 1 或者 2、10 等）下，增益变为低频增益的 0.707 倍时的频率。分为小信号（输出 200mV 以下）大信号（输出 2V）两种。

理解：它直接指出了使用该运放可以做到的闭环放大电路的-3dB 带宽。因为前述的两个参数，单位增益带宽和增益带宽积，其实都是对运放开环增益性能的一种描述，来自开环增益/频率图。而这个参数是对运放接成某种增益的放大电路实施实测得到的。

注意，运放参数中一般不描述开环增益的-3dB 带宽。

满功率带宽：Full Power Bandwidth

定义：将运放接成指定增益闭环电路（一般为 1 倍），连接指定负载，输入端加载正弦波，输出为指标规定的最大输出幅度，此状态下，不断增大输入信号频率，直到输出出现因压摆率限制产生的失真（变形）为止，此频率即为满功率带宽。

理解：比-3dB 带宽更为苛刻的一个限制频率。它指出在此频率之内，不但输出幅度不会降低，且能实现满幅度的大信号带载输出。

满功率带宽与器件压摆率密切相关：

$$FPBW = \frac{SR}{2\pi U_m}$$

其中， U_m 为运放能够输出的最大值。对满功率带宽的理解，可以参考图 Section70-5。

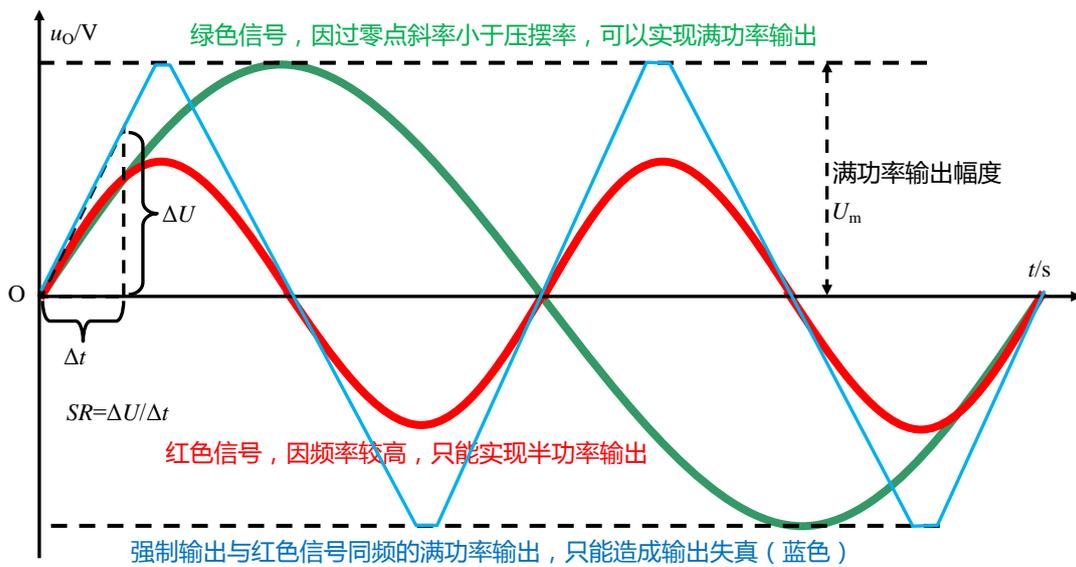


图 Section70-5 压摆率与满功率带宽示意图

至稳时间：Settling Time

定义：运放接成指定增益（一般为 1），从输入阶跃信号开始，到输出完全进入指定误差范围所需要的时间。所谓的指定误差范围，一般有 1%，0.1% 几种。

优劣范围：几个 ns 到几个 ms。

理解：至稳时间由三部分组成，第一是运放的延迟，第二是压摆率带来的爬坡时间，第三是稳定时间。很显然，这个参数与 SR 密切相关，一般来说，SR 越大的，至稳时间更小。

对运放组成的 ADC 驱动电路，至稳时间是一个重要参数，越小越好。

传统中文资料中，将 Settling time 译成建立时间，我个人认为译为“至稳时间”较好。Settle 的本意是沉淀到稳定、一个漂泊的人找到落脚点被安置好的意思，而 Settling time 本身的电学定义，也是指电路输出由一个稳态进入另一个稳态所需要的时间，它和“建立”一词，没有什么必然联系。

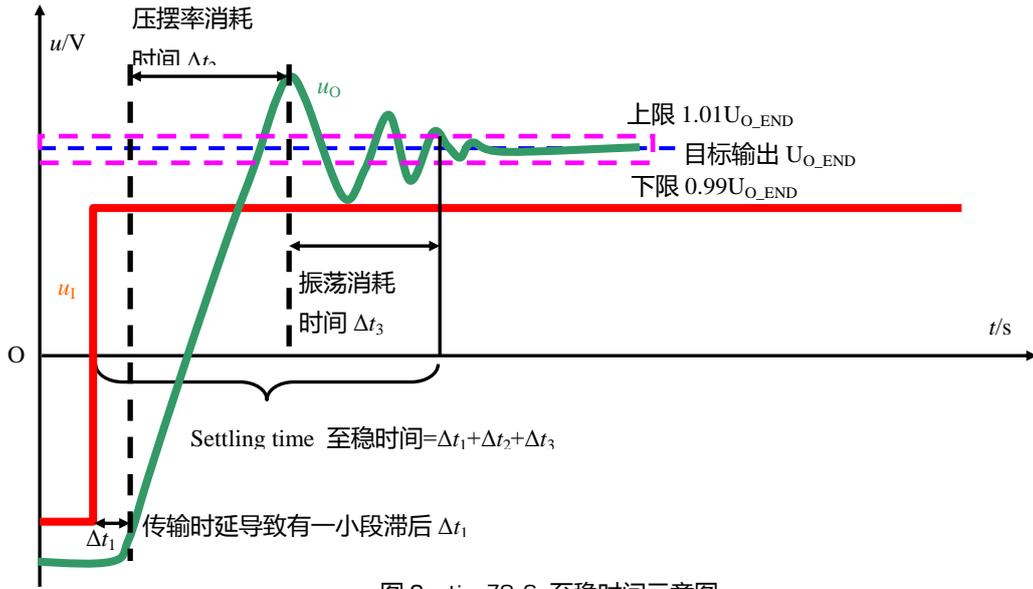


图 Section70-6 至稳时间示意图

相位裕度 Phase margin, φ_m 和增益裕度

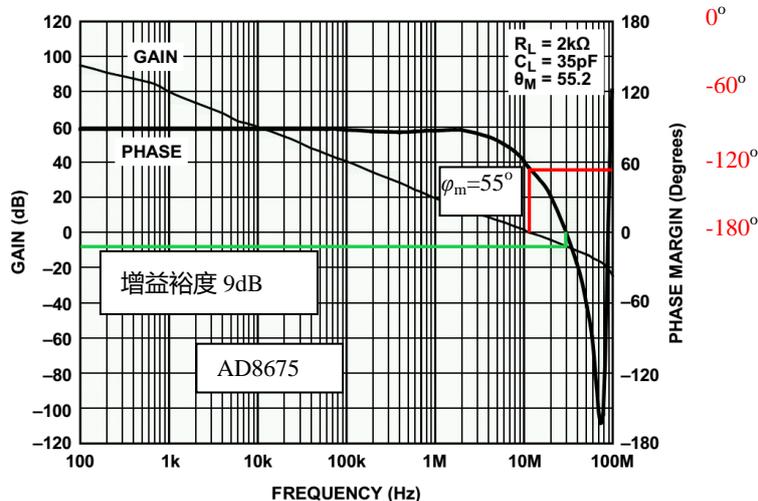
相位裕度定义：在运放开环增益和开环相移图中，当运放的开环增益下降到 1 时，开环相移值减去 -180° 得到的数值。

增益裕度定义：在运放开环增益和开环相移图中，当运放的开环相移下降到 -180° 时，增益 dB 值取负，或者是增益值的倒数。

理解：相位裕度和增益裕度越大，说明放大器越容易稳定。

需要特别注意的是，很多器件在描述开环特性时，在相位图中纵轴存在定义标注不完全一致的现象，有的是正度数、有的是负度数——不同的定义有不同的解释，都合理。但容易给读者造成混乱。我们需要知道的是，所有运放，在任何频率下，都只存在滞后相移，即相移为负值，图中右侧的红色标注即为相移。在极低频率处，相移接近于 0° 且小于 0° ，随着频率的上升，很快相移就进入到稳定的 -90° ，然后走向 -180° 甚至 -270° 。知道了这个规律，数据手册中无论怎么标注，你都能轻松应对了。

这样理解，相位裕度其实就是开环增益为 0dB 时的开环相移和 -180° 的距离。



电源电压抑制比

理论上，当电源电压发生改变时，运放构成的放大电路输出不应该变化。但是实际却会变化——放大电路的噪声增益 G_N 越大，由此带来的输出的变化量也越大。为了产生一个与电路增益无关的参数，电源电压抑制比定义如下：

定义：双电源供电电路中，保持负电源电压不变，输入不变，而让正电源产生变化幅度为 ΔV_S ，频率为 f 的波动。那么在输出端会产生变化幅度为 ΔV_{out} ，频率为 f 的波动。这等效于电源稳定不变情况下，在入端施加了一个变化幅度为 ΔV_{in} ，频率为 f 的波动。则

$$PSRR+ = 20 \log \left(\frac{\Delta V_S}{\Delta V_{in}} \right) \text{ dB}$$

考虑到电路本身的噪声增益 G_N ，则

$$PSRR+ = 20 \log \left(\frac{\Delta V_S \times G_N}{\Delta V_{out}} \right) \text{ dB}$$

同样的方法，保持正电源电压不变，仅改变负电源电压，会得到 $PSRR-$ 。

有些运放在描述 $PSRR$ 时，不区分正负，而仅给出 $PSRR$ ，这是指两个电源电压同时改变。注意，两个电源的改变方向是相反的——即保持正负电源的绝对值相等。

理解：电源电压抑制比，其含义是运放对电源上纹波或者噪声的抵抗能力。首先，正负电源具有不一定相同的 $PSRR$ ，其次，随着电源电压变化频率的提升，运放对这个变化的抵抗能力会下降。一般情况下，电源变化频率接近其带宽时，运放会失去对电源变化的抵抗——即单位增益情况下电源变化多少，输出就变化多少。

下图为 ADA4000-1 的 $PSRR$ 图。

频率越高，运放对电源纹波或者噪声的抵抗能力越弱。旁路电容的作用就是滤除电源上的噪声或者波动，特别在高频处，更需要滤除。

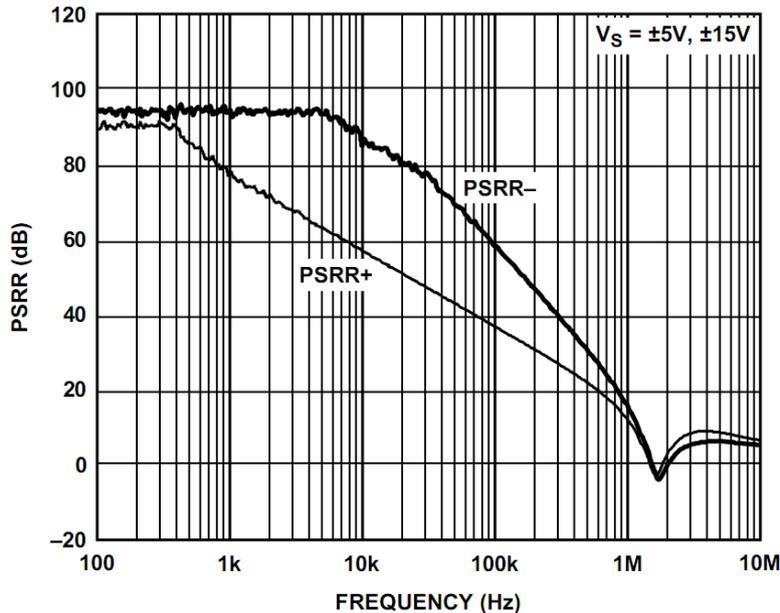


Figure 24. $PSRR$ vs. Frequency

热阻

热阻标准定义：是导热体阻止热量散失程度的描述，以 1W 发热源在导热路径两端形

成的温度差表示，单位为°C/W。有以下常用的两种：

θ_{JA} ，是指芯片热源结(Junction)与芯片周围环境(Ambient)（一般为空气）的热阻。

θ_{JC} ，是指芯片热源结(Junction)与芯片管壳(Case)的热阻。

理解：对芯片来说，导热路径的两端分别为自身发热体与环境空气。热阻 θ_{JA} 越大，说明散热越困难，其温差也就越大。

比如一个热阻 $\theta_{JA}=150^{\circ}\text{C}/\text{W}$ 的芯片，说明其如果存在 1W 的热功率释放（为电源提供给芯片的功率-芯片输出的功率），则会在芯片内核和环境空气中形成一个 150°C 的温差。

当确定热功率释放为 P ，则：

$$\Delta T = P \times \theta_{JA}$$

其中 ΔT 是芯片工作时，自身结温与环境温度的温差。如果此时环境温度为 T_A ，则芯片结温 T_J 为：

$$T_J = T_A + \Delta T$$

很显然，同样功耗情况下，具有不同热阻的芯片，热阻越大的，结温会越高。

当结温超过了最高容许结温（一般就是芯片中声明的存储温度，比如 150°C ），芯片就可能发热损坏。

应用热阻参数可以帮助设计者估算芯片可否安全工作。如下图查到 [ADA4000-1](#) 关于热阻的描述，可知 SOIC8 封装热阻为 $112.38^{\circ}\text{C}/\text{W}$ ，结温不得超过 150°C 。假设设计者使用 SOIC8 封装，则在 $-10\sim 50^{\circ}\text{C}$ 环境下（一般气温范围），为保证结温不超过 150°C ， ΔT 需小于“最高结温 150°C -最高环境温度 $50^{\circ}\text{C}=100^{\circ}\text{C}$ ”。因此，设计电路时，需要注意 [ADA4000-1](#) 的发热功耗不得超过

$$P < \frac{\Delta T}{\theta_{JA}} = \frac{100^{\circ}\text{C}}{112.38^{\circ}\text{C}/\text{W}} = 889.8\text{mW}$$

而发热功耗与输出功率相关，一般情况下，输出功率越大，会带来芯片本身发热功耗的增加。当然，对 [ADA4000-1](#) 来说，产生如此大的发热功耗是不可能的，对于高频运放则很正常。可以看出，选择热阻更小的 14 脚封装的 SOIC（也就是 SO-14），具有 $88.2^{\circ}\text{C}/\text{W}$ 的热阻，则可以有效改善。

ABSOLUTE MAXIMUM RATINGS 取自 ADI 公司 [ADA4000-1](#) 数据手册

Table 3.

Parameter	Rating
Supply Voltage	$\pm 18\text{V}$
Input Voltage	$\pm\text{V supply}$
Differential Input Voltage	$\pm\text{V supply}$
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to $+150^{\circ}\text{C}$
Operating Temperature Range	-40°C to $+125^{\circ}\text{C}$
Junction Temperature Range	-65°C to $+150^{\circ}\text{C}$
Lead Temperature (Soldering, 10 sec)	300°C

THERMAL RESISTANCE

θ_{JA} is specified for the worst-case conditions, that is, a device soldered in a circuit board for surface-mount packages.

Table 4. Thermal Resistance

Package Type	θ_{JA}	θ_{JC}	Unit
5-Lead TSOT (UJ-5)	172.92	61.76	$^{\circ}\text{C}/\text{W}$
8-Lead SOIC (R-8)	112.38	61.6	$^{\circ}\text{C}/\text{W}$
8-Lead MSOP (RM-8)	141.9	43.7	$^{\circ}\text{C}/\text{W}$
14-Lead SOIC (R-14)	88.2	56.3	$^{\circ}\text{C}/\text{W}$
14-Lead TSSOP (RU-14)	114	23.3	$^{\circ}\text{C}/\text{W}$

典型值、最大值，到底用哪个？

仔细看数据手册，你会发现，在每一项参数中，都有“常温典型值、常温最大值、宽温度范围最大值”，这些数值相差甚远。到底该用哪个数值呢？这得看应用对象。

先说最严苛的，就是宽温度范围最大值。当设计对象为批量产品，且该产品可能工作在较宽泛的温度范围内时，就需要使用这个值。比如照相机、手机，有可能进入极寒冷地

区，要保证其正常工作，还真得考虑其极限温度范围。

再说较为严苛的，常温下最大值。当设计对象是批量产品，且该产品仅在常温下工作时，就需要使用这个值。比如室内产品。但是，这种产品也需要确定一个工作温度范围，除考虑气温外，还得考虑机壳内由于散热不利带来的温升，这就需要计算温度漂移。将温升带来的漂移量和常温最大值实施加法，就是取用值。

最后说说典型值，这是最让人喜欢的值，也是最漂亮的值。很多人在设计中盲目使用此值，其实是自欺欺人。它只有一个应用场合，就是试制作品，我们不会复制它。比如电子竞赛作品中，可以采用典型值计算。为什么呢，因为我们可以多颗芯片中挑选一颗满足要求。

输入输出电压范围对电路的影响

这是一个来自网友的问题：一个由仪表放大器 INA333 组成的测量电路，正输入端为 2V，负输入端为 2.2V，期望放大 5 倍，输出应为-1V。INA333 的供电电压为±2.5V。但是仿真实验的结果表明，输出只有-800mV，为什么？

我们首先将网友描述的电路绘制成图，如图 Section70-7 所示。INA333 内部由三运放组成，电阻值如图。外部以 $u_2=2V$ 和 $u_1=2.2V$ 作为输入，且设定 $R_G=25k\Omega$ 以保证增益为 5 倍。

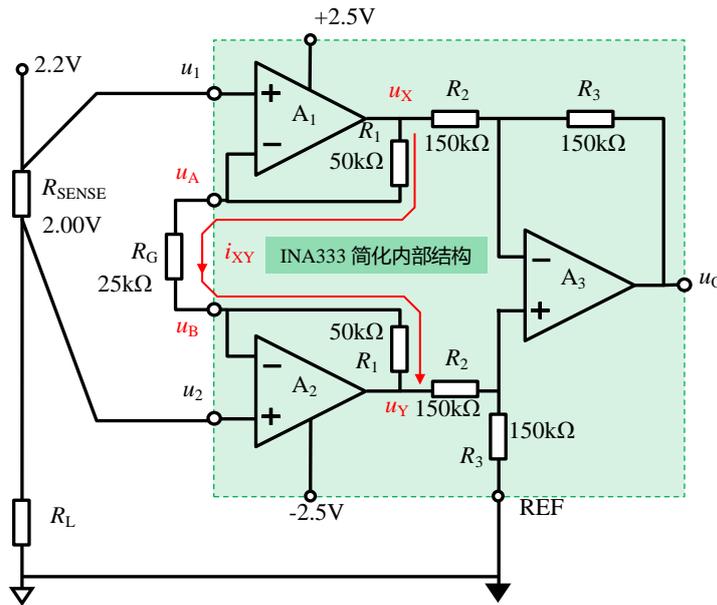


图 Section70-7 : INA333 工作电路

先看输入输出范围是否超限：INA333 规定的输入范围和输出范围如下：

- SUPPLY RANGE: +1.8V to +5.5V
- INPUT VOLTAGE: (V-) +0.1V to (V+) -0.1V
- OUTPUT RANGE: (V-) +0.05V to (V+) -0.05V

可知，当供电电压为±2.5V 时，输入电压范围为-2.4V~+2.4V，输出可达-2.45V~+2.45V，目前设定的输入没有超限，输出也没有超限。

再看仪表放大器内部：如果两个前置的运放均处于深度负反馈状态，则虚短成立，可知：

$$u_A = 2.2V, u_B = 2.0V$$

根据虚断，流过 R_G 的电流等于流过 R_1 的电流，有：

$$u_Y = u_B - i_{XY}R_1 = u_B - \frac{u_A - u_B}{R_G} R_1 = 2.0V + \frac{2.2V - 2.0V}{25k\Omega} \times 50k\Omega = 1.6V$$

$$u_X = u_A + i_{XY}R_1 = u_A + \frac{u_A - u_B}{R_G} R_1 = 2.2V + \frac{2.2V - 2.0V}{25k\Omega} \times 50k\Omega = 2.6V$$

问题暴露了：作为内部运放 A_1 的输出端， u_X 输出最大也仅能达到 2.45V，要求其输出 2.6V 是不合理的。此时，运放 A_1 只能处于“心有余而力不足”的状态，虚短不再成立，输出维持在 2.45V。

$$u_{X_实际} = 2.45V$$

此时，运放 A_2 的输出没有超限，它还处于虚短、虚断均成立的状态。

$$u_{B_实际} = 2.0V$$

$$u_{A_实际} = u_{B_实际} + \frac{u_{X_实际} - u_{B_实际}}{R_1 + R_G} \times R_G = 2.0V + \frac{2.45V - 2.0V}{75k\Omega} \times 25k\Omega = 2.15V$$

$$u_{Y_实际} = u_{B_实际} - \frac{u_{X_实际} - u_{B_实际}}{R_1 + R_G} \times R_1 = 2.0V - \frac{2.45V - 2.0V}{75k\Omega} \times 50k\Omega = 1.7V$$

$$u_{O_实际} = u_{Y_实际} - u_{X_实际} = -0.75V$$

至此可知，这种状态下仪表放大器内部的三个运放中， A_1 已经处于负反馈无力调节状态，输出与理论分析不一致，也就在所难免了。

单电源高增益放大电路的输出失调电压

学生设计一个低频高增益放大电路，要求对 $20\mu V \sim 100\mu V$ 的直流电压实施放大，采用了如图 Section70-8 方案，试图实现约为 40000 倍的电压增益。

其设计思想是：选用输入失调电压典型值为 $0.3\mu V$ ，最大值不超过 $2.5\mu V$ ，输入偏置电流小于 $300pA$ ，失调电流小于 $500pA$ ，噪声密度小于 $5.9nV/\sqrt{Hz}$ 的精密运放 ADA4528-1，以实现 $20\mu V$ 直流信号的放大；单电源供电，ADA4528-1 最大供电为 5.5V，选用 5V，最大输入 $100\mu V$ 时，输出应为 4V，不超过最大输出电压；输出端增加一级截止频率为 15.9Hz 的低通滤波器，进一步滤除噪声。看起来挺好的。

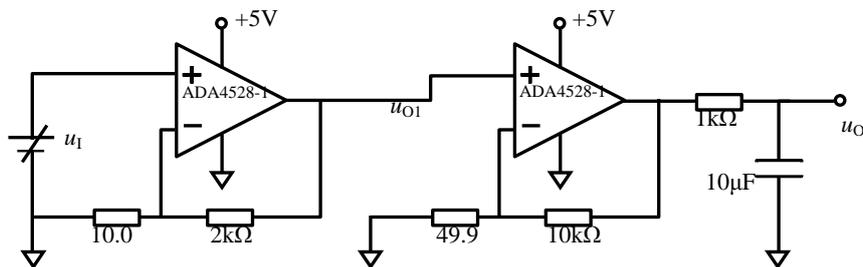


图 Section70-8 学生设计的低频高增益放大电路

完成电路搭接后，学生首先测量的输出失调电压，即将输入 u_1 短接接地，发现输出为 200mV。据此，可以反算出 u_{O1} 约为 1mV，进而反算出第一个运放的输入失调电压约为 $5\mu V$ ，这与数据手册规定的最大值 $2.5\mu V$ 不符。学生说，可能是芯片质量不好，我断然否定。

我是这么考虑的。在输出失调测试中，结果与预期不符，最可能是有一些因素被我们忽视了。先看偏置电流， I_B 在 $0.3nA$ 左右，与外部电阻 10Ω 相乘，可以得到 $3nV$ 左右的电

压，这与运放的最大失调电压 $2.5\mu\text{V}$ 相差甚远，确实可以不考虑。失调电流也不是主要因素。再看运放的输出性能，我发现 [ADA4528-1](#) 的输出至轨电压在 $10\text{k}\Omega$ 负载情况下典型值为 5mV ，这可能就是问题关键。

第一个运放的输出直接接入第二个运放的同相输入端，其负载很轻，因此其输出至轨电压可能要小于 5mV ，假设为 1mV ，那么当第一级运放的负电源接地时，输出最小值就是 1mV ，即便失调电压为 0 ，输出也不可能为 0 。这可能就是造成输出达到 200mV 的根本原因。

我让学生给第一级运放的供电改为 $(+5\text{V}, -0.5\text{V})$ ，总供电电压为 5.5V ，没有超限。结果如我所料，第二级运放的输出失调由原先的 200mV 变为 20mV 左右。这次就与估算相吻合了。

Section71. 运放的噪声参数

运放的噪声参数，相对较为复杂，因此独立成一节。

一个运放接成放大电路后，其输出端一定存在噪声，且这个噪声的有效值是可以事先估算的。当估算出的噪声有效值接近于输出信号有效值时，该放大电路几乎是失效的：输出信号将被噪声淹没。因此，在设计精密放大电路时，必须进行噪声评估。

严格的噪声评估是极为复杂的，一个放大电路的输出端噪声与下列因素有关：

- 1) 运放本身的噪声呈现在输出端；
- 2) 外围电路中的电阻噪声；
- 3) 运放输入端电流噪声在外电路电阻上产生的电压噪声；
- 4) 源自供电电源噪声的输出端噪声；
- 5) 源自空间电磁干扰的输出端噪声；
- 6) 源自周边系统的地线环路噪声。

对一个设计考究的精密放大器来说，必须首先做到具有良好的电源、具有可靠的屏蔽外界电磁干扰措施，以及规范的地线设计，在此基础上，输出端的噪声一般仅与上述前 3 条有关。而在外部电阻较小的情况下（一般小于 1000Ω ），电阻噪声和电流噪声在电阻上的表现，均可忽略。

为避免繁琐，本节以“能忽略就忽略”的姿态，讲述运放组成的放大电路的输出端噪声求解方法。在多数情况下，本节内容可以帮助读者完成噪声评估，且结论与实测较为吻合。

噪声叠加原理

一个噪声源的时域电压波形为 $u_{N1}(t)$ ，其有效值为 U_{N1} ，另一个噪声源的时域电压波形为 $u_{N2}(t)$ ，其有效值为 U_{N2} 。这两个噪声源是相互独立的。将这两个噪声源串联相加，如图 Section71-1 所示，则总的时域电压波形为：

$$u_N(t) = u_{N1}(t) + u_{N2}(t)$$

那么， $u_N(t)$ 的有效值为 U_N ，则有：

$$U_N = \sqrt{U_{N1}^2 + U_{N2}^2}$$

[Section71-1]

因此有：

$$U_N^2 = U_{N1}^2 + U_{N2}^2$$

[Section71-2]

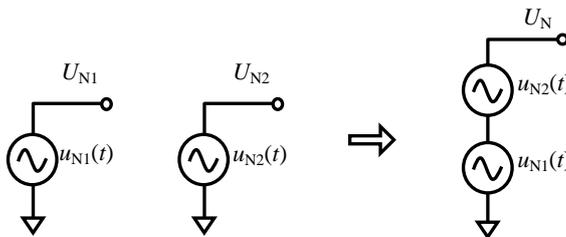


图 Section71-1 噪声叠加原理

即噪声的总有效值的平方，是各个噪声有效值的平方和。为表述方便，定义噪声有效值的

平方为电能力，用 E_p 表示，其单位为 V^2 ，多数情况下，噪声都很小，习惯上用 nV^2 作为单位。

$$E_p = E_{p1} + E_{p2} \quad \text{[Section71-3]}$$

即噪声电能力具有可加性。

噪声的电能力密度、电压密度和噪声有效值

噪声是广谱的，其时域电压波形中包含从低频到高频的任意频率分量。任何一个频点的噪声都对噪声源有效值有贡献，而噪声经过具有上限截止频率的放大器时，频率特别高的噪声将消失。因此，衡量一个上限截止频率不能被厂家确定的运放电路输出噪声大小，不能简单用一个有效值表示，而必须使用一个新量：噪声电能力随频率变化的密度，用 $D_E(f)$ 表示，它表征单位频率内，噪声的电能力大小，也即该噪声源中噪声电能力随频率的变化规律，它的单位是 nV^2/Hz 。

$$D_E(f) = \lim_{\Delta f \rightarrow 0} \frac{E_p}{\Delta f}$$

对 $D_E(f)$ 开根号，得到 $D_U(f)$ ，称为噪声电压密度：

$$D_U(f) = \sqrt{D_E(f)}$$

因此，利用电能力的可加性，即式(Section71-3)，在一个规定的频段(f_a, f_b)内，总的噪声电能力为电能力密度在规定频率内的积分：

$$E_p = \int_{f_a}^{f_b} D_E(f) df \quad \text{[Section71-4]}$$

而该频段内的噪声电压有效值为：

$$U_N = \sqrt{E_p} = \sqrt{\int_{f_a}^{f_b} D_E(f) df} \quad \text{[Section71-5]}$$

当噪声源在某一频率范围内，具有不变的噪声电能力密度（称为白噪声），即 $D_E(f) = K^2$ 时，上式演变为：

$$U_N = \sqrt{E_p} = \sqrt{\int_{f_a}^{f_b} K^2 df} = K \times \sqrt{f_b - f_a} \quad \text{[Section71-5a]}$$

此时，称 K 为噪声源的白噪声电压密度，单位为 $\sqrt{nV^2/\text{Hz}} = nV/\sqrt{\text{Hz}}$ 。为了用户使用方便，运放的数据手册中会给出 K 值，以 $nV/\sqrt{\text{Hz}}$ 为单位。

当噪声源在某一频率范围内，其电能力密度随频率越来越小，具有 $1/f$ 特性时（称为 $1/f$ 噪声），其电能力表达式为：

$$D_E(f) = \frac{C^2 \times 1\text{Hz}}{f}$$

此时，式(Section71-5)演变为：

$$U_N = \sqrt{E_p} = \sqrt{\int_{f_a}^{f_b} \frac{C^2 \times 1\text{Hz}}{f} df} = C \times \sqrt{\text{Hz}} \times \sqrt{\ln \frac{f_b}{f_a}}$$

(Section71-5b)

C^2 为 1Hz 处的 $1/f$ 噪声电能力密度，单位是 nV^2/Hz ，而 C 即为 1Hz 处的 $1/f$ 噪声电压密度，单位是 $\text{nV}/\sqrt{\text{Hz}}$ 。运放数据手册中，可以查到，或者计算出 C 值。

实际的运放噪声根源一般只有两种，且它们共存：随频率电能力密度不变化的白噪声，以及随频率增加而逐渐减小的 $1/f$ 噪声。非常幸运的是，这两种噪声源，在数学上都是可以简单积分计算的。

运放的噪声模型

运放的噪声模型如图 Section71-2 所示。由该模型组成的同相比例放大器如图 Section71-3 所示，可以据此计算出该电路的输出噪声。

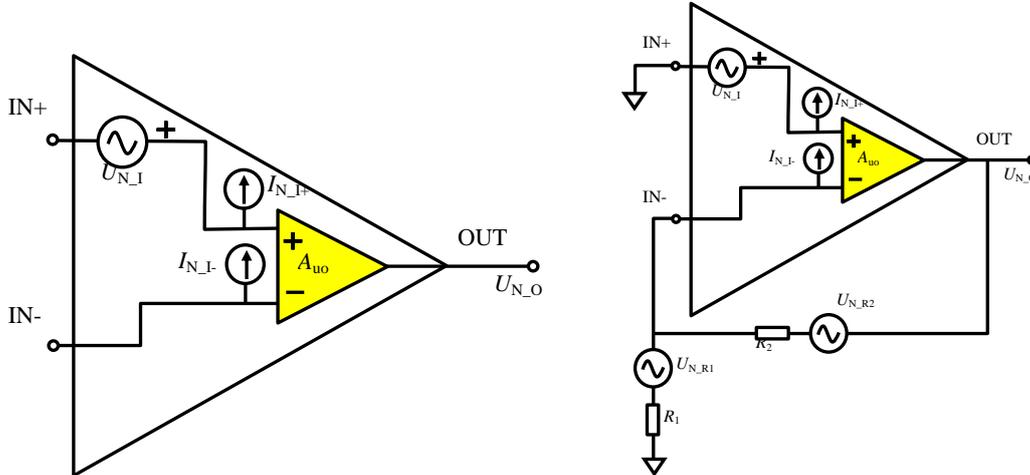


图 Section70-2 运放的噪声等效模型

图 Section70-3 放大电路噪声求解

先看模型。运放内部具有两类噪声源：等效输入噪声电压 $U_{N,I}$ ，等效输入噪声电流 $I_{N,I}$ ，其中电流噪声分别出现在两个输入端，相互独立。黄色运放为理想的。在模型中， $U_{N,I}$ 是已经确定了有效值的一个噪声电压源， $I_{N,I}$ 是已经确定了有效值的噪声电流源，至于如何求解这个它们的有效值，下一标题讲。

再看包含模型的同相比例器。因输出由多个噪声源合并形成，因此，其输出电压的瞬时值满足叠加原理，输出电压有效值则满足式(Section71-2)。

需要注意，除运放内部的两类噪声源外，电阻也产生噪声，表示为有效值为 $U_{N,R}$ 的电压源，其值也在下一标题讲。

各个独立噪声源在输入端产生的噪声电压如下：

$$\begin{aligned} U_{N,O(U_{N,I})} &= U_{N,I} \times \frac{R_1 + R_2}{R_1} \\ U_{N,O(I_{N,I+})} &= 0 \\ U_{N,O(I_{N,I-})} &= I_{N,I-} \times R_2 \\ U_{N,O(R1)} &= -U_{N,R1} \times \frac{R_2}{R_1} \\ U_{N,O(R2)} &= U_{N,R2} \end{aligned}$$

利用式(Section71-2)，总的输出噪声电压为：

$$U_{N,O} = \sqrt{U_{N,O(UN,I)}^2 + U_{N,O(IN,I+)}^2 + U_{N,O(IN,I-)}^2 + U_{N,O(R1)}^2 + U_{N,O(R2)}^2} \quad \text{[Section71-6]}$$

多数情况下，在运放外部电阻较小时，可以忽略模型中的等效输入电流噪声，以及电阻产生的噪声，因此，式[Section71-6]被简化为：

$$U_{N,O} = U_{N,I} \times \frac{R_1 + R_2}{R_1} \quad \text{[Section71-6a]}$$

其中， $\frac{R_1+R_2}{R_1}$ 称为噪声增益，用 G_N 表示。对同相比例器，噪声增益就是电路的闭环增益，对反相比例器，噪声增益仍为 $\frac{R_1+R_2}{R_1}$ 。

运放的等效输入噪声电压有效值 $U_{N,I}$

几乎所有运放，在数据手册中都会给出噪声电压密度曲线 $D_U(f)$ ，如图 Section71-4 所示，为 ADI 公司的精密运放 OP27 的噪声电压密度图。图中黑色曲线为噪声电压密度，它实际由两根黑色虚线按照如下公式叠加而成：

$$D_U(f) = \sqrt{D_{U,1f}^2 + D_{U,wh}^2} \quad \text{[Section71-7]}$$

联想到式[Section71-1]，可知上式的物理含义为：任何频点处的噪声，都是由随频率越来越小的 $1/f$ 噪声，和不随频率变化的白噪声两部分组成。因此，只要分别计算 $1/f$ 噪声的有效值 U_{1f} ，以及白噪声有效值 U_{wh} ，则有：

$$U_{N,I} = \sqrt{U_{1f}^2 + U_{wh}^2} \quad \text{[Section71-8]}$$

对于白噪声，图中显示其噪声电压密度为 $K=3nV/\sqrt{Hz}$ ，据式[Section71-5a]，得：

$$U_{wh} = K\sqrt{f_b - f_a}$$

对于 $1/f$ 噪声，图中显示其 1Hz 处噪声电压密度为 $C=5nV/\sqrt{Hz}$ ，据式[Section71-5b]，得：

$$U_{1f} = C \times \sqrt{Hz} \times \sqrt{\ln \frac{f_b}{f_a}}$$

至此，只要知道噪声的频率起点 f_a ，以及频率终点 f_b ，即可完成 $U_{N,I}$ 的求解。

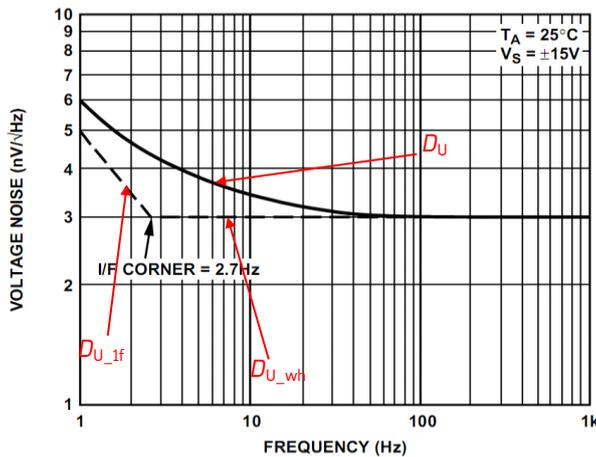


图 Section70-4 精密运放 OP27 的噪声电压密度图

确定频率起点 f_a

噪声是广谱的，但是一般来说，低于 0.1Hz 的噪声，即 10s 以上才变化一次的噪声，通常被视为外界环境扰动带来的，比如气流引起的温度变化、周围人使用电器产生的电磁干扰等，这些都不被考虑在电路产生的噪声中。因此，多数情况下，电路噪声的测量，都是以 0.1Hz 为下限的，即 $f_a = 0.1\text{Hz}$ 。

对特殊的电路，可以依据要求改变 f_a 。

确定频率终点 f_b

运放组成的放大电路，都有上限截止频率 f_{Hf} 。它与运放的单位增益带宽UGBW有关，还与运放组成放大电路的闭环增益 A_{uf} 有关，一般情况下，有以下近似公式成立：

$$f_{\text{Hf}} = \frac{\text{UGBW}}{A_{\text{uf}}}$$

多数情况下，运放组成的放大电路，其实就是一个具有闭环增益的一阶低通滤波器，它内部产生的等效输入噪声，其高频成分在输出端将被滤除。显然，如果滤波器是理想的低通，即砖墙式：低于截止频率，增益为 1，大于截止频率，增益为 0，那么噪声终点 f_b 即为滤波器的上限截止频率 f_{Hf} 。但是，这样的滤波器在现实中是不存在的。现实中的滤波器，如果具有上限截止频率 f_{Hf} ，那么高于 f_{Hf} 的噪声，还是会有一部分被泄露到输出端，滤波器的阶数越高，它越接近于理想砖墙式滤波，泄露应该越少。

于是，实际的 f_b ，应该大于等于 f_{Hf} ，即：

$$f_b = p \times f_{\text{Hf}}, p \geq 1$$

通过数学分析，可以得出如下结论，对于一阶滤波器， $p = 1.57$ 。二阶以上滤波器， p 越来越接近于 1，但是没有固定的结果，与滤波器传函有关。

举例 1：

电路如图 Section71-5 所示，估算放大电路的输出噪声。

第一步，从 ADI 公司官网下载 OP27 运放数据手册，从数据手册中获得关键参数：

- 1) 运放的单位增益带宽为 8MHz；
- 2) $C=5\text{nV}/\sqrt{\text{Hz}}$ ， $K=3\text{nV}/\sqrt{\text{Hz}}$ ；

第二步，闭环增益为 $A_{\text{uf}}=3$ ，据此确定电路的上限截止频率 f_{Hf} ：

$$f_{\text{Hf}} = \frac{8\text{MHz}}{3} = 2.67\text{MHz}$$

第三步，确定 $f_b = 1.57 \times f_{\text{Hf}} = 4.19\text{MHz}$ 。

第四步，确定等效输入噪声电压 U_{N_1}

据式(Section71-5a)，

$$U_{\text{wh}} = K\sqrt{f_b - f_a} = \frac{3\text{nV}}{\sqrt{\text{Hz}}} \times \sqrt{4.19\text{MHz} - 0.1\text{Hz}} = 6.138\mu\text{V}_{\text{rms}}$$

据式(Section71-5b)，

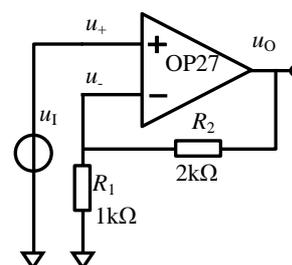


图 Section71-5

$$U_{1f} = C \times \sqrt{\text{Hz}} \times \sqrt{\ln \frac{f_b}{f_a}} = 5\text{nV} \times \sqrt{\ln \frac{4.19\text{MHz}}{0.1\text{Hz}}} = 20.95\text{nV}_{\text{rms}}$$

据式(Section71-8)

$$U_{N_I} = \sqrt{U_{1f}^2 + U_{\text{wh}}^2} = 6.138\mu\text{V}_{\text{rms}}$$

第五步，确定输出噪声电压：

据式(Section71-6a)

$$U_{N_O} = U_{N_I} \times \frac{R_1 + R_2}{R_1} = 18.414\mu\text{V}_{\text{rms}}$$

因 OP27 为一个低噪声运放，此电路的输出噪声电压属于比较小的。且读者可以发现， $1/f$ 噪声远比白噪声小。实际电路的输出噪声要比上述估算值稍大，原因在于本估算中忽略了电阻噪声、运放电流噪声在电阻上演变成的电压噪声。

从示波器上看噪声大小

上述分析，能够得到一个运放电路的输出噪声有效值。但是，我们观察到的噪声，更多来自于示波器屏幕，它是一个看起来混乱不堪的“杂波”。我们能看出它的峰峰值，但怎样获得它的有效值呢？

运放电路的输出噪声，其有效值与峰峰值之间满足如下关系：

$$U_{N_pp} = 6.6U_{N_rms}$$

(Section71-8)

原因是，噪声在数值上满足高斯分布（正态分布），而高斯分布的数学特性告诉我们，在 $\pm 3.3\sigma$ 区间内，可以包含 99.9% 的出现概率，如图 Section71-6 所示。

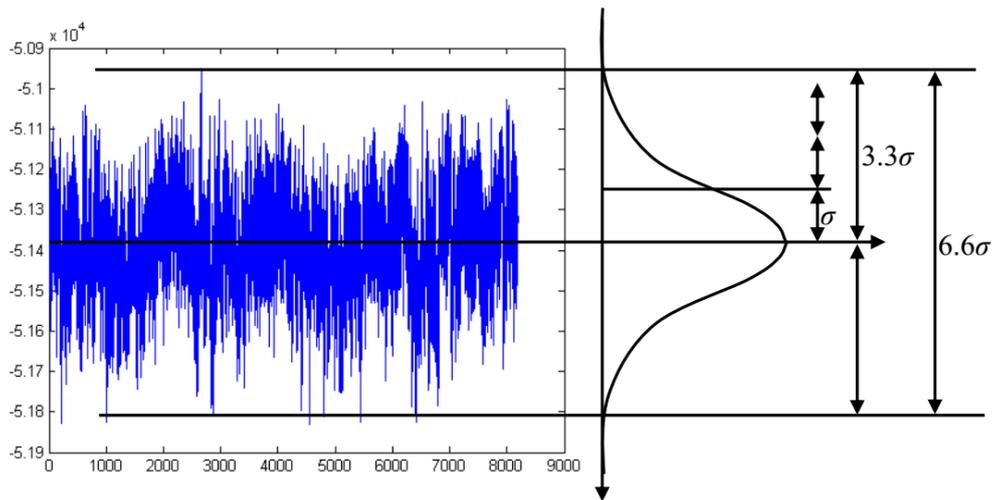


图 Section71-6 噪声峰峰值与有效值之间的关系

Section72. 全差分运算放大器

结构

像标准运算放大器一样，全差分运算放大器(Fully Differential Amplifier: FDA)仍属于运算放大器——它是一个具有理想功能的高增益放大器，需要配合外部的负反馈电路才能发挥作用。

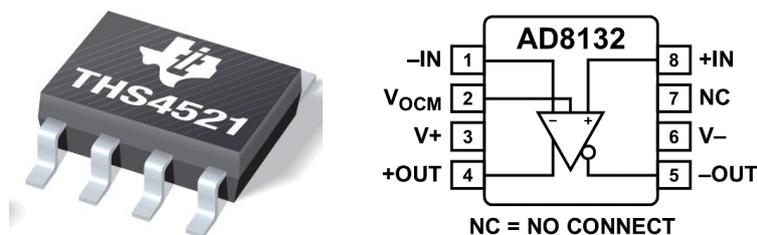


图 Section72-1 全差分运算放大器外形、管脚图示意

全差分运放具有两个输入端+IN、-IN，其电压用 u_P 和 u_N 表示，两个输出端+OUT、-OUT，其电压用 u_{OUT+} 和 u_{OUT-} 表示，一个设定输出共模的输入端 V_{OCM} ，其电压用 u_{OCM} 表示，以及两个电源端。图 Section72-2 是它的管脚结构图。全差分运放具有特殊的内部结构，决定了它在正常工作情况下具有如下特性：

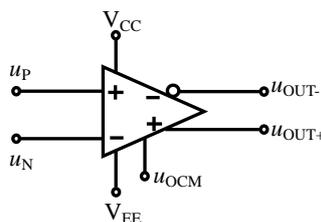


图 Section72-2 全差分运放管脚结构图

1) 输出约束特性：

$$\frac{u_{OUT+} + u_{OUT-}}{2} = u_{OCM}$$

[Section72-1]

两个输出端的平均值始终等于 u_{OCM} 。这意味着当一个输出端电压大于 u_{OCM} 时，另一个一定小于 u_{OCM} 。换句话说，当输出端发生变化时，两个输出端是以 u_{OCM} 为基准，同时做镜像摆动的。

2) 高增益导致的虚短特性：

$$u_{OD} = u_{OUT+} - u_{OUT-} = A_{OD}(u_P - u_N)$$

[Section72-2]

全差分放大器对两个输入端之间的差值进行开环高增益放大，这与传统运放完全相同，区别仅在于，放大后的结果表现在两个输出端的差值上。 A_{OD} 一般大于 60dB，因此 u_P 约等于 V_N ——虚短。

3) 两个输入端流入电流始终为 0——虚断。

因此，只要合理使用虚短、虚断，对全差分放大器的分析方法与一般运放几乎完全相同。

应用场合

全差分运算放大器主要用于以下场合：

1) 全差分信号链中。也就是说，在传感器是差分输出、ADC 是差分输入的情况下，整个信号链都使用差分信号传递时。

2) 单端信号转差分输出时。当前级信号为单端(Single-end)输出，而后级的电路（比如差分 ADC）需要差分输入时，用全差分运放实现单端——差分转换。

3) 差分转单端时。当前级为差分输出(Differencial)，而后级需要单端输入时，用全差分运放实现差分——单端转换。

使用全差分放大电路，比之单端电路有如下好处：

- 1) 相同电源电压下，能够获得 2 倍于单端方式的动态范围。
- 2) 能够抵抗共模干扰。
- 3) 能够减少信号中的偶次谐波失真。
- 4) 适合于平衡输入的 ADC。

基本分析方法

以一个对称输入的全差分放大电路为例，如图 Section72-3，分析如下：

首先定义信号源： $u_{ID}=u_{IN+}-u_{IN-}$ ， $u_{IC}=(u_{IN+}+u_{IN-})/2$ ，如图所示。

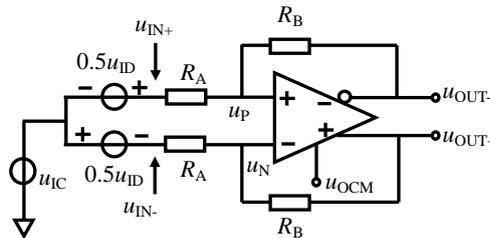


图 Section72-3 全差分放大对称输入

共模分析——信号源只有共模量

假设差模输入为 0，则 $u_{IN+}=u_{IN-}=u_{IC}$ 。注意，此时 V_{OCM} 脚始终存在输入电压 u_{OCM} ，这个电压是决定输出电压的镜像中心的，与信号源中的共模输入电压 u_{IC} ，是两回事。

使用虚断得：

$$\frac{u_{IC} - u_P}{R_A} = \frac{u_P - u_{OUT-}}{R_B} \quad (1a)$$

$$\frac{u_{IC} - u_N}{R_A} = \frac{u_N - u_{OUT+}}{R_B} \quad (1b)$$

使用虚短得：

$$u_N = u_P = u_X$$

将式(1a)和式(1b)相除，得：

$$\frac{u_{IC} - u_P}{u_{IC} - u_N} = \frac{u_{IC} - u_X}{u_{IC} - u_X} = 1 = \frac{u_P - u_{OUT-}}{u_N - u_{OUT+}}$$

即

$$u_{OUT-} = u_{OUT+}$$

根据式(Section72-1)：

$$\frac{u_{OUT+} + u_{OUT-}}{2} = u_{OCM}$$

得：

$$u_{OUT-} = u_{OUT+} = u_{OCM} \quad (2)$$

这说明，当信号输入只有共模量 u_{IC} 时，两个输出端的输出电压，等于设定输出共模脚 V_{COM} 电压 u_{OCM} ，而与信号中的共模量 u_{IC} 毫无关系。

此时，全差分运放的两个真正输入端电位相等，为 u_X ，据式(1a)有：

$$\frac{u_{IC} - u_X}{R_A} = \frac{u_X - u_{OUT-}}{R_B} = \frac{u_X - u_{OCM}}{R_B}$$

即，

$$\begin{aligned} R_B u_{IC} - R_B u_X &= R_A u_X - R_A u_{OCM} \\ u_X (R_A + R_B) &= R_B u_{IC} + R_A u_{OCM} \\ u_X &= \frac{R_B u_{IC} + R_A u_{OCM}}{R_A + R_B} \end{aligned} \quad (3)$$

这说明，在仅有信号共模输入的情况下，全差分运放的两个真正输入端电压 u_P 和 u_N ，取决于信号中的输入共模电压 u_{IC} 和 V_{COM} 管脚输入电压 u_{OCM} ，是两者的加权平均值。

因此，这个电路是可以承载一定的超电源共模输入的，只要保证 u_{IC} 与 u_{OCM} 的加权平均值不要超过 u_P 、 u_N 的最大承载电压即可。

比如，器件规定输入电压范围为-4~4.5V，当 $R_A=R_B$ 时，如果 $u_{OCM}=0V$ ，则信号的输入共模电压 u_{IC} 必须满足下式要求：

$$-4V \leq \frac{u_{OCM} + u_{IC}}{2} = 0.5u_{IC} \leq 4.5V$$

可解得，输入共模 u_{IC} 范围为-8V~9V。

当 R_A 远大于 R_B 时，共模输入电压范围将进一步扩大。显然，这是一个好处。

差模分析

当输入信号中差压 u_{ID} 存在且共模为 0 时，式(1a)(1b)仍然成立：

$$\begin{aligned} \frac{u_{IN+} - u_P}{R_A} &= \frac{u_P - u_{OUT-}}{R_B} \\ \frac{u_{IN-} - u_N}{R_A} &= \frac{u_N - u_{OUT+}}{R_B} \end{aligned}$$

利用 $u_{IN-} = -u_{IN+}$ (输入信号定义)，以及 $u_P = u_N = u_X$ ，以及输出约束：

$$\frac{u_{OUT+} + u_{OUT-}}{2} = u_{OCM} \rightarrow u_{OUT-} = 2u_{OCM} - u_{OUT+}$$

得：

$$\frac{u_{IN+} - u_X}{R_A} = \frac{u_X - 2u_{OCM} + u_{OUT+}}{R_B} \quad (1c)$$

$$\frac{-u_{IN+} - u_X}{R_A} = \frac{u_X - u_{OUT+}}{R_B} \quad (1d)$$

两式相加得：

$$\frac{-2u_X}{R_A} = \frac{2u_X - 2u_{OCM}}{R_B}$$

$$u_x = \frac{u_{OCM}R_A}{R_A + R_B} \quad (4)$$

可以看出，在对称输入仅有差模信号的情况下，全差分运放的真正输入端，没有输入差模信号的影子，只有设定输出共模 u_{OCM} 。

将式(4)代入式(1c)，得：

$$u_{OUT+} = u_{OCM} + \frac{R_B}{R_A} u_{IN+} = u_{OCM} + 0.5u_{ID} \frac{R_B}{R_A} \quad (5a)$$

据 $u_{OUT-} = 2u_{OCM} - u_{OUT+}$ ，得：

$$u_{OUT-} = u_{OCM} - 0.5u_{ID} \frac{R_B}{R_A} \quad (5b)$$

这说明，如果引入差模信号，则输出的两个端子会出现不同的变化：负输出端会有一个负方向的改变，大小是输入差模信号的 $0.5G$ ，而正输出端会有一个正方向的改变，大小也是 $0.5G$ ，其中 $G=R_B/R_A$ 。

而总的差分输出为：

$$u_{OD} = u_{OUT+} - u_{OUT-} = u_{ID} \frac{R_B}{R_A} = Gu_{id} \quad (6)$$

由此可知，分析全差分放大电路非常简单。第一步，在没有差模信号输入情况下，两个输出端稳定在 U_{OCM} ，据此利用输入共模电压和电路外部电阻，可以计算出两个输入端的共模电压，以保证全差分运放可正常工作。第二步，在差模输入后，正输出端将在 U_{OCM} 基础上叠加一个与输入差模信号同相的信号，其幅度为差模输入信号幅度的 $0.5G$ ，而负输出端则会在 U_{OCM} 基础上叠加一个与输入差模信号反相的信号，幅度为差模输入信号幅度的 $0.5G$ 。

举例 1：

电路如图 Section72-4 所示。其中 AD8139 是 ADI 公司生产的全差分运放，ePAD 端子是指该芯片下面的一个外露金属片，一般做接地处理，理论分析中不使用它，其余管脚如前所述。该电路的目的，是将输入的幅度为 1V 的单端双极信号，转变成差分单极信号。所谓的双极信号，是指瞬时信号既有正电压，也会有负电压，有别于只有正电压的单极信号。

1) 求电路两个输出端在输入信号为 0 时的静态电压。

2) 求电路的增益：

$$A_{uf} = \frac{u_{OUT+} - u_{OUT-}}{V_1}$$

3) 当输入信号为 1V，1kHz 正弦波时，求正输出端最高电压、最低电压。

4) 求电路的输入电阻。

解：

1) AD8139 的 VO_{CM} 端，即前述的 V_{OCM} 端，接 2.048V 基准电压，因此两个输出端静态电压均应为 2.048V。

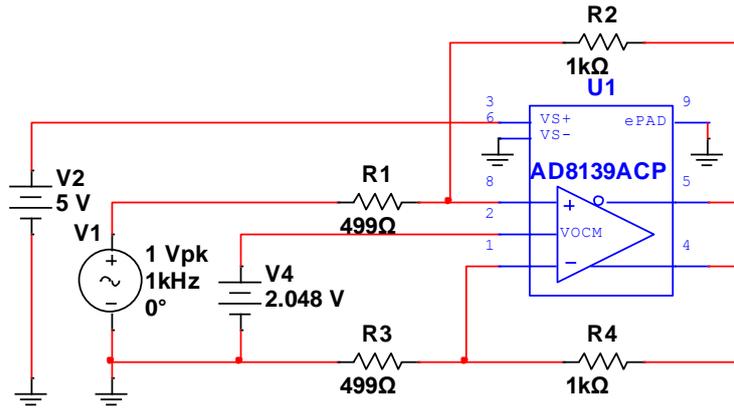


图 Section72-4 举例 1 电路

2) 为了求解信号电压增益, 先设输入信号为 u_i (即题目中的 V1), 输出分别为 u_{OUT+} 和 u_{OUT-} 。有两种方法可以求解输出, 第一种, 将输入信号 u_i 拆分成共模和差模信号, 然后利用前述分析结果实现。第二种, 直接求解。我们先说第一种方法:

$$u_{IN+} = u_i, \quad u_{IN-} = 0$$

则有:

$$u_{ID} = u_{IN+} - u_{IN-} = u_i, \quad u_{IC} = \frac{u_{IN+} + u_{IN-}}{2} = 0.5u_i$$

我们知道, 共模输入不会在输出有反应, 仅有差模输入会引起输出, 代入式(5a)和(5b):

$$u_{OUT+} = u_{OCM} + 0.5u_{ID} \frac{R_B}{R_A} = 2.048V + 0.5u_i \frac{1k\Omega}{499\Omega} = 2.048 + 1.002u_i$$

$$u_{OUT-} = u_{OCM} - 0.5u_{ID} \frac{R_B}{R_A} = 2.048 - 1.002u_i$$

$$A_{uf} = \frac{u_{OUT+} - u_{OUT-}}{V1} = \frac{2.004u_i}{u_i} = 2.004$$

第二种方法, 直接求解。设输入信号为 u_i , 然后根据全差分运放的虚短虚断特性, 列出如下等式:

$$\frac{u_i - u_X}{R_1} = \frac{u_X - u_{OUT-}}{R_2}$$

$$\frac{0 - u_X}{R_3} = \frac{u_X - u_{OUT+}}{R_4}$$

将相等电阻替换, 利用输出约束, 将 u_{OUT-} 用 $2u_{OCM} - u_{OUT+}$ 代替, 则有:

$$\frac{u_i - u_X}{R_1} = \frac{u_X - 2u_{OCM} + u_{OUT+}}{R_2} \rightarrow \rightarrow$$

$$R_2u_i - R_2u_X = R_1u_X + R_1u_{OUT+} - 2R_1u_{OCM} \tag{7}$$

$$\frac{-u_X}{R_1} = \frac{u_X - u_{OUT+}}{R_2} \rightarrow \rightarrow$$

$$-R_2u_X = R_1u_X - R_1u_{OUT+} \tag{8}$$

(7)(8)两式相减得:

$$R_2u_i = 2R_1u_{OUT+} - 2R_1u_{OCM}$$

即,

$$u_{OUT+} = \frac{R_2u_i + 2R_1u_{OCM}}{2R_1} = u_{OCM} + 0.5 \frac{R_2}{R_1} u_i = 2.048 + 1.002u_i$$

利用输出约束, 可得:

$$u_{OUT-} = 2u_{OCM} - u_{OUT+} = u_{OCM} - 0.5 \frac{R_2}{R_1} u_I = 2.048 - 1.002u_I$$

$$A_{uf} = \frac{u_{OUT+} - u_{OUT-}}{V_I} = \frac{2.004u_I}{u_I} = 2.004$$

分析结果与方法一完全相同。

3) 当输入信号幅度为 1V 时, 可知正输出端的幅度为 1.002V。因输出信号是骑在静态电压上, 因此正输出端最高电压为 $2.048V+1.002V=3.05V$, 最低输出电压为 $2.048V-1.002V=1.046V$ 。这是在不考虑输出失调电压情况下得到的结果, 当考虑输出失调时, 会存在一些偏差。

4) 求输入电阻。只要求解出流过 R_1 的动态电流, 且这个电流与输入信号 u_I 的变化量成比例, 就可以求出输入电阻:

将式(7)、(8)相加, 得:

$$R_2 u_I - 2R_2 u_X = 2R_1 u_X - 2R_1 u_{OCM}$$

解得:

$$u_X = \frac{R_2 u_I + 2R_1 u_{OCM}}{2R_1 + 2R_2} = \frac{0.5R_2}{R_1 + R_2} u_I + \frac{R_1}{R_1 + R_2} u_{OCM} \quad (9)$$

式(9)表明, 全差分电路在单端输入时(如本例), 有一个特点, 即运放的两个输入端都存在输入信号 u_I 的影子, 这与本节讲原理时以双端对称差分输入的分析结果完全不同。这导致输入电阻将不是电路中显见的 R_1 。

此时, 流过电阻 R_1 的电流, 也就是信号输入端的输入电流为:

$$i_I = \frac{u_I - u_X}{R_1} = \frac{u_I - \frac{0.5R_2}{R_1 + R_2} u_I - \frac{R_1}{R_1 + R_2} u_{OCM}}{R_1} = \frac{u_I}{\frac{R_1(R_1 + R_2)}{R_1 + 0.5R_2}} + \frac{u_{OCM}}{R_1 + R_2} \quad (10)$$

式(10)表明, 流过电阻 R_1 的电流, 既与 u_I 相关, 也与 u_{OCM} 相关。

当输入信号 u_I 存在动态变化量 Δu_I , 由此带来的电流变化量 Δi_I 为:

$$\Delta i_I = \frac{\Delta u_I}{\frac{R_1(R_1 + R_2)}{R_1 + 0.5R_2}}$$

$$r_i = \frac{\Delta u_I}{\Delta i_I} = \frac{R_1(R_1 + R_2)}{R_1 + 0.5R_2} = \frac{R_1(R_1 + 0.5R_2) + 0.5R_2 R_1}{R_1 + 0.5R_2} = R_1 + (R_1 \parallel 0.5R_2) = 748.75\Omega$$

这看起来有些复杂, 表达式也不美丽。但事实就是如此, 在设计全差分运放时, 谁又能想到呢?

全差分运放的两个输入通道, 具有不同的特性

全差分运放有两个不同性质的输入, 一个是正输入端/负输入端, 另一个是 V_{OCM} 端。多数情况下, 我们会给 V_{OCM} 端施加一个固定的直流电压 U_{OCM} , 以使两个输出信号骑在 U_{OCM} 上, 比如举例 1 中, 变化信号骑在 2.048V 上。这种应用特别适合于单极性输入的 ADC。

但是, 绝不能因为这种常见的应用, 而忽视了一个情况, 就是全差分运放并没有要求 V_{OCM} 端必须是一个固定的直流电压, 它也可以作为一个信号输入端。

图 Section72-5 是一个 AD8132 实现的全差分信号发生器，它有两个输入信号，分别是图中的 V_{dif} ，10kHz，141.42mV 正弦波，以及 V_{com} ，1kHz，50mV 正弦波，注意， V_{com} 接到了 AD8132 的 V_{OCM} 端，也就是设定输出共模的端子。其输出波形如图 Section72-6 所示，可以看出本电路的输出结果是：正输出端（绿色波形）为一个 10kHz 正弦波，骑在 1kHz，50mV 正弦波上，负输出端（红色波形）也是一个 10kHz 正弦波，骑在 1kHz，50mV 正弦波上，唯一的区别在于，两个输出端的 10kHz 波形，正好是反相的。

这样，就产生了一个差模为 10kHz，共模为 1kHz 的全差分信号源。

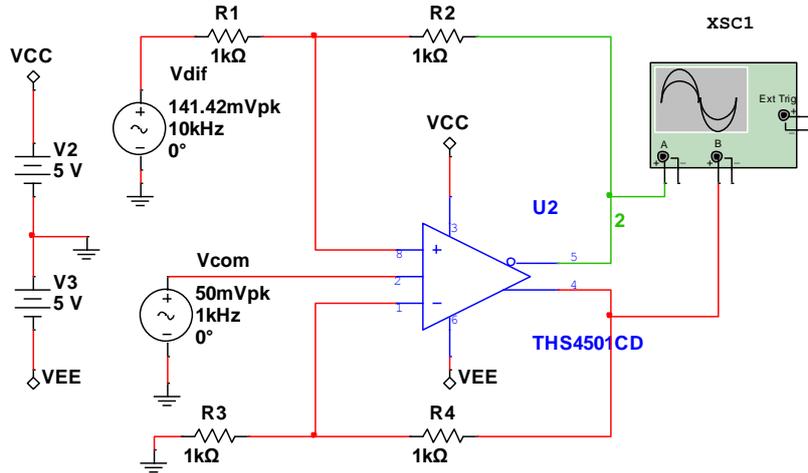


图 Section72-5 AD8132 组成的全差分信号发生器

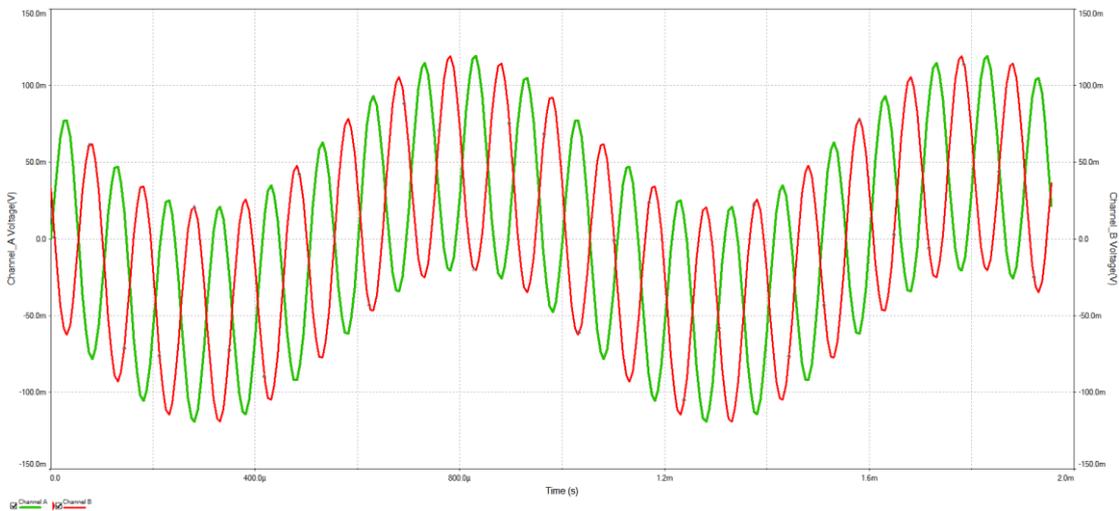


图 Section72-6 AD8132 组成的全差分信号发生器输出波形

既然，全差分运放承认自己有两类不同的输入，那么它们就具有不同的特性，比如两类输入通道的带宽，就不一样，压摆率也不一样，噪声特性也不一样。以 AD8132 为例，截图如下页所示。

以下截图是 AD8132 正负输入端（截图中以 $\pm D_{IN}$ TO $\pm OUTPUT$ 表示）特性，可以看出，它的 1 倍增益带宽为 350MHz~360MHz，压摆率为 1200V/ μ s。

SPECIFICATIONS

±D_{IN} TO ±OUT SPECIFICATIONS

At T_A = 25°C, V_S = ±5 V, V_{OCM} = 0 V, G = +1, R_{L,dm} = 499 Ω, R_F = R_G = 348 Ω, unless otherwise noted. For G = +2, R_{L,dm} = 200 Ω, R_F = 1000 Ω, R_G = 499 Ω. Refer to Figure 56 and Figure 57 for test setup and label descriptions. All specifications refer to single-ended input and differential outputs, unless otherwise noted.

Table 1.

Parameter	Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
-3 dB Large Signal Bandwidth	V _{OUT} = 2 V p-p	300	350		MHz
	AD8132W only, T _{MIN} to T _{MAX}	280			MHz
-3 dB Small Signal Bandwidth	V _{OUT} = 2 V p-p, G = +2		190		MHz
	V _{OUT} = 0.2 V p-p		360		MHz
Bandwidth for 0.1 dB Flatness	V _{OUT} = 0.2 V p-p, G = +2		160		MHz
	V _{OUT} = 0.2 V p-p		90		MHz
Slew Rate	V _{OUT} = 0.2 V p-p, G = +2		50		MHz
	V _{OUT} = 2 V p-p	1000	1200		V/μs

以下截图是 AD8132 的 V_{OCM} 端 (截图中以 V_{OCM TO ±OUTPUT} 表示) 特性, 可以看出, 它的 1 倍增益带宽为 210MHz, 压摆率为 400V/μs。

V_{OCM} TO ±OUT SPECIFICATIONS

At T_A = 25°C, V_S = ±5 V, V_{OCM} = 0 V, G = +1, R_{L,dm} = 499 Ω, R_F = R_G = 348 Ω, unless otherwise noted. For G = +2, R_{L,dm} = 200 Ω, R_F = 1000 Ω, R_G = 499 Ω. Refer to Figure 56 and Figure 57 for test setup and label descriptions. All specifications refer to single-ended input and differential outputs, unless otherwise noted.

Table 2.

Parameter	Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE					
-3 dB Bandwidth	ΔV _{OCM} = 600 mV p-p		210		MHz
Slew Rate	ΔV _{OCM} = -1 V to +1 V		400		V/μs
Input Voltage Noise (RTI)	f = 0.1 MHz to 100 MHz		12		nV/√Hz

因此, 将两个不同信号加载到全差分运放的信号输入端和 V_{OCM} 端时, 要考虑到两个通道具有不同的特性。

全差分运放有两种输入失调电压

在标准运算放大器中, 输入失调电压 V_{OS} 可以理解为: 在闭环工作中, 两个输入端存在的静态电位差。当输入端接地时, 输入失调电压会导致输出端不是 0V, 而是一个与输入失调电压、噪声增益相关的值——暂不考虑偏置电流带来的影响。

$$U_{OS_OUT} = G_N \times V_{OS}$$

在全差分运放中, 输入失调电压分为两种: 正负输入端存在的输入失调电压, 也称差模输入失调电压, 记作 V_{OS_dm}, 以及 V_{OCM} 端和输出端之间存在的失调电压, 也称共模失调电压, 记作 V_{OS_cm}。

差模输入失调电压 V_{OS_dm}

对 V_{OS_dm}, 其本质含义与标准运放类似, 为闭环工作时, 两个真正输入端之间存在的静态电位差。在测量中, 一般定义为, 对一个 1 倍对称全差分电路, 不考虑失调电流影响, 将电路输入端全部接地, 测量两个输出端的电位差, 除以 2, 即为输入失调电压 V_{OS_dm}。

$$V_{OS_dm} = \frac{U_{OUT+} - U_{OUT-}}{2} \Big|_{u_{IN+}=u_{IN-}=0}$$

(Section72-3)

全差分运放的输入端接地时, 差模输入失调电压会导致差模输出不是 0V, 而是一个与 V_{OS_dm}、电路增益 G 相关的值——同样, 也不考虑偏置电流带来的影响。此值, 也成为差模输出失调电压, 记作 U_{OS_OUT_dm}:

$$U_{OS_OUT_dm} = (U_{OUT+} - U_{OUT-}) \Big|_{u_{IN+}=u_{IN-}=0} = G \times V_{OS_dm}$$

(Section72-3)

可以看出，与标准运放一样，增益越大，输出失调电压越大。

共模输入失调电压 V_{OS_cm}

V_{OS_cm} 则是一种全新的定义。它是指放大电路输入端全部接地时，两个输出端电压平均值与 V_{OCM} 脚输入的直流电压 U_{OCM} 之间的差值，一般在 U_{OCM} 等于电源中点时测量。

$$V_{OS_cm} = \left(\frac{U_{OUT+} + U_{OUT-}}{2} - U_{OCM} \right) \Big|_{u_{IN+}=u_{IN-}=0}$$

(Section72-4)

对于理想的全差分运放，两个输出端电压将围绕着 U_{OCM} 变化，这是全差分运放的本质定义。但实际情况是，两个输出端电压将围绕着 $U_{OCM}+V_{OS_cm}$ 变化，和电路增益无关。这就是共模输入失调电压对电路的影响。

绝大多数全差分运放输入失调电压，无论共模还是差模，都是 mV 数量级的。

全差分运放的输入偏置电流 I_B 和失调电流 I_{OS}

与标准运放一样，全差分运放的两个输入端+IN 和-IN，也存在偏置电流，用 I_{B+} 和 I_{B-} 表示。非常遗憾的是，多数全差分运放的偏置电流，都比较大，为 μA 数量级。此电流流过 1k Ω 的外部电阻，就会产生 mV 数量级的，等效的失调电压。

由于全差分运放的外部电路，多数情况下是对称的，正负输入端流出的偏置电流，如果大小相同，方向相同，就会在电阻上产生可以抵消的电压。因此，我们应该更加关注全差分运放的失调电流：

$$I_{OS} = |I_{B+} - I_{B-}|$$

(Section72-5)

全差分运放的静态等效模型

图 Section72-7 是我自己构建的静态全差分运放等效模型，它包含两个端子的偏置电流 I_{B+} 和 I_{B-} 、差模输入失调电压 V_{OS_dm} 、共模输入失调电压 V_{OS_cm} 、运放的静态开环增益 A_{od} 、 V_{OCM} 增益 $G_{V_{OCM}}$ 。用此模型可以完整表现全差分运放的静态特性。图中的黑色三角为虚拟地，代表运放两个供电电压的平均值（以 $\pm 5V$ 供电则该点为 0V，以 0V/5V 供电，则该点为 2.5V）。

图中的静态开环增益 A_{od} ，与标准运放的开环增益类似，都很大，80dB 以上，在数据手册中可以查到。而 $G_{V_{OCM}}$ 是指进入加法器的共模量 u_{OCM_OUT} ，与 V_{OCM} 脚输入电压 u_{OCM} 之间存在以下关系：

$$u_{OCM_OUT} = V_{OS_cm} + G_{V_{OCM}} \times u_{OCM}$$

(Section72-6)

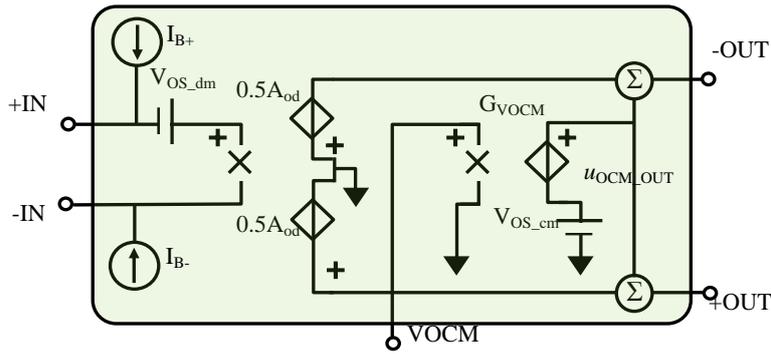


图 Section72-7 表现全差分运放失调电压、偏置电流的模型

全差分运放的 G_{VOCM} ，在数据手册中一般直接写为 G ，为 0.99-1.01 之间。

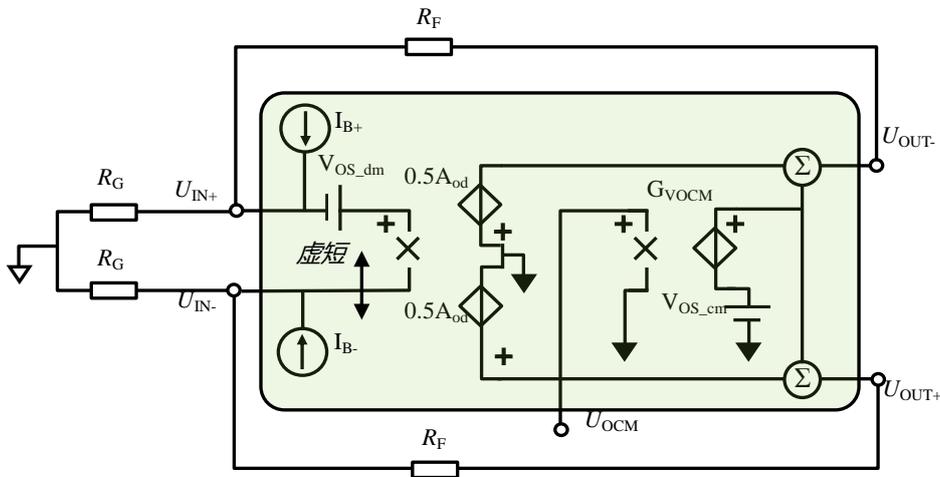


图 Section72-8 表现全差分运放失调电压、偏置电流的模型

利用这个静态模型，可以清晰表达各个因素对输出静态的影响。图 Section72-8 为包含外部电阻的标准全差分对称电路，各因素对输出的影响为：

差模输入失调电压 V_{OS_dm}

单独考虑 V_{OS_dm} ，则 I_{B+} 、 I_{B-} 、 U_{OCM} 、 V_{OS_cm} 均设为 0，有：

利用虚断，有：

$$U_{IN-} = U_{OUT+} \times \frac{R_G}{R_G + R_F} = U_{OUT+} \times F$$

$$U_{IN+} = U_{OUT-} \times \frac{R_G}{R_G + R_F} = U_{OUT-} \times F$$

利用虚短，有：

$$U_{IN-} = U_{IN+} + V_{OS_dm}$$

合并上述关系，得：

$$U_{OUT+} \times F = U_{OUT-} \times F + V_{OS_dm}$$

(11)

利用输出约束，且注意共模输入 U_{OCM} 为 0，失调 V_{OS_cm} 也为 0，则有：

$$\frac{U_{OUT+} + U_{OUT-}}{2} = V_{OS_cm} + G_{VOCM} \times U_{OCM} = 0$$

(12)

将式(12)代入式(11)得：

$$-U_{OUT-} \times F = U_{OUT-} \times F + V_{OS_dm}$$

则有：

$$U_{OUT-} = -\frac{V_{OS_{dm}}}{2F} = -\frac{V_{OS_{dm}}}{2} \times \frac{R_G + R_F}{R_G}, \quad U_{OUT+} = \frac{V_{OS_{dm}}}{2} \times \frac{R_G + R_F}{R_G} \quad (\text{Section72-7})$$

上式可以理解为： $V_{OS_{dm}}$ 会造成输出不为0，且两个输出端出现对称值，即仅出现差模失调，正输出和负输出的差值，为 $V_{OS_{dm}}$ 的 $(1+R_F/R_G)$ 倍。

正端输入偏置电流 I_{B+}

单独考虑 I_{B+} ，则 $V_{OS_{dm}}$ 、 I_{B-} 、 U_{OCM} 、 $V_{OS_{cm}}$ 均设为0，有：

利用虚断，有：

$$U_{IN-} = U_{OUT+} \times \frac{R_G}{R_G + R_F} = U_{OUT+} \times F \quad (13)$$

在 U_{IN+} 端，有如下电流关系：

$$\frac{U_{IN+}}{R_G} + \frac{U_{IN+} - U_{OUT-}}{R_F} = I_{B+} \quad (14)$$

将式(14)化简，得出 U_{IN+} 表达式：

$$R_F U_{IN+} + R_G U_{IN+} = R_G U_{OUT-} + I_{B+} R_G R_F$$

$$U_{IN+} = \frac{R_G U_{OUT-} + I_{B+} R_G R_F}{R_G + R_F} \quad (14a)$$

利用虚短，有：

$$U_{OUT+} \times \frac{R_G}{R_G + R_F} = U_{IN-} = U_{IN+} = \frac{R_G U_{OUT-} + I_{B+} R_G R_F}{R_G + R_F} \quad (15)$$

将式(12)的输出约束 $U_{OUT+} = -U_{OUT-}$ 代入式(15)，得：

$$-U_{OUT-} \times \frac{R_G}{R_G + R_F} = \frac{R_G U_{OUT-} + I_{B+} R_G R_F}{R_G + R_F}$$

解得：

$$U_{OUT-} = -\frac{I_{B+} R_F}{2}, \quad U_{OUT+} = \frac{I_{B+} R_F}{2} \quad (\text{Section72-8})$$

上式说明， I_{B+} 只会产生差模失调输出， $U_{OUT+} - U_{OUT-}$ 为 I_{B+} 流过反馈电阻产生的电压。

负端输入偏置电流 I_{B-}

同样的方法，可以证明，当仅考虑 I_{B-} ，有下式成立：

$$U_{OUT-} = \frac{I_{B-} R_F}{2}, \quad U_{OUT+} = -\frac{I_{B-} R_F}{2} \quad (\text{Section72-8a})$$

综合考虑两个输入偏置电流，以及失调电流 I_{OS}

采用叠加原理，综合考虑 I_{B+} 、 I_{B-} 时，可得下式：

$$U_{OUT-} = -(I_{B+} - I_{B-}) \frac{R_F}{2}, \quad U_{OUT+} = (I_{B+} - I_{B-}) \frac{R_F}{2} \quad (\text{Section72-9})$$

上式表明，综合考虑两个输入端存在的偏置电流（两者不一定相等，方向也不一定相同），它们也只会产生对称的，共模为0的输出失调电压，两者的差值，即总的输出失调

电压为：

$$U_{OUT} = U_{OUT+} - U_{OUT-} = (I_{B+} - I_{B-})R_F = \pm I_{OS}R_F \quad (\text{Section72-9a})$$

上式说明，当考虑两个输入端存在的偏置电流时，由此产生的输出失调电压一定是纯粹的差模量（共模为0），其值正比于失调电压，正比于反馈电阻。

因此，当两个输入端偏置电流方向相同，大小近似时，即失调电流远小于偏置电流时，全差分放大电路的对称结构有助于大幅度降低输出失调电压的差模量。在估算全差分电路输出失调电压时，式(Section72-9a)将会得到广泛应用。

影响输出失调共模量的，只有 G_{VOCM} 和 V_{OS_cm} ，式(Section72-6)已经说得很清楚。

全差分运放组成的典型电路，将在本书“Section126：全差分运放形成的 ADC 驱动电路，以及 Section127：基于全差分运放的滤波器”中详细介绍。

Section73. 运放电路设计实践

作为本章的结尾，以几个设计实例说明运放电路的设计过程。

举例 1：低压低功耗音频放大电路

设计一个音频放大电路，要求：

- 1) 供电为 1.8V，静态工作电流小于 1mA。
- 2) 输入为音频信号，其空载幅度不超过 10mV，输出阻抗等于 2.2kΩ。
- 3) 放大电路下限截止频率小于 10Hz，上限截止频率大于 50kHz，要求通带增益足够大，且能保证输入空载 10mV，1kHz 时，输出不产生失真且幅度大于 0.88V。
- 4) 输出噪声小于 2mV_{rms}，对输出电流没有要求。
- 5) 价格尽量低。

解：首先看题目要求，并根据题目要求列出限制选项：

1) 供电为 1.8V，这属于比较低的供电电压，因此必须选择低压运放。且因为是单电源供电，只能使用单电源供电放大电路。

2) 下限截止频率为 10Hz，说明它可以是交流放大电路，需要隔直。这可以通过高通电路实现，对放大器没有具体要求。

3) 上限截止频率为 50kHz，且具有一定的通带内增益，因此运放的增益带宽积有如下要求：输入信号幅度为 10mV，1kHz 时输出信号幅度为 880mV，即通带增益为 88 倍。且上限截止频率为 50kHz，因此运放的增益带宽积至少为：

$$GBW \gg f_H \times A_u = 50\text{kHz} \times 88 = 4.4\text{MHz}$$

4) 因输出幅度为满幅，必须考虑压摆率限制。

$$SR > 2\pi f_H \times U_{max} = 6.28 \times 0.05\text{MHz} \times 0.88\text{V} = 0.276\text{V}/\mu\text{s}$$

5) 输出必须满足轨至轨。按照题目要求，输出静默时必须是 0.9V，满幅时有一个幅度为 0.88V 的信号骑在上面，因此最高输出电压为 1.78V，最低输出电压为 0.02V。因此要求输出至轨电压必须小于 0.02V，即 20mV。

6) 输出噪声小于 2mV_{rms}，按照前述的噪声计算方法解决主要矛盾——平坦区噪声。只考虑白噪声影响，有下式成立：

$$U_{N_O} = U_{N_I} \times A_u = K \times \sqrt{f_b - f_a} \times A_u = K \times \sqrt{1.57f_H - 0.1} \times A_u < 0.002\text{V}$$

将 $f_H=50\text{kHz}$ 代入，可解得：

$$K < \frac{0.002}{88 \times \sqrt{1.57 \times 50000}} = 81.1\text{nV}/\sqrt{\text{Hz}}$$

即所选运放的平坦区噪声电压密度必须小于 81.1nV/√Hz。这个要求不算高，多数运放都能满足。

据此，只要能够选择到最小供电电压小于等于 1.8V，静态工作电流小于 1mA，增益带宽积大于 4.4MHz，压摆率大于 0.276V/μs，输出至轨电压小于 20mV，噪声电压密度小于 81.1nV/√Hz 的运放，即可用单级放大电路实现，结构如图 Section73-1。

至此，就应该到各个生产运算放大器的厂家的官网去找寻合适运放了。常见的公司和网址如下：

ADI 公司：<http://www.analog.com/en/index.html>

TI 公司：<http://www.ti.com.cn/tihome/cn/docs/homepage.tsp>

LTC 公司：<http://www.linear.com/>

MAXIM 公司：<http://www.maximintegrated.com/en.html>

以 ADI 公司产品为例，符合要求的运放有 AD8515，它有如下特征参数：

1) 最小供电电压 1.8V，最大供电电压 6V，静态工作电流 0.5mA。

2) 增益带宽积 5MHz。

3) 压摆率为 2.7V/μs。

4) 输出至轨电压为：在 1.8V 供电时，输出电流小于 100μA 情况下，高电平高于 1.79V，低电平低于 10mV，即两个方向的至轨电压均为 10mV。

5) 噪声电压密度为 20~22nV/√Hz。

其次，完成电路设计。这部分内容稍稍超出了课程在本阶段的要求，因此仅供参考学习。

以一个标准单电源同相比例器为核心结构，电路如图 Section73-1。图中，运放是单电源供电的，为了保证其有效的输入动态范围和输出动态范围，运放的输入和输出静默电位应选在供电电压中心，即 0.9V。在静态，即输入信号为 0 时，C1 和 C2 均可视为开路，图中 R5 和 R3 实施分压加载到运放正输入端，配合 R1 反馈到负输入端，可以保证运放的静态输出电压为 0.9V，两个输入端静态电压也是 0.9V。图中 C2 的作用为，对静态，它起到隔直作用，使得运放具有 1 倍的增益，只有 R1 有效接入电路，形成跟随器，这样可以保证正输入端为 0.9V，输出也就是 0.9V。对动态输入信号，C2 则是短接的，使得运放电路的动态电压增益很大，约为 $1+R_2/R_1$ 。

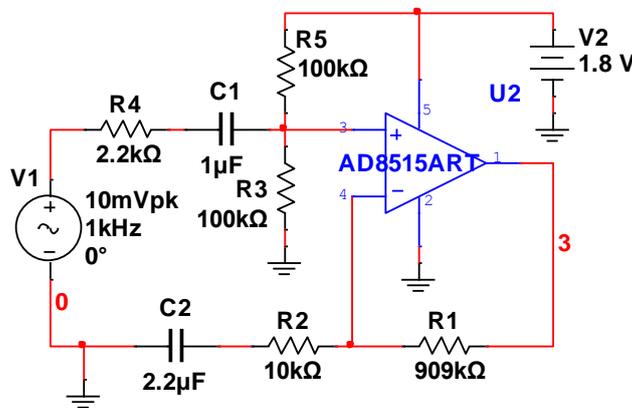


图 Section73-1 举例 1 放大电路

动态时，信号 V1 经过 R4、C1 和 R5、R3 组成的高通网络，耦合到正输入端，此处信号的衰减比为：

$$k = \frac{u_{in+}}{V_1} = \frac{R_3 \parallel R_5}{R_3 \parallel R_5 + R_4} = 0.95785$$

进入运放正输入端的信号，被放大了 A_{uf} 倍：

$$A_{uf} = \frac{u_o}{u_{in+}} = 1 + \frac{R_1}{R_2}$$

整个放大电路的电压增益为：

$$A_u = \frac{u_o}{V_1} = k \times A_{uf} = 0.95785 \times \left(1 + \frac{R_1}{R_2}\right) = 88$$

据此设定 $R_2=10k\Omega$ ，可以计算出 $R_1=908.72k\Omega$ 。按照 E96(1%)电阻系列，最为接近的是 $909k\Omega$ 。

此电路经仿真实验，满足设计要求。据此，可以进行下一步的实际电路焊接调试，本书不介绍。

需要注意的是，本电路采用单级运放、同相比例器实现，这仅是解决问题的一种方案。还可以考虑采用多运放组成多级放大电路，或者采用反相比例器实现。很多种的方案中，各有优缺点，很少有唯一的方案，关键看侧重点之取舍。比如这个电路，看似最为简单，但它的输出失真度较大，是极为明显的一个缺点。另外，这个电路从上电到稳定工作，需要较长时间的充电稳定过程，也是一个弊端。

举例 2：低频辅助放大电路

设计一个批量使用的，常温下低频辅助放大电路，用于测量待测电路的输出失调电压，以及 30kHz 内的输出噪声，要求：

- 1) 供电 $\pm 2.5V$ 。输入阻抗大于 $1M\Omega$ 。
- 2) 增益大于 2000 倍，-3dB 带宽大于 30kHz，小于 100kHz。输出最大值大于 $\pm 2.4V$ ，满功率带宽大于 30kHz。
- 3) 等效输入失调电压小于 $10\mu V$ ，等效输入噪声电压有效值小于 $3\mu V$ 。

解：放大电路设计一般要经历初步设计、细化（优化）设计、仿真实验和实物实验 4 步。

初步设计

首先，这得用多级放大电路实现，且级间不得使用阻容耦合，这给控制失调电压带来了难度。按照初步规划，可以采用 3 级放大电路，10 倍、20 倍、10 倍。一般来说，输入级对输入阻抗、失调电压、噪声有较高要求，最难选择，输出级对压摆率有较高要求，也不好选择，因此，它们分担的增益可以适当降低，而将大增益交给中间级。

电路结构如图 Section73-2 所示。图中，第二级（中间级）和第三级（输出级）均采

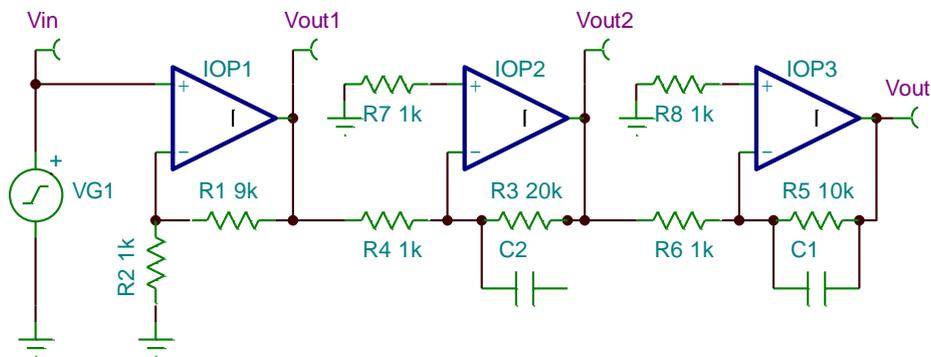


图 Section73-2 举例 2 初步设计的电路结构

用了反相放大电路，其目的是既不改变总增益为正值（测量失调电压时，符合正常思维），

同时利于增加低通滤波器，以控制电路带宽，进而限制噪声电压。

第一步，进行第一级设计。

总的输入失调电压小于 $10\mu\text{V}$ ，一般考虑第一级可以消耗一半，即 $5\mu\text{V}$ 。如此，可以限定第一级运放的输入失调电压 $V_{OS1} < 5\mu\text{V}$ 。

$$V_{OS1} < 5\mu\text{V} \quad (1)$$

多级放大电路中，由于噪声叠加是平方和开根号，第一级噪声在总输出占据的分量要更大，因此估算中第一级可以消耗总噪声电压的 80%左右，即 $2.4\mu\text{V}$ 。按照整个电路带宽 $f_h=50\text{kHz}$ 估算，第一级的噪声电压密度应满足：

$$U_{wh1} = K_1\sqrt{f_b - f_a} \approx K_1\sqrt{f_b} = K_1\sqrt{1.57f_h} < 2.4\mu\text{V}$$

反算出第一级运放的噪声电压密度满足：

$$K_1 < \frac{1.5\mu\text{V}}{\sqrt{1.57f_h}} = \frac{2.4\mu\text{V}}{280.18\sqrt{\text{Hz}}} = 8.566 \text{ nV}/\sqrt{\text{Hz}} \quad (2)$$

对第一级运放的带宽估计，考虑到电路总带宽大于 30kHz ，本级带宽应大于 50kHz ，增益为 10 倍，粗略估计本级运放的增益带宽积应满足：

$$GBW_1 > G_1 \times f_{h1} = 500\text{kHz} \quad (3)$$

根据这三个基本条件，加上供电必须满足 $\pm 2.5\text{V}$ ，在 ADI、LT、TI 等三家公司产品中遴选。由于厂家数据表格中给出的输入失调电压均为典型值，应先在电源电压、带宽上做出初选，噪声电压密度超过 $10\text{nV}/\sqrt{\text{Hz}}$ 的剔除，然后将 V_{OS} 典型值小于 $2\mu\text{V}$ 的列出——一般来讲，典型值大于 $2\mu\text{V}$ 的，最大值均会超过 $5\mu\text{V}$ ，据此列表如下：

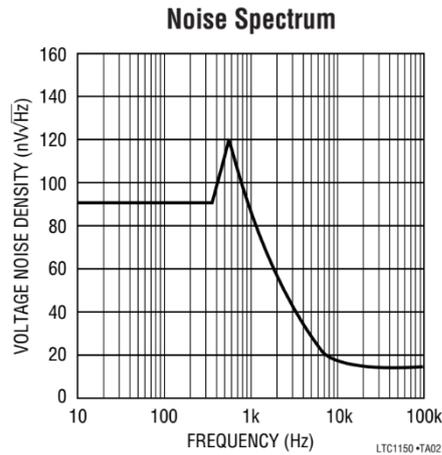
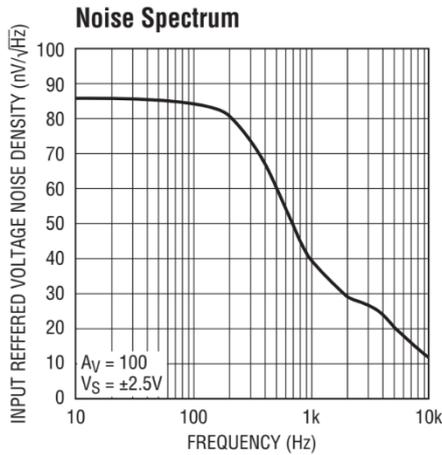
表 1 初选器件

型号	$V_{OS_typ}/\mu\text{V}$	$K/\text{nV}/\sqrt{\text{Hz}}$	GBW/MHz
LTC2054/2055	0.5	/	0.5
LTC1150	0.5	/	2.5
LTC1151	0.5	/	2.0
LTC2050/1/2	0.5	/	3.0
ADA4528-1	0.3	5.8	4.0

TI 公司的低失调运放，均因噪声电压密度过大被事先剔除。

至此，就应该下载这些运放是数据手册，并认真研读，从中挑选合适的。

1) LTC2054/2055 为一份数据手册，前者为单运放，后者为双运放。它没有在表格中给出噪声电压密度。LT1150 和 LTC1151 是两种运放，也没有给出噪声电压密度。我们需要从典型图中去看。下图左侧为 LTC2054，右图为 LTC1150 的噪声电压密度曲线，可以看出，它们在图中的最小值为 $12\text{nV}/\sqrt{\text{Hz}}$ 和 $15\text{nV}/\sqrt{\text{Hz}}$ ，均不满足式(2)要求。同样的理由，LTC1151 的噪声指标也不满足要求。



2) 抉择较为困难的是 LTC2050/1/2，这是单/双/四运放。关于噪声，它们只给出了 DC~10Hz 内为 1.5μV_{PP}，再无其他信息。因此暂不敢用。

目前只剩下 ADA4528-1，这对设计者来说变得很被动了。数据手册中与输出失调电压相关的截图如下，只要处理得当，应该能满足输出失调电压要求。

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V _{os}	V _{CM} = 0 V to 5 V -40°C ≤ T _A ≤ +125°C		0.3	2.5	μV
Offset Voltage Drift	ΔV _{os} /ΔT	-40°C ≤ T _A ≤ +125°C		0.002	0.015	μV/°C
Input Bias Current	I _b	-40°C ≤ T _A ≤ +125°C		90	200	pA
Input Offset Current	I _{os}	-40°C ≤ T _A ≤ +125°C		180	400	pA
					500	pA

同时，可以从数据手册获得，其 GBW 为 4MHz，噪声电压密度为 5.9nV/√Hz，均能满足设计要求。

第二步，进行输出级设计，也就是最后一级。

最后一级的设计，重点要考虑输出性能。题目中关于输出性能有两个，一个是输出摆幅，要达到±2.4V。第二个是满功率带宽要达到 30kHz。而输入失调电压、噪声电压等要求，就显得较为宽松。

1) 先进行输出摆幅限制，必须选择具有轨至轨(Rail to Rail)输出的运放。

2) GBW 要求与第一级相同，也是大于 500kHz。

3) 满功率带宽对压摆率的要求，可以利用式(Section70-4)：

$$SR > 2\pi U_{max} f_{out} = 6.2832 \times 2.4 \times 0.03\text{MHz} = 0.45239\text{V}$$

4) 输入失调电压要求。由于放大电路总输出失调电压小于 20mV (10μV 乘以 2000 倍)，第一级占用了一半，即在输出端贡献了 10mV，第二级占用其余的一半，即 5mV，最后一级单独输出不要产生大于 5mV 的输出失调电压即可满足设计要求。而最后一级，即输出级的增益为 10，则其输入失调电压不要超过 0.5mV 即可：

5) 噪声要求。由于放大电路等效输入噪声电压小于 3μV，则输出噪声电压有效值应小于 6mV。而在这 6mV 中：

第一级贡献 80%，即 $U_{N_{O1}} = 4.8\text{mV}$

剩余部分由后面两级贡献，即：

$$U_{N_{O23}} = \sqrt{U_{N_O}^2 - U_{N_{O1}}^2} = 3.6\text{mV}$$

第二级贡献剩余部分的 80%，即 $U_{N_{O2}} = 2.88\text{mV}$

第二级等效输入噪声，要经过本级 21 倍噪声增益和最后一级 10 倍电压增益，即总数 210 倍才会到达输出端，因此：

$$U_{N_{I2}} = \frac{2.88\text{mV}}{210} = 13.7\mu\text{V}$$

用带宽 50kHz 估算，得到第二级运放的噪声电压密度为：

$$K_2 < \frac{13.7\mu\text{V}}{\sqrt{1.57f_h}} = \frac{13.7\mu\text{V}}{280.18\sqrt{\text{Hz}}} = 48.9 \text{ nV}/\sqrt{\text{Hz}} \quad (4)$$

剩余部分由输出级贡献，即：

$$U_{N_{O3}} = \sqrt{U_{N_{O23}}^2 - U_{N_{O2}}^2} = 2.16\text{mV}$$

输出级等效输入噪声，要经过 11 倍才会到达输出端，因此：

$$U_{N_{I3}} = \frac{2.16\text{mV}}{11} = 196\mu\text{V}$$

用带宽 50kHz 估算，得到输出级运放的噪声电压密度为：

$$K_3 < \frac{196\mu\text{V}}{\sqrt{1.57f_h}} = \frac{196\mu\text{V}}{280.18\sqrt{\text{Hz}}} = 700.8 \text{ nV}/\sqrt{\text{Hz}}$$

可以说，这样的要求就和没有要求一样，我没有见过噪声电压密度如此大的运放。

据此将三大公司的运放数据表调出，从中筛选。种类太多，几乎挑花了眼，初步选择为 AD8628 和 OPA335，也可以考虑再次使用 ADA4528-1，但它的压摆率只有 0.5V/μs，与设计要求的 0.45239V/μs 相比，有点接近，暂舍弃。

第三步，进行中间级设计。

对于中间级，几乎唯一的要求就是增益要大。本例中，只赋予中间级 20 倍增益，并不过份，因此设计难度很小。在输入失调电压、噪声的要求中，与前述分析方法一致，不再赘述。结论是，如果选择与输出级完全相同的运放 AD8628，或者 OPA335，均满足要求。

如果后两个运放均选用相同器件 AD8628，可以考虑选择单芯片双运放型号 AD8629。OPA335 也有双运放型号为 OPA2335。

至此，完成了初步设计，电路如图 Section73-3 所示。

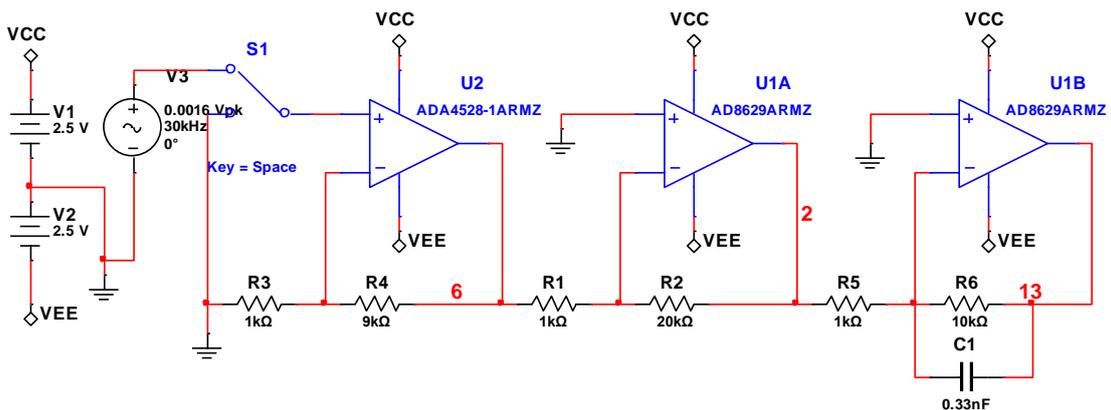


图 Section73-3 举例 2 初步设计电路

经过仿真实验，得出如下结论。

1) 该电路中频区增益为 66.02dB，约为 2000 倍。其上限截止频率约为 33.5kHz，满足设计要求。

2) 该电路输入 30kHz，16mV（按照中频增益，输出应为 3.2V，但 30kHz 输入时，增益已经下降），输出可以达到±2.42V 不失真正弦波输出，说明其满功率带宽超过 30kHz。

3) 该电路输入端短接接地，测得输出直流电压为 10mV，说明等效输入失调电压约为 5μV，满足设计要求。

4) 该电路的噪声指标，唯一需要谨慎的在于第一级的电阻，等会儿再分析。该电路中的各级电阻选择，也没有细致分析。

5) 该电路的输入电阻是否大于 1MΩ，有待分析。

设计细化

第一步，先分析输入电阻。

多数情况下，将运放接成同相比例器，设计者会默认为输入电阻非常大，大到都懒得计算。其实不然，我们必须根据数据手册，谨慎对待。

不查不知道，一查吓一跳。ADA4528-1 数据手册关于输入电阻部分的截图如下：

Input Resistance, Differential Mode	R_{INDM}	190	kΩ
Input Resistance, Common Mode	R_{INCM}	1	GΩ

它的差模电阻只有 $R_{ID}=190k\Omega$ 。根据负反馈原理，含负反馈的输入电阻有如下公式：

$$R_{if} = |(1 + \dot{A}_{uo}F)|R_{ID}$$

我们清楚，随着输入信号频率的增加，运放的开环增益 \dot{A}_{uo} 会下降，要保证 30kHz 范围内输入电阻均大于 1MΩ，需要如下等式成立：

$$|(1 + \dot{A}_{uo,30kHz}F)|R_{ID} > 10^6\Omega$$

$$|(1 + \dot{A}_{uo,30kHz}F)| > \frac{10^6}{190 \times 10^3} = 5.263$$

在初步设计电路中， F 即反馈系数，是一个电阻分压系数，等于 $R_3/(R_3 + R_4)=0.1$ 。要知道上式是否满足要求，必须查阅 ADA4528-1 的开环增益曲线。图 Section73-4 是截图，从中可以看出，在 30kHz 处，开环增益约为 40dB，即 100 倍，相移约为 92°，近似为 90°。开环增益与 F 的乘积，是一个 90° 向量，与 1 相加后的模，用下式计算：

$$|(1 + \dot{A}_{uo,30kHz}F)| = \sqrt{1^2 + (100 \times F)^2} > 5.263$$

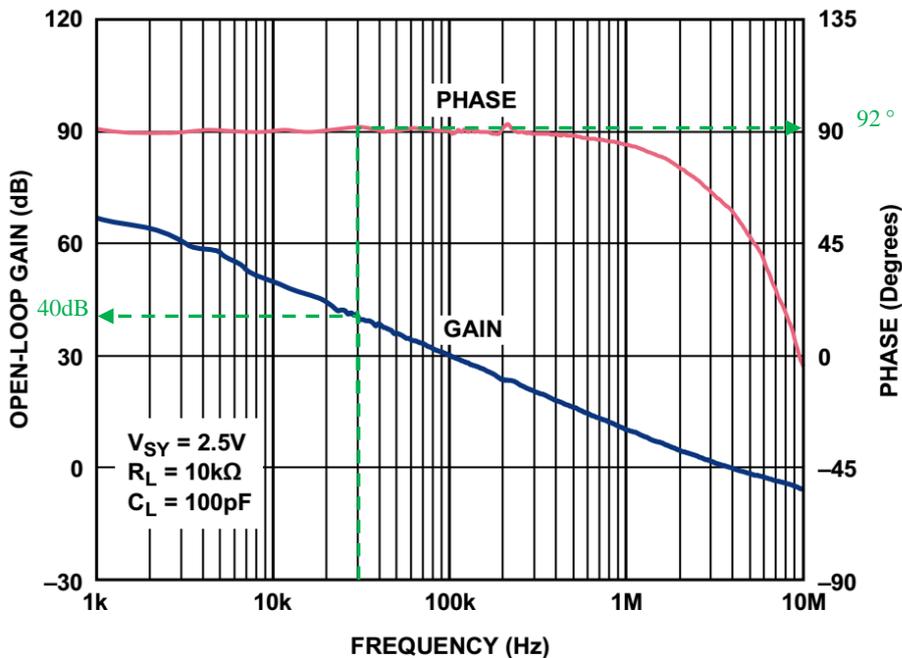


Figure 21. Open-Loop Gain and Phase vs. Frequency

图 Section73-4 ADA4528-1 的开环增益、相移曲线

解得：

$$F > \frac{\sqrt{5.263^2 - 1}}{100} = 0.05167$$

换句话说，第一级的增益必须小于：

$$G_1 < \frac{1}{F} = 19.35 \quad (5)$$

目前设计中， $G_1=10$ ，满足式(5)要求，此时输入电阻即便 30kHz 输入，也大于 $1M\Omega$ 。

第二，进行电阻值选择细化。

初步设计中，所有电阻的选择均为典型值，没有任何理由。成品设计中，就需要给出合适的值。原则是，在没有其他要求情况下，尽量减小电阻，直到实际输出电流接近输出电流上限的一半左右。

ADA4528-1 的输出电流最大值为 $\pm 40mA$ ，观察其典型图，可以见到在 20mA 输出时，一切正常，因此设定输出电流约为 20mA。输出电压最大为 2.5V，ADA4528-1 的输出端，电流除了流向反馈电阻外，还流向电阻 R_1 ，则有：

$$\begin{aligned} \frac{2.5}{(R_3 + R_4) \parallel R_1} &< 0.02A \\ (R_3 + R_4) \parallel R_1 &> 125\Omega \end{aligned}$$

假设电阻 $R_1=1000\Omega$ ，则可解出：

$$R_3 + R_4 > 142.9\Omega$$

据此，根据电阻 E96 系列，选择 $R_3=14.3\Omega$ ， $R_4=130\Omega$ 。

上述方法是极端设计方法，无论如何电阻不能更小了。如果设计者对如此小的电阻仍心存疑虑——胆小，怕芯片烧了——可以考虑另外一种分析方法，看能否将电阻适当扩大，以满足设计者胆小的现状。

这需要从失调电压、噪声等方面去考虑。

先说噪声。ADA4528-1 的输入端噪声电压密度为 $5.9nV/\sqrt{Hz}$ ，电阻 R_3 的噪声电压密度只要小于该值的 1/5，基本上不会给输出噪声产生更多的贡献。而电阻噪声电压密度约为：

$$K_R = 0.128 \times \sqrt{\frac{R}{1\Omega}} nV/\sqrt{Hz}$$

据此，得：

$$K_R = 0.128 \times \sqrt{\frac{R_3}{1\Omega}} nV/\sqrt{Hz} < \frac{5.9}{5} nV/\sqrt{Hz} = 1.18nV/\sqrt{Hz}$$

可以反算出：

$$\sqrt{\frac{R_3}{1\Omega}} < \frac{1.18}{0.128} = 9.219$$

即：

$$R_3 < 84.98\Omega$$

即，电阻 R_3 小于 84.98Ω ，产生的噪声，就不会给设计带来额外的麻烦。

再说失调电压贡献。如果偏置电流在电阻上产生的电压，小于输入失调电压的 1/5，也不会给设计带来额外的输出失调麻烦。ADA4528-1 的输入失调电压最大值为 $2.5\mu V$ ，则因电流产生的等效输入失调电压应满足下式：

$$\frac{I_{B_max} \times R_4}{G_1} < \frac{2.5\mu V}{5} = 0.5\mu V$$

上式也可以写成：

$$I_{B_max} \times R_3 \parallel R_4 < \frac{2.5\mu V}{5} = 0.5\mu V$$

查手册得， $I_{B_max}=200\text{pA}$ ，解得：

$$R_4 < \frac{G_1 \times 0.5\mu V}{200\text{pA}} = 25000$$

显然，不用再计算了，我们的设计一定不会超过此值。

对第二级、第三级来说，一般情况下，其电阻带来的失调、噪声，对总失调、总噪声的贡献都很小，无需更多细化设计。

综合以上分析，细化设计方案如图 Section73-5 所示。

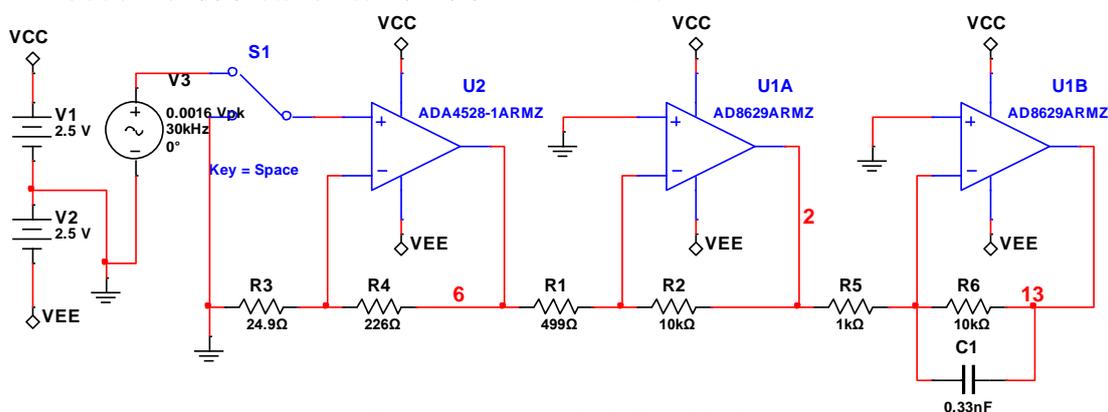


图 Section73-5 举例 2 细化设计电路

第三步，对上述设计进行重新估算，以确保设计要求能够实现。此时仿真软件给出的结果并不可信——它的每个运放模型是完全一样的，不可能考虑到芯片参数的分散性，特别是输出失调电压的估算，必须按照理论分析方法，进行最大值估算。

仿真软件也不是没有用，此时测试满功率带宽、测量信号带宽，最好依赖于仿真软件。

至此，细化设计全部完毕，实测和估算表明上述细化设计电路，是可以满足设计要求的。

优化设计

有时候，电路设计完毕后，如有其他要求，比如进一步降低成本，就需要进行优化设计。

本电路具有优化的可能性，在于可否使用两级运放电路，实现题目要求。

减少一级运放，带来的问题是第二级增益压力陡增：单级可能达到 100 倍以上。在如此高的闭环增益下，该级运放的 GBW 也要相应变大。而带宽一旦变大，失调电压仍能满足要求的，就很难找了。让我们以两级运放为目标，试试。

首先，确定第一级为 ADA4528-1，为了降低后级增益带来的 GBW 压力，第一级增益应该尽量做大。前述分析中，式(5)表明，为保证输入电阻大于 $1\text{M}\Omega$ ，第一级增益不得大于 19.35。为保险起见，暂定第一级增益为 18.75 倍（由 24.9Ω 和 442Ω 形成）。于是，第二级增益必须为 G_2 大于 106.67 倍。据此，对第二级运放得出初步要求：

- 1) 供电电压满足 $\pm 2.5\text{V}$ ，压摆率大于 $0.45239\text{V}/\mu\text{s}$ ，轨至轨输出。这与前述要求一样。
- 2) 对 GBW 的要求有所提高，一般可以粗选为：

$$GBW > G_2 f_H = 106.67 \times 30000 = 3.2\text{MHz}$$

3) 对输入失调电压的选择还是比较苛刻的。因前级使用了 ADA4528-1, 它消耗掉的输入失调电压为 (见式(Section70-3a)):

$$\begin{aligned} U_{OS_IN} &= \frac{U_{OS_OUT}}{G} = \frac{\frac{R_G + R_F}{R_G} (V_{OS} + I_{B-} \times R_G \parallel R_F - I_{B+} \times R_{MATCH})}{G} \\ &= V_{OS} + I_{B-} \times R_G \parallel R_F - I_{B+} \times R_{MATCH} = V_{OS_max} + I_{B_max} (R_G \parallel R_F) \\ &= 2.5\mu\text{V} + 4.7\text{nV} \approx 2.5\mu\text{V} \end{aligned}$$

因此, 第二级贡献的等效输入失调电压, 应该小于 $7.5\mu\text{V}$ 。因经过第一级 18.75 倍放大后, 才会进入第二级, 所以第二级本身的等效输入失调电压, 应该小于 $7.5\mu\text{V}$ 乘以 18.75 倍, 即为 $140.625\mu\text{V}$ 。

对这一部分失调电压计算, 也可以采用输出等效的方法: 全部输出失调电压, 应该小于 $10\mu\text{V}$ 乘以 2000 倍, 即 20mV。第一级在其中贡献了 $2.5\mu\text{V}$ 乘以 2000 倍, 即 5mV, 剩余的 15mV 由第二级贡献。而第二级的增益为 106.67 倍, 则第二级的等效输入失调电压为 15mV 除以 106.67 倍, 即为 $140.625\mu\text{V}$ 。

这 $140.625\mu\text{V}$, 除运放的输入失调电压外, 还要考虑偏置电流和电阻的影响。

4) 对噪声的要求很低。总输出噪声电压小于 6mV, 而 ADA4528-1 贡献的噪声约为: 据式(Section71-6a), 求解由运放噪声电压密度带来的输出噪声:

$$U_{N_OU1} = U_{N_I} \times G_1 \times G_2 \approx K_{4528-1} \sqrt{f_b} \times 2000 = 5.9\text{nV} \times \sqrt{30000} \times 18.75 = 2.043\text{mV}$$

求解电阻 R_{G1} 本身热噪声带来的输出噪声 (可参阅科学出版社《你好, 放大器》):

$$U_{N_ORG1} = U_{N_RG1} \times (G_1 - 1) \times G_2 \approx 0.128\text{nV} \sqrt{R_{G1}} \times \sqrt{f_b} \times 2000 = 0.221\text{mV}$$

$$U_{N_ORF1} = U_{N_RF1} \times G_2 = 0.128\text{nV} \sqrt{R_{F1}} \times \sqrt{f_b} \times 106.67 = 0.134\text{mV}$$

可以看出, 电阻本身热噪声对输出噪声贡献很小, 可以忽略。

求解运放噪声电流密度通过电阻带来的噪声 (可参阅科学出版社《你好, 放大器》):

$$U_{N_OIB1} = K_I \times R_{F1} \times \sqrt{f_b} \times G_2 = 0.5\text{pA}/\sqrt{\text{Hz}} \times 442\Omega \times \sqrt{30000\text{Hz}} \times 106.67 = 4.08\mu\text{V}$$

综上所述, 得到 ADA4528-1 组成的第一级放大电路, 对总输出噪声的贡献约为上述三项的平方和开根号:

$$U_{N_O1} = \sqrt{U_{N_OU1}^2 + U_{N_ORG1}^2 + U_{N_ORF1}^2 + U_{N_OIB1}^2} = 2.059\text{mV}$$

留给第二级输出噪声贡献为:

$$U_{N_O2} = \sqrt{U_{N_O}^2 - U_{N_O1}^2} = \sqrt{6^2 - 2.059^2} = 5.635\text{mV}$$

据此, 不再考虑电阻噪声、电流噪声等, 估算出第二级运放的噪声电压密度约为:

$$\begin{aligned} U_{N_O2} &= U_{N_I} \times G_2 \approx K_x \sqrt{f_b} \times 106.67 = 5.635\text{mV} \\ K_x &= \frac{5635000\text{nV}}{106.67 \sqrt{30000\text{Hz}}} = 304.99 \text{ nV}/\sqrt{\text{Hz}} \end{aligned}$$

此值绝大多数运放都能满足, 故不再考虑。

据以上分析, 以输入失调电压排序, 找电源、RRO、压摆率满足要求的, 有如下:

型号	典型失调电压/ μV	GBW/MHz	压摆率/V/ μs	电源范围/V	输出轨至轨
ADA4528-1	0.3	4	0.5	2.2-5.5	yes
AD8628	1	2.5	1	2.7-6	yes
LTC2050	0.5	3	2	2.7-6	yes
AD8605	20	10	5	2.7-6	yes
AD8616	23	24	12	2.7-6	yes

我们先不选择 ADA4528-1，主要是其压摆率太接近要求。

查阅数据手册，发现 AD8605 截图如下：

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$V_S = 3.5\text{ V}, V_{CM} = 3\text{ V}$ $V_S = 3.5\text{ V}, V_{CM} = 2.7\text{ V}$ $V_S = 5\text{ V}, V_{CM} = 0\text{ V to } 5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		20	65	μV
AD8605/AD8606 (Except WLCSP)				20	75	μV
AD8608				80	300	μV
AD8605/AD8606/AD8608					750	μV

在供电为 5V 情况下，其最大输入失调电压为 $300\mu\text{V}$ ，不满足要求。

发现 AD8616 截图如下：

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage, AD8616/AD8618	V_{OS}	$V_S = 3.5\text{ V at } V_{CM} = 0.5\text{ V and } 3.0\text{ V}$ $V_{CM} = 0\text{ V to } 5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		23	60	μV
Offset Voltage, AD8615				23	100	μV
				80	500	μV
					800	μV

在供电 5V 情况下，其最大输入失调电压为 $500\mu\text{V}$ ，也不满足要求。

查阅 AD8628 手册，得如下截图：

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		1	5	μV
						10
Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		30	100	pA
AD8628/AD8629				100	300	pA
AD8630						1.5
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		50	200	pA
						250
Input Voltage Range			0		5	V

这说明，它的输入失调电压完全满足要求。但很遗憾，它的带宽太小了。

查阅 LTC2050 手册，得如下截图：

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. (LTC2050/LTC2050HV) $V_S = 5\text{ V}$ unless otherwise noted. (Note 3)

PARAMETER	CONDITIONS	C, I SUFFIXES			H SUFFIX			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	(Note 2)		± 0.5	± 3		± 0.5	± 3	μV

这说明，它的输入失调电压满足要求。但它的带宽也只有 3MHz，距离要求的 3.2MHz 尚有一点差距。

看来我们没有办法完成任务了。其实不然，真出现此类情况，也难不住我们。在带宽指标相差不多情况下，我们可以采用频率补偿的方法。

以 AD8628 为例，它的 GBW 只有 2.5MHz，我们将其设计成图 Section73-5a 所示电路。图中，将输出级的增益电阻分成两个电阻的串联，然后将其一个电阻并联一个微小的电容。此时，当频率越来越高时，电阻 R1 和电容 C1 的并联阻抗将下降，导致理论设定增益上升，以补偿开环增益下降导致的总增益下降。这里涉及到两个选择，第一，两个电阻阻值的分配，图中由 178Ω 和 73.2Ω 串联形成，也可适当增加 R1，由此补偿作用更加明显，但相应的，也会带来增益隆起。第二，电容的选择，越大补偿越明显，但也是会带来增益隆起。合理选择，总是能够带来带宽的适当拓宽。

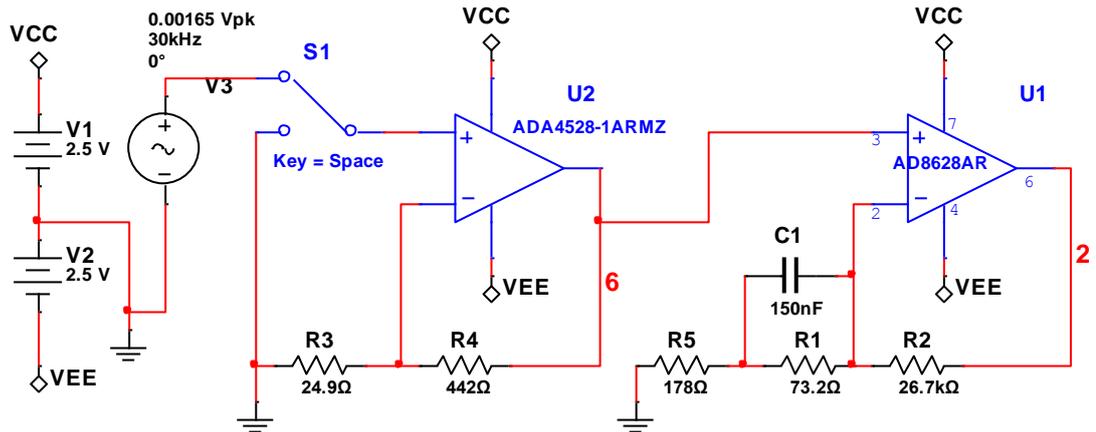


图 Section73-5a 举例 2 以 AD8628 输出两级实现的设计电路

按照图中所选参数，本电路的中频增益为 66.0714dB (2011.73 倍)，实际带宽达到了 30.81kHz，最高增益隆起发生在 10.51kHz，增益为 66.5183dB (2117.95 倍)。而在没有电容的情况下，此电路的带宽只有 23.72kHz。

同样的，采用 LTC2050，电阻分配不变，电容采用 50nF，没有发生增益隆起，带宽由 27.54kHz 变成 33.7kHz。

这就是频率补偿带来的带宽微弱增加。

采用 TI 公司的 OPA376，也可以实现最后一级电路。

举例 3：宽带直流放大电路

设计一个宽带直流放大电路，要求：

- 1) 供电最大为 $\pm 15\text{V}$ ，电路中可以使用电源降压电路，整个电路静态工作电流小于 100mA。
- 2) 输入为 10mV 正弦波，源阻抗等于 50Ω 。
- 3) 放大电路下限截止频率为 0Hz，上限截止频率大于 10MHz，通带增益大于 60dB，0~9MHz 内通带增益起伏小于 1dB。在 1MHz，10mV 输入情况下尽量增大输出不失真幅度。
- 4) 输出噪声小于 50mV_{rms} ，对输出电流没有要求。

解：首先确定电路结构。

- 1) 它必须是一个多级的，直接耦合的放大电路，否则无法实现直流放大。
- 2) 最后一级必须能支持 $\pm 15\text{V}$ 供电，以达到最大的输出摆幅。
- 3) 整个电路增益应大于 1000 倍，最大不应超过 1500 倍——因电源电压和输入信号 10mV 限制。
- 4) 各级放大电路应有足够增益带宽积，以保证 10MHz 带宽，以及 9MHz 内 1dB 起伏。
- 5) 为保证输出有足够摆幅，输出失调电压应尽量小，不宜超过 0.5V。
- 6) 整个电路的噪声应足够小，满足题目要求。
- 7) 注意功耗，不得超过静态电流 100mA。

据此，按照经验，使用 3 级放大电路即可，得到如图 Section73-6 电路结构。

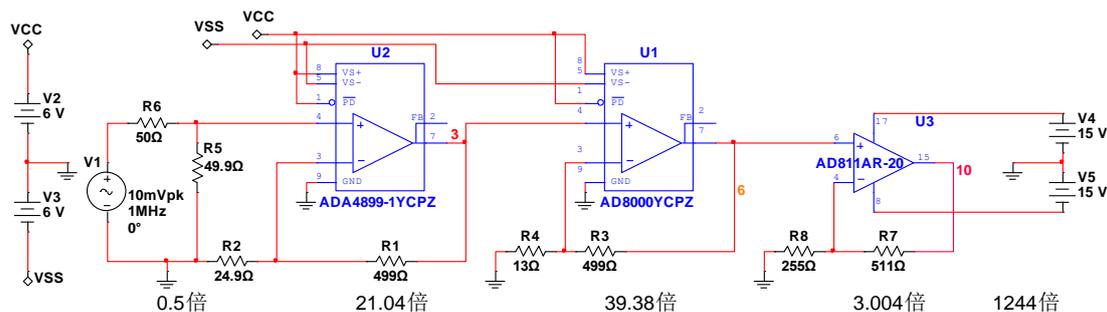


图 Section73-6 举例 3 放大电路

其次，选择关键芯片。

1) 最后一级非常重要，大幅度输出对运放的主要要求是：高供电电压、大压摆率。10MHz 下要求输出 15V 摆幅，则压摆率至少为：

$$SR > 2\pi f_H \times U_{max} = 6.28 \times 10\text{MHz} \times 15\text{V} = 942\text{V}/\mu\text{s}$$

同时，考虑到前级运放可能使用±5V 电源，其输出幅度最大±5V，因此最后一级至少应保证有 3 倍的电压增益，且对 10MHz 信号衰减不明显，这也就要求它有一定的带宽。

AD811 是满足要求的，它具有 140MHz 以上带宽，2500V/μs 压摆率，±18V 供电。

2) 前级也很重要。其重要性在于对整个输出噪声、输出失调电压的影响是最大的。在整个电路中，只有这一级的噪声被放大了整个电路增益倍数，而其它放大器只会被放大大局部倍数。失调电压也是如此。因此它的好坏将决定这个电路的好坏。因此最好选择失调电压小、噪声小、偏置电流也小的运放，且能保证带宽要求。

这一级因为输出幅度很小，一般不需要考虑压摆率问题。

ADA4899-1 是一个良好的选择。它具有 35μV 典型输入失调电压，1nV/√Hz 电压噪声密度，6μA 输入偏置电流（稍大），以及 600MHz 带宽。它唯一的缺憾在于输入偏置电流较大，但是在选择将/DISABLE 脚接+Vs 时，其偏置电流可以降低至 0.1μA。

3) 中间级。对于中间级来说，它主要完成大增益任务。因此，电流反馈型的超高带宽运放应是首选。但是也应该兼顾失调电压不能太大。

AD8000 和 AD8009 是较好的选择，它们具备 1GHz 以上带宽，AD8000 具有 1mV 输入失调电压，而 AD8009 则为 2mV。因此首选 AD8000。

对于噪声，如果前级增益大于 10 倍，输出噪声将主要取决于第一级，后级噪声一般不需要考虑。AD8000 和 AD8009 的电压噪声密度均在 2nV/√Hz 以内，无需考虑。

4) 功耗估算。ADA4899-1 的静态电流约为 16.2mA，AD8000 约为 14.3mA，AD811 约为 16mA，三者相加约为 46.3mA，没有超限。

第三步，整体估算。

假设电路总增益为 1250 倍，即 10mV 输入产生 12.5V 输出。之所以是 12.5V，取决于 AD811 的输出摆幅，在±15V 供电，空载时它的输出摆幅大约为 12.5V。由于信号源内阻为 50Ω，输入级应给予一个匹配的 50Ω，此处发生了 0.5 倍衰减，因此实际的放大电路增益应为 2500 倍左右。

失调电压估算：在没有特殊要求情况下，按照典型值估算是一个靠谱的方法。前级 ADA4899-1 的输入失调电压约为 35μV，由此产生的输出失调电压应为 35μV×2500=87.5mV，这对输出摆幅的影响不大。但是，如果输入偏置电流为 6μA，它乘以外部的 25Ω（源内阻

50Ω 和匹配电阻 50Ω 的并联), 能获得大约 150μV 的电压, 这个电压从外部表现看等同于输入失调电压, 由它造成的输出失调大约为 150μV×2500=0.375V, 这将极大影响输出摆幅。因此, 想办法让输入偏置电流造成的输出失调减小, 是必须的。

好在, AD8000 提供了降低输入偏置电流的方法, 就是将/DISABLE 脚接+V_S, 使得偏置电流降低为 0.1μA, 进而使得由此引起的输出失调下降为 6.25mV, 可以忽略。

噪声估算: 整个放大电路的带宽约为 10MHz, 计算噪声时的等效带宽为 15.7MHz, 则最为主要的平坦区噪声, 也就是第一级放大电路产生的平坦区噪声有效值为:

$$U_{N,O} = U_{N,I} \times A_u = K \times \sqrt{1.57f_H - 0.1} \times A_u = 1\text{nV}/\sqrt{\text{Hz}} \times \sqrt{15.7\text{MHz}} \times 2500 = 9.9\text{mV}_{\text{rms}}$$

实际电路噪声还应考虑电阻噪声、电流噪声以及 1/f 噪声, 还有后级放大电路噪声, 但是这些都是次要的, 对整个输出噪声影响不大, 因此本设计应该能满足噪声要求。

第四步, 电源电压、增益分配和电阻选择

为保证性能, 确定最后一级为±15V 供电, 且将前级供电设为可能的最大电压。对 ADA4899-1 和 AD8000 数据手册分析, 可以选择±6V 供电。

通过仿真软件完成上述电路的设计, 然后不断选择电阻以决定各级增益, 这必然会影响到输出摆幅、输出失调以及通带增益平坦性。但是, 盲目的设计总会浪费很多时间, 必须有一定的技巧:

1) 第一级增益尽量大, 以保证较好的输入失调电压能够发挥作用。但是, 过渡增加第一级增益, 会加速带宽的下降。为此, 将最后一级首先选择为最小增益 3 倍。

2) 剩余的 2500/3=833 倍应分担给前两级。至此, 只要选择第一级增益, 配套计算第二级增益即可完成实验。仿真实验中, 应留有一定裕量。

3) 各级电路的 R_F、R_G 电阻选择, 应在保证增益的基础上, 参考数据手册给出的建议。一般情况下, 此电阻系列应该越小越好。但是, 最好不要把 R_G 选为 20Ω 以下, 除非数据手册中给出了参考选择。

4) 每做一个选择, 用仿真软件测试一下输出波形和幅频特性, 以观察是否满足要求。按照上述原则, 我做出了图中所示的设计。仿真测试结果为:

1) 通带内增益为 61.85dB, 这包含源电阻的衰减, 折合成倍数为 1237 倍, 即理论输出为 12.37V。

2) 9MHz 处增益为 61dB, 衰减为 0.85dB, 满足 1dB 起伏要求。

3) -3dB 带宽为 19.6MHz, 满足 10MHz 带宽要求。

4) 1MHz, 10mV 输入时, 正峰值为 12.4V, 负峰值为-12.3V, 输出没有明显失真。

最后, 当仿真结果满足要求后, 最好能制作一套实际电路, 完成焊接调试, 以保证最终的实测结果满足设计要求。

举例 4: 高频辅助放大电路

设计一个批量使用的, 常温下高频辅助放大电路, 用于检测某些高频放大电路的输出失调电压, 以及 10MHz 内输出噪声, 要求:

1) 供电为±5V, 电路的输入阻抗为 50Ω。

2) 中频增益为 1000 倍 (可稍大), -3dB 带宽大于 10MHz, 小于 20MHz。输出最大值

大于±3V，满功率带宽大于 10MHz。

3) 等效输入失调电压小于 100μV，等效输入噪声电压有效值小于 10μV。

解：本题与举例 3 的本质区别在于，第一，它的等效输入失调电压有明确要求，且很小，为 100μV，这在高频放大器中较为困难。第二，举例 3 中输出噪声电压小于 50mV，意味着等效输入失调电压为 50μV，而本例要求等效输入噪声电压为 10μV，更苛刻了。

初步设计

初步估计本例应用三级放大电路实现，第一级解决失调和噪声问题，最后一级解决压摆率和输出幅度问题，中间级承上启下实现失调和噪声的衔接，且解决增益问题。

首先进行第一级设计。

第一级运放应能够放大 5-10 倍，以缓解第二级的噪声、失调压力，因此其 GBW 至少为 50MHz（注，因电流反馈型放大器失调电压均较大，无需考虑，因此可以使用 GBW 概念）。另外，第一级噪声电压密度也可以初步估算：

$$K_1 < \frac{10\mu V}{\sqrt{1.57 \times 10\text{MHz}}} = 2.52 \text{ nV}/\sqrt{\text{Hz}}$$

将 ADI、TI、Linear 公司供电±5V，GBW 大于 50MHz，失调电压典型值小于 50μV，噪声电压密度小于 2nV/√Hz 的运放列表如下（因噪声电压密度要求较高，以此为序为佳）：

表 2 初选器件

型号	$V_{OS_typ}/\mu V$	$K/nV/\sqrt{\text{Hz}}$	GBW/MHz
ADA4898-1	20	0.9	65
AD797	25	0.9	110
ADA4899-1	35	1	600
LT1028	10	0.85	75
LT1115	50	0.9	70
LT6231	50	1.1	215

然后对每一个待选芯片进行数据手册查阅。得到如下信息：

对输入失调电压最大值，ADA4898-1 为 150μV。ADA4899-1 为 230μV。LT1115 为 200μV。LT6231 为 350μV，均应舍弃。剩下的只有 AD797 和 LT1028，数据如下：

表 3 初选器件再分析

型号	$V_{OS_max}/\mu V$	I_{B_max}/nA	I_{OS_max}/nA
AD797B	40	900	200
LT1028A	40	±90	50

两者的失调电压数据完全相同，但带宽上，AD797B 为 110MHz，LT1028A 为典型值 75M，最小值 50MHz，显得 AD797B 稍好一些。但是，由于 AD797B 的偏置电流高达 0.9μA，外部 100Ω 电阻就会换来 90μV 的等效失调电压，这给失调电压带来的风险。好在我们注意到，它的失调电流远小于偏置电流，这可以利用电阻匹配原理（见 Section70）。

以 AD797B 为例，初步设计的第一级电路如图 Section73-7 所示。

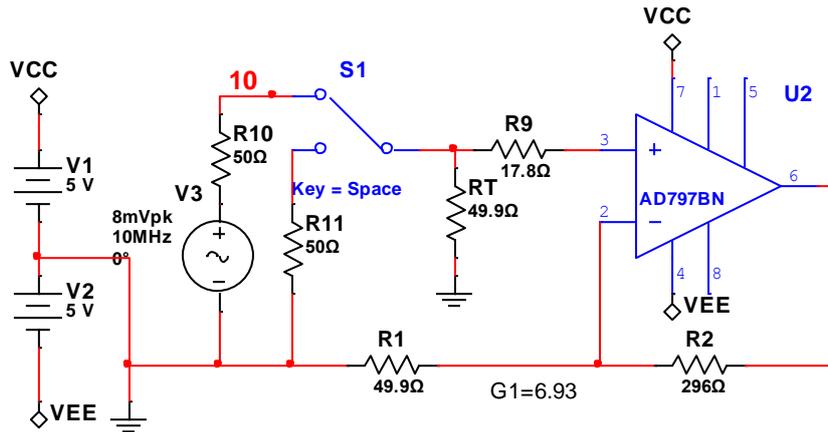


图 Section73-7 举例 4 第一级放大电路初步设计

需要提醒读者，图中的 R10 代表着前级的输出电阻。题目中虽然没有给出，但我们应该想象到，之所以要求本电路输入电阻等于 50Ω，一般都是为了通过 50Ω 电缆线与前级实现阻抗匹配的级联。当信号为 0 时，相当于开关 S1 接到下边，通过 R11 接地。

因此，请一定注意，当信号为 0 时，从运放第 3 脚看出去的匹配电阻为：

$$R_{MATCH} = R_9 + R_T \parallel R_{10} = 42.66\Omega$$

其次，进行第二级的初步设计，也就是选择第二级运放。要选择第二级运放，必须先对第一级设计结果进行初步的估算，以便对第二级运放提出要求。

1) 计算失调电压，据式(Section70-3)：

$$U_{OS_OUT1} = \frac{R_1 + R_2}{R_1} (V_{OS_max} + I_{OS_max} \times R_{MATCH}) = 6.93 \times (40\mu V + 200nA \times 42.66\Omega) = 336.3\mu V$$

可见，电流引起的等效输入失调电压，只有 8.5μV 左右，与 40μV 的输入失调电压相比，不小但也不过份。如果不实施匹配，可能会超过 40μV。

此输出失调电压，直接作用到电路的输出端，还需要经过后续的两级放大，即被放大 1000/6.93 倍，为 48.5mV，几乎占据了总输出失调电压 100mV 的一半。因此，从第二级开始的等效输入失调电压，千万不敢超过 350μV，它包括 V_{OS2} 以及电流引起的等效输入失调。

2) 再估算噪声。总输出噪声电压不得大于 10mV。第一级对输出噪声电压的贡献为：

$$U_{N_OU1} = U_{N_I} \times 1000 \approx K_{AD797} \sqrt{f_b} \times 1000 = 0.9nV \times \sqrt{15700000} \times 1000 = 3.57mV$$

$$U_{N_OR1} = K_{R1} \sqrt{f_b} \times 1000 \times \frac{5.93}{6.93} = 0.128 \times \sqrt{49.9} \times \sqrt{15700000} \times 856 = 3.07mV$$

$$U_{N_OR2} = K_{R2} \sqrt{f_b} \times G_2 \times G_3 = 0.128 \times \sqrt{294} \times \sqrt{15700000} \times 144.3 = 1.26mV$$

电流噪声很小，只有 2pA/√Hz，它乘以电阻 50Ω，约为 0.1nV/√Hz，可以忽略。

因此，第一级对输出噪声的贡献为：

$$U_{N_O1} = \sqrt{U_{N_OU1}^2 + U_{N_OR1}^2 + U_{N_OR2}^2} = 4.87mV$$

从第二级开始给输出级的噪声贡献为：

$$U_{N_O23} = \sqrt{U_{N_O}^2 - U_{N_O1}^2} = \sqrt{10^2 - 4.87^2} = 8.73mV$$

据此，如果忽略第三级带来的噪声（确实很小），第二级运放的等效输入噪声电压密度约为：

$$K_2 < \frac{8.37\text{mV}}{G_2 \times G_3 \times \sqrt{f_b}} = 14.6 \text{ nV}/\sqrt{\text{Hz}}$$

据此，可以根据如下约束，选择第二个运放。

- 输入失调电压最大值小于 350μV，典型值 50μV 以下；
- 噪声电压密度小于 14.6 nV/√Hz；
- GBW 大于 200MHz (15MHz 带宽 12 倍以上)；
- 供电±5V。

据此得到如下表所示 4 颗芯片。通过查阅数据手册，将输入失调电压最大值填入，LT6231 被立即剔除。而 LT1222，也是因为失调电压过大，暂时被剔除。下面只有 LT1468-2，失调最小，但带宽只有 200MHz，以及 ADA4899-1，失调 230μV，带宽 600MHz。

表 4 第二级初选器件

型号	V _{OS_typ} /μV	K/nV/√Hz	GBW/MHz	V _{OS_max} /μV
ADA4899-1	35	1	600	230
LT1222	100	3	500	300
LT1468-2	30	5	200	175
LT6231	50	11	215	350

我会选择 ADA4899-1，毕竟第二级的带宽压力还是蛮大的，GBW 大的会轻松一下。但它的失调电压，加上偏置电流引起的失调电压，还是让我揪心。

第三，选择第三级运放。

对于第三级，本例要求下选择相对容易——毕竟题目没有要求轨至轨输出。

其压摆率必须满足：

$$SR > 2\pi f_H \times U_{max} = 6.28 \times 10\text{MHz} \times 3\text{V} = 188.4\text{V}/\mu\text{s}$$

对失调电压，也有要求。最后一级一般放大 10 倍左右即可。它本身造成的输出失调电压如果在总要求的 1/10，也就是 10mV，一般就能接受。毕竟前面两级不应该设计到紧巴巴的连 1/10 都让不出来。这样，它自身的等效输入失调电压应该在 1mV 之内。

对噪声，几乎没有要求。

对 GBW，自然也应该大于 200MHz。这样，AD8045 进入了我们的视线。当然，ADA4899-1 也是可以的，但其压摆率只有 200V/μs，有点悬乎。AD8045 的压摆率达到 1350 V/μs，带宽高达 1GHz，输入失调电压最大值 1mV。

最后，选择电阻确定增益，形成初步设计的总电路，如图 Section73-8 所示。

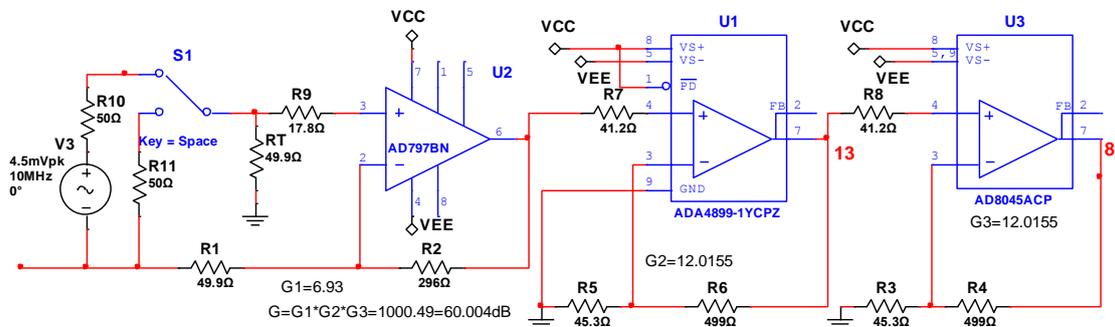


图 Section73-8 举例 4 放大电路初步设计

电路解释

图中第一级，R9 的作用是利用匹配思想，进一步降低失调电压，它近似满足：

$$R_9 + R_T \parallel R_{11} = R_1 \parallel R_2 = 42.66\Omega$$

同样的，第二级和第三级都增加了匹配电阻，计算方法与此相同。本书中，原本是不赞成这种匹配方法的，但本例要求太高，只好使用了。

第一级增益选择为 6.93 倍，是仿真实验确定的（注：图中的 $R_2=296\Omega$ 是我看错选择的，E96 系列没有这个阻值）。我们当然希望第一级增益尽量大一些，以减少后级设计压力，但 AD797B 的仿真表现中，此增益下-3dB 带宽只有 12.8MHz。对于电阻选择，参照 AD797 数据手册，基本以反馈电阻等于 300Ω 建议的。

第二级和第三级的增益，基本是按照开根号分配的。剩余增益为 $1000/6.93$ ，开根号为 12.012。查阅 ADA4899-1 和 AD8045 的数据手册，发现 499Ω 做反馈电阻都是合适的。按此电阻值， $G_2 = G_3 = 12.0155$ 。

ADA4899-1 中，有一个 PD 脚，是控制低功耗状态的。要让放大器处于待机低耗状态，可以使 PD 脚接低电压，而要让放大器正常工作，则有两种选择，PD 脚接高电压，或者悬空。接高电压时，运放的电流噪声会大一些，但偏置电流会由 $12\mu\text{A}$ 降为 $1\mu\text{A}$ ，有利于降低由此带来的输出失调电压。

综合估算

按此电路，可以进行设计后的综合估算，以确保设计满足要求。中频增益、带宽、满功率带宽可以通过仿真实验进行，无需此处估算。而噪声设计中，所有芯片的选择，余地都很大，也无需再算。唯一需要估算的是输出失调电压。因此，仿真软件中，芯片的失调电压、偏置电流等都是确定的，无法表现出最大值以及随机性，其失调测量结果，不能代表批量生产中的结果。

前面已经算过，第一级的输出失调电压为：

$$U_{OS_OUT1} = \frac{R_1 + R_2}{R_1} (V_{OS_max} + I_{OS_max} \times R_{MATCH}) = 6.93 \times (40\mu\text{V} + 200\text{nA} \times 42.66\Omega) = 336.3\mu\text{V}$$

折算的输入端，第一级电路的等效输入失调电压为：

$$U_{OS_IN1} = \frac{U_{OS_OUT1}}{G_1} = V_{OS_max} + I_{OS_max} \times R_{MATCH} = 48.53\mu\text{V}$$

第二级放大电路的等效输入失调电压为：

$$U_{OS_IN2} = V_{OS_max} + I_{OS_max} \times R_{MATCH} = 230\mu\text{V} + 700\text{nA} \times 41.2\Omega = 258.84\mu\text{V}$$

第三级放大电路的等效输入失调电压为：

$$U_{OS_IN3} = V_{OS_max} + I_{OS_max} \times R_{MATCH} = 1000\mu\text{V} + 1.3\mu\text{A} \times 41.2\Omega = 1053.6\mu\text{V}$$

总输出失调电压为：

$$\begin{aligned} U_{OS_OUT} &= U_{OS_IN1} \times G_1 \times G_2 \times G_3 + U_{OS_IN2} \times G_2 \times G_3 + U_{OS_IN3} \times G_3 \\ &= 48.53 \times 1000 + 258.84 \times 144.37 + 1053.6 \times 12.0155 \\ &= 48.53\text{mV} + 37.37\text{mV} + 12.66\text{mV} = 98.56\text{mV} \end{aligned}$$

悬死了，勉强合格。

仿真测试

用 Multisim 软件实施仿真，得到的结果表明：

1) 中频增益为 53.88dB，约为 494 倍。原因在于输入阻抗匹配后，降低为 0.499 倍（衰竭）。且 AD8045 的实测增益没有达到 12.0155 倍，只有 11.9 倍。此原因在于，AD8045 的开环增益只有 63dB，即为 1412 倍。据本书负反馈一章介绍：

$$A_{uf} = \frac{MA_{uo}}{1 + FA_{uo}} = \frac{1412}{1 + \frac{1412}{12.0155}} = 11.94$$

可知，这是合理的仿真结果。要得到 12.0155 倍增益，在实际调试时适当增加反馈电阻值即可。

2) 上限截止频率为 11.6MHz，满足设计要求的 10MHz-20MHz。

3) 对满功率测试，当输入 10MHz，8mV 幅度正弦波，输出为无明显失真的正弦波，正峰值为 3.4V，负峰值为-3.3V，满足 3V 以上的设计要求。